

---

## 6. Resultados experimentales de la aplicación del algoritmo de control propuesto a un filtro activo de potencia paralelo trifásico a tres hilos

En este capítulo se analizan los resultados experimentales obtenidos al aplicar el método de control propuesto a un prototipo de laboratorio de filtro activo de potencia paralelo.

En este sentido, se describe el prototipo de FAP trifásico a tres hilos empleado y se presentan los resultados de eficiencia en la corrección del factor de potencia de la carga y la reducción de la corriente de exceso durante la compensación, así como el tiempo de respuesta ante transitorios en la onda de tensión.

El objetivo de este capítulo es validar experimentalmente la técnica de control propuesta para señales de tensión de red distorsionadas.

### 6.1. Prototipo de laboratorio del FAP

El prototipo de laboratorio sobre el que se ha realizado la evaluación del algoritmo de control propuesto se muestra en la figura 6.1. En ella se observa la carga no lineal cuya corriente se pretende compensar, el inversor de potencia, la tarjeta empleada para su control, la tarjeta acondicionadora de las señales de tensión y corriente, la tarjeta procesadora basada en un DSP e instalada en un PC que ejecuta el algoritmo de control, el equipo de medida y registro y el generador de las señales de potencia.

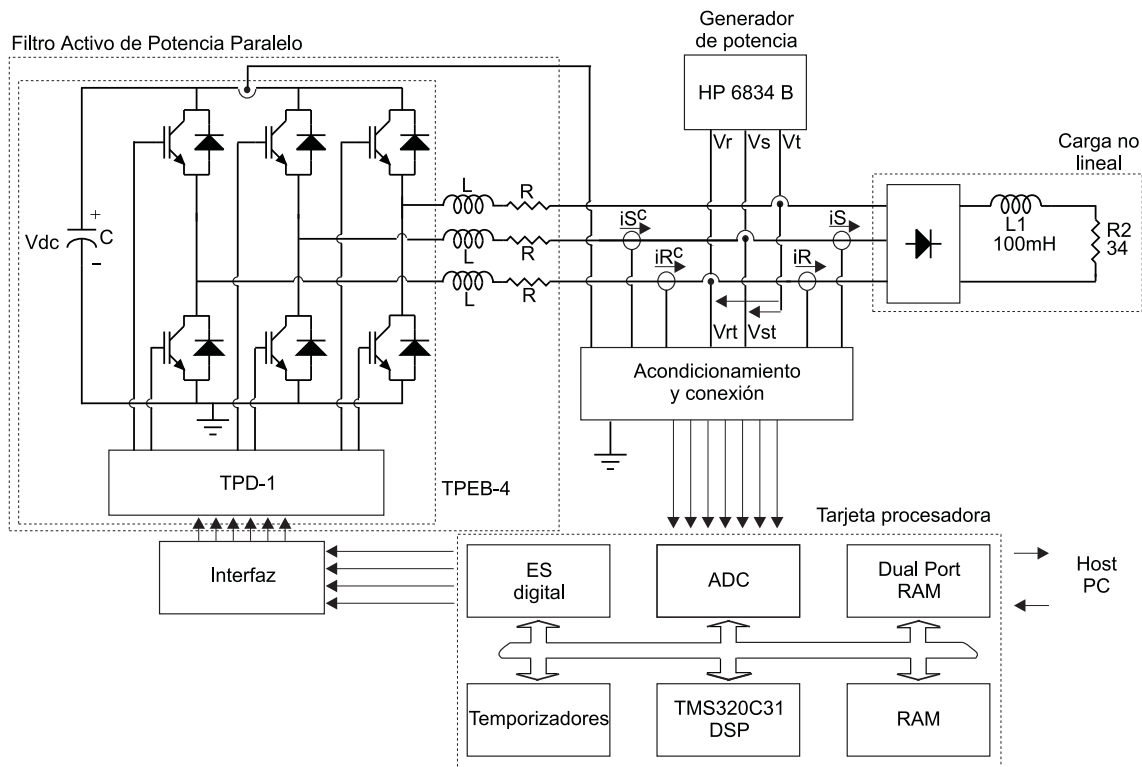


Figura 6.1: Estructura del prototipo de laboratorio

### 6.1.1. Generador de potencia y carga no lineal

Para los ensayos experimentales se ha utilizado un generador de potencia programable trifásico *HP 6834B*, capaz de alcanzar tensiones de salida de  $300 V_{rms}$  y potencias de hasta  $4500 VA$ . El equipo se controla desde un PC mediante el bus de datos HP-IB y permite sintetizar señales de potencia para pruebas en régimen estacionario y transitorio de acuerdo a las formas de onda establecidas en el capítulo 4.

La carga no lineal está constituida por un rectificador trifásico no controlado de diodos IR 40HF60. A su salida se ha conectado una carga fuertemente inductiva que consta del arrollamiento secundario de un transformador  $L = 100 mH$  en serie con una resistencia calefactora de  $32 \Omega$ .

### 6.1.2. Instrumentación

La medida y registro de los valores instantáneos de las señales de corriente y tensión del sistema se efectúa mediante el equipo *Power Platform - PP1* de Dranetz-BMI.

Este equipo es capaz de muestrear simultáneamente 4 señales de tensión y 4 señales de corriente con una frecuencia de muestreo de  $6,4 kHz$  [DRA97]. En cada una de las pruebas realizadas se han registrado tres tensiones de fase, la tensión en el condensador de compensación del FAP, y tres

corrientes que, dependiendo del punto donde se realiza la medida, corresponden a la corriente de carga o a la corriente del generador de señal.

La aplicación informática encargada del control del equipo de medida *PP1* y del procesado de las medidas se encuentra almacenado en una tarjeta PCMCIA. El equipo dispone de diversas tarjetas que permiten realizar medidas de diferentes magnitudes eléctricas. En el caso que nos ocupa, debido a las características de los registros que se pretenden realizar, se emplea la *Power Quality TASKCard*.

El funcionamiento del equipo bajo esta tarjeta de medida se basa en eventos que inician el registro de las señales monitorizadas. Los eventos, que deben ser configurados por el usuario antes de iniciarse el proceso de medida, deben adaptarse a las características de la perturbación considerada. Los registros realizados por el *PP1* abarcan tres ciclos a la frecuencia fundamental de la red de todas las señales monitorizadas. Los registros corresponden al ciclo en el que se detecta la perturbación además de a uno anterior y otro posterior.

Finalizado el proceso de medida, y empleando el protocolo de comunicaciones *RS – 232*, los datos almacenados en la memoria interna del equipo pueden ser descargados a un PC en forma de fichero para un análisis posterior.

### 6.1.3. Prototipo de filtro activo de potencia paralelo

El FAP paralelo está constituido por 3 bobinas de inyección con una inductancia de 12 *mH* cada una y una placa de evaluación *TPEB – 4* de Concept. La placa *TPEB – 4* consta de los condensadores de compensación, un puente inversor completo de tres ramas y la tarjeta *TDP – 1* que permite actuar sobre los dispositivos de potencia del puente.

El puente del inversor consta de 6 transistores IGBT SIEMENS *BSM74GD120DN2* con capacidad para conducir corrientes de hasta 75 *A* y bloquear tensiones inversas de hasta 1200 *V*. Los 10 condensadores conectados en el lado de continua del inversor presentan una capacidad equivalente de 550  $\mu F$  y soportan tensiones de hasta 800 *V*. La tarjeta *TPD – 1* de Concept se encarga del control de la activación y detención de los IGBT del inversor a la vez que proporciona aislamiento entre las secciones de control y potencia del FAP.

### 6.1.4. Tarjeta de interfaz inversor-controlador

Dadas las características de los circuitos integrados encargados del control de los transistores IGBT del inversor, las señales que deben aplicarse a la tarjeta *TPD – 1* deben cumplir unas

6. Resultados experimentales de la aplicación del algoritmo de control propuesto a un filtro activo de potencia paralelo trifásico a tres hilos

estrictas especificaciones [CON99]. Por esta razón se emplea una tarjeta que opera como interfaz entre  $TPD - 1$  y la tarjeta procesadora. La figura 6.2 muestra el esquema circuital de la tarjeta desarrollada.

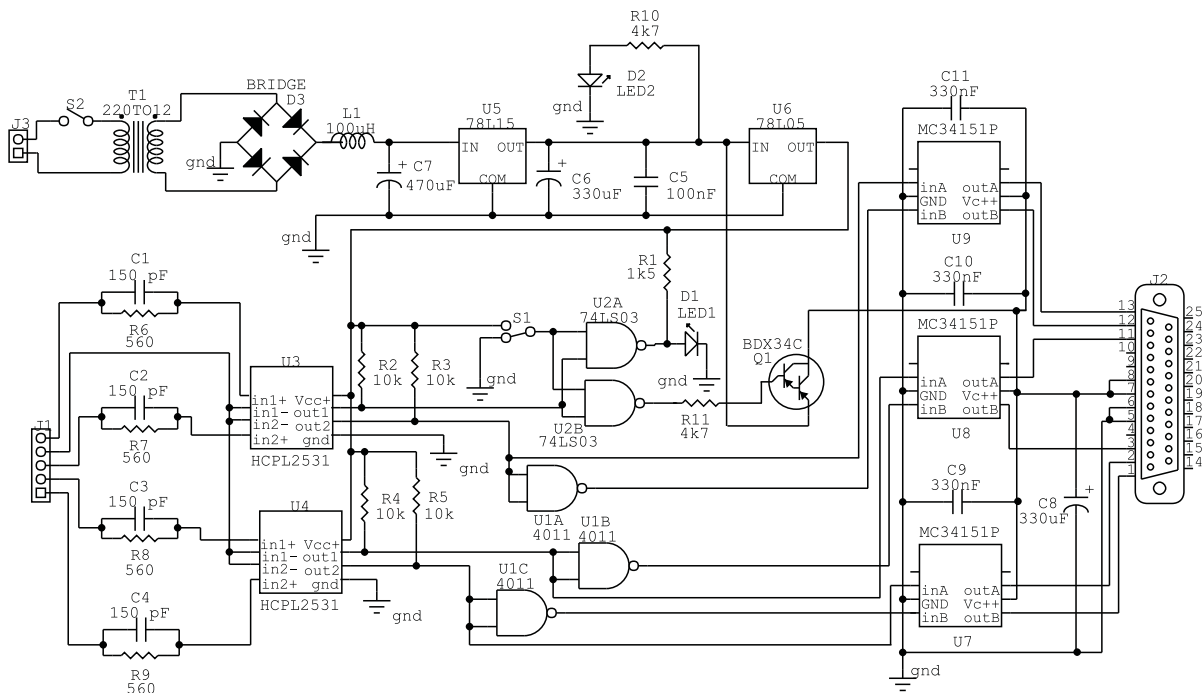


Figura 6.2: Esquema circuital de la tarjeta de interfaz

Las señales de salida de la tarjeta procesadora se aplican al conector  $J1$  de acuerdo con la descripción de la tabla 6.1 donde el término  $G_i$  corresponde a la señal de puerta del transistor IGBT de la parte baja de la rama  $i$ ,  $gnd$  es la masa de la tarjeta de DSP y  $stop$  es la línea que permite detener el inversor.

| conector | descripción |
|----------|-------------|
| 1        | $G_1$       |
| 2        | $G_2$       |
| 3        | $G_3$       |
| 4        | $gnd$       |
| 5        | $stop$      |

Tabla 6.1: Conector  $J1$

Estas señales se aplican a un optoacoplador con salidas en colector abierto y de ahí a dos CI con puertas NAND, en el caso de las señales  $G_i$  la puerta NAND es de tipo CMOS y se encarga de generar la señal de puerta correspondiente al IGBT de la parte alta de la rama  $i$ . En el caso de la señal  $stop$  se emplea una puerta NAND TTL con colector abierto que actuará sobre una

configuración Darlington PNP encargada de controlar la alimentación del inversor a través de los pines 7 y 8 del conector *J2*. La conversión de las señales de puerta a las necesidades de la tarjeta *TPD* – 1 se realiza mediante los CI MC34151P, que también se alimentan mediante el transistor Darlington. Además de la señal de *stop*, el inversor también puede detenerse empleando el interruptor *s1*.

### 6.1.5. Tarjeta de conexión y acondicionamiento de señales

La función de la tarjeta de conexión y acondicionamiento de señales es simplificar la conexión de todos los elementos del prototipo y convertir las señales de tensión y corriente a niveles de tensión que puedan ser tratados por la tarjeta procesadora.

La tarjeta de acondicionamiento permite medir 2 de las corrientes de carga, 2 de las corrientes de inyección, 2 tensiones de línea en el punto de conexión de la carga y la tensión en el condensador de compensación del FAP. El diseño de esta tarjeta se muestra en la figura 6.3.

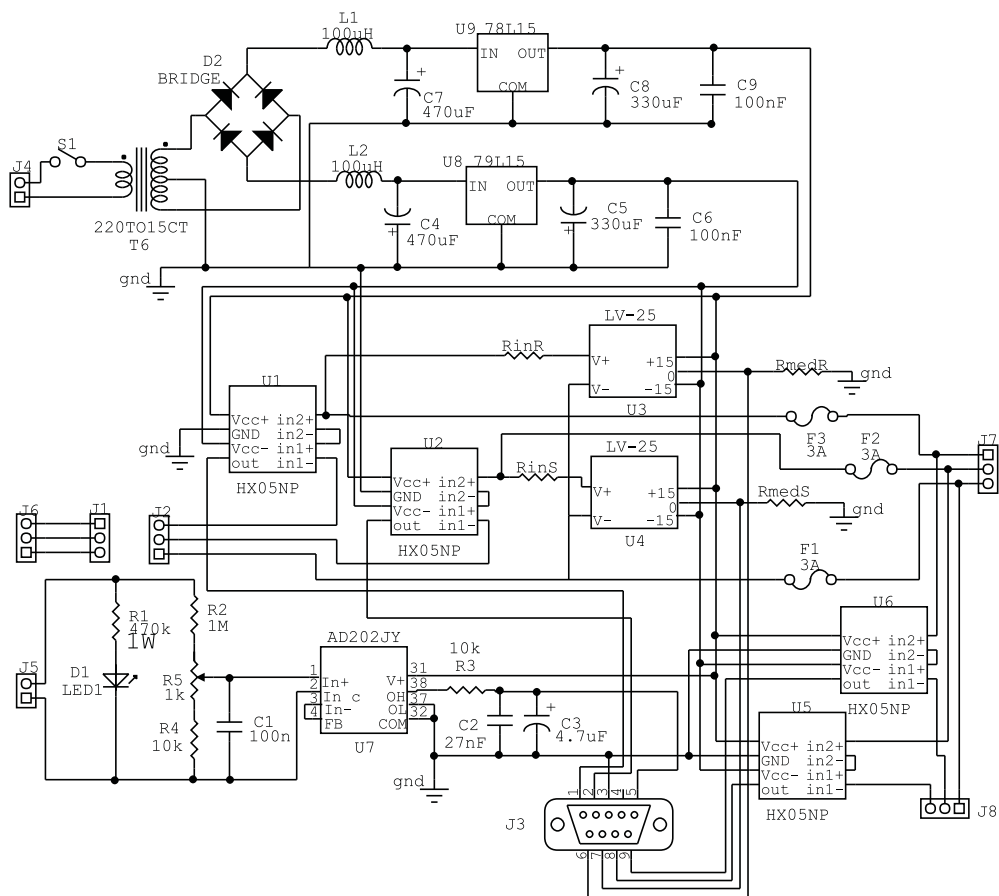


Figura 6.3: Diagrama esquemático de la tarjeta de conexión y acondicionamiento

El generador de potencia se conecta a *J7*, la carga que se pretende compensar a *J8*, la tarjeta

de evaluación  $TPEB - 4$  a  $J6$  y las bobinas de inyección entre  $J1$  y  $J2$ . La conexión de cada una de las fases se realiza según la tabla 6.2.

| Fase | $J7$ | $J8$ | $J6$ | $J1$ | $J2$ |
|------|------|------|------|------|------|
| R    | 1    | 2    | 3    | 1    | 3    |
| S    | 2    | 3    | 2    | 2    | 2    |
| T    | 3    | 1    | 1    | 3    | 1    |

Tabla 6.2: Conectores  $J7$ ,  $J8$ ,  $J6$ ,  $J1$ ,  $J2$

Las corrientes de inyección en las fases R y S se miden mediante  $U1$  y  $U2$ , las corrientes de carga en las fases R y S se miden empleando  $U6$  y  $U5$  respectivamente. En todos los casos los sensores empleados son de tipo efecto Hall ( $HX-05-NP$  de LEM) configurados para la medida de corrientes de hasta 5 A de pico. Las tensiones de línea en el punto de conexión se miden mediante sensores efecto Hall del tipo  $LV-25P$  de LEM. El ajuste de las resistencias en el secundario del sensor se debe realizar atendiendo al rango de tensiones de entrada de la tarjeta procesadora y las tensiones de operación del generador de potencia. En la implementación realizada, las tensiones de línea máximas que pueden medirse son de  $30 V_{rms}$ .

Los condensadores de compensación se conectan al conector  $J5$  y mediante un divisor de tensión se aplica esta tensión al amplificador de aislamiento  $AD202JY$  de Analog Devices, finalmente, la tensión en los condensadores de compensación junto al resto de las señales ya acondicionadas y aisladas de las señales de potencia se aplican a la tarjeta procesadora a través del conector  $J3$ . La tabla 6.3 muestra las señales a las que se puede acceder a través de  $J3$

| conector | descripción | conector | descripción |
|----------|-------------|----------|-------------|
| 1        | $I_c^R$     | 6        | $V^{RT}$    |
| 2        | $I_c^S$     | 7        | $V^{ST}$    |
| 3        | $gnd$       | 8        | $I^S$       |
| 5        | $V_{dc}$    | 8        | $I^R$       |

Tabla 6.3: Conector  $J3$

### 6.1.6. Tarjeta procesadora basada en DSP

El algoritmo de control se ejecuta en la tarjeta procesadora  $PC31$  de Innovative Integration basada en el DSP  $TMS320C31$  de Texas Instruments capaz de realizar 25 MIPS a una frecuencia de reloj de 50 MHz. La tarjeta dispone de una memoria RAM de 512k palabras y una memoria dual DRAM de 2k palabras que le permite comunicarse con el PC donde se aloja. La interfaz de entrada salida digital se realiza mediante 48 pines en 2 CI 82C55 y las conversiones A/D se llevan

a cabo mediante dos convertidores Burr-Brown DSP101 de 18bits capaces de alcanzar frecuencias de muestreo de 200  $kHz$ .

Las señales monitorizadas por el algoritmo de control son muestreadas a una frecuencia de 4  $kHz$  y procesadas a continuación. Una vez que el controlador determina los ciclos de trabajo de cada una de las ramas del inversor del FAP, y puesto que la tarjeta PC31 no dispone de temporizadores PWM, el controlador, mediante las líneas digitales de salida, establece el estado de conmutación de cada una de ellas. A tal efecto se emplean dos temporizadores contenidos en el CI 82C54 de la tarjeta, uno de los cuales se utiliza como reloj principal del algoritmo de control y el otro, de frecuencia variable, se dedica a la gestión de los estados de conmutación de cada una de las ramas del inversor del FAP.

#### 6.1.7. Interfaz gráfica de usuario

La tarjeta PC31 da la posibilidad de intercambiar información entre el DSP y el PC donde se aloja, de modo que puedan aprovecharse las capacidades de almacenamiento y tratamiento de la información propias de un ordenador personal.

En este sentido se ha empleado la región de memoria compartida en la tarjeta PC31 para que el PC envíe información en tiempo real al DSP sobre el modo en que debe realizar la compensación y, a su vez, el DSP pueda hacer disponibles al usuario del sistema las señales manejadas internamente por el algoritmo.

La comunicación entre el usuario y la tarjeta de DSP se realiza mediante una interfaz gráfica desarrollada al efecto en VC++ y que se ejecuta sobre un sistema operativo Windows. El código desarrollado consta de una rutina de atención a las interrupciones generadas por la tarjeta PC31 cada vez que llena una determinada sección de la memoria compartida. Recibidas varias interrupciones, y reconstruidos los registros de muestras correspondientes a un ciclo completo de la frecuencia fundamental, esta rutina de interrupción envía un mensaje a la aplicación gráfica que realiza la lectura de los datos presentándolos en pantalla. La apariencia de la interfaz se muestra en la figura 6.4.

La interfaz permite configurar el control de la corriente de inyección del FAP, el control del condensador de compensación y las frecuencias a las que se pretende realizar la compensación. También permite establecer los valores de seguridad de corrientes de inyección y tensión en el condensador de compensación para los que debe detenerse el FAP.

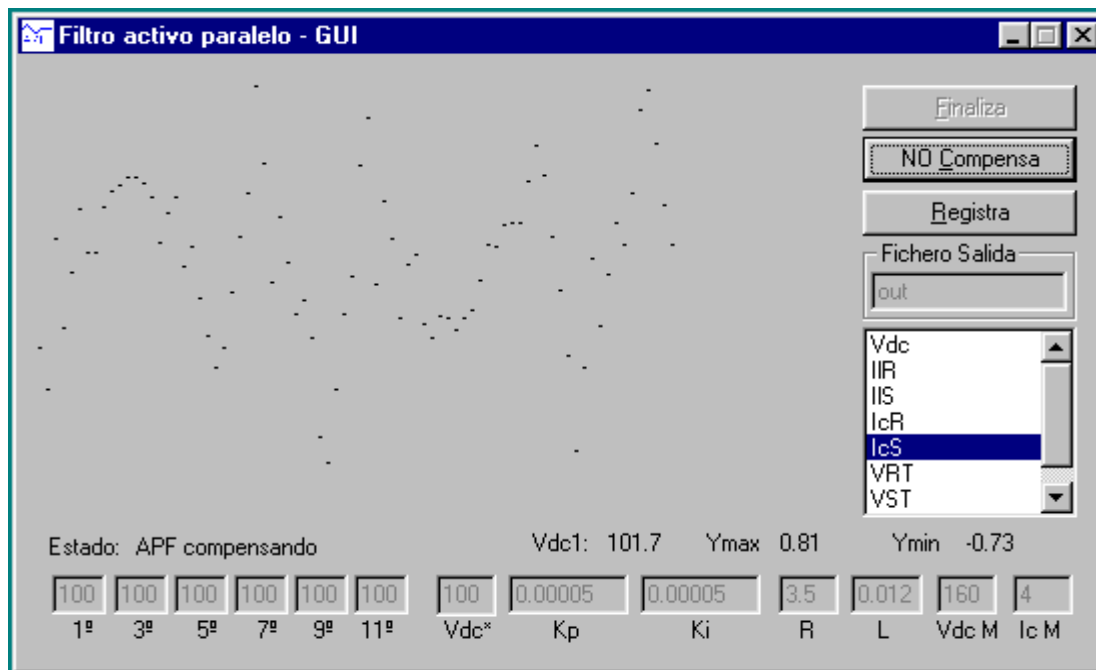


Figura 6.4: Captura de la interfaz gráfica

## 6.2. Resultados experimentales de la utilización del algoritmo de control propuesto

Establecidas las características del hardware empleado en la construcción del FAP, se pasa a analizar los resultados obtenidos al aplicar las señales de prueba establecidas en el capítulo 4.

Dadas las prestaciones de la fuente programable empleada no se han podido realizar todas la pruebas aplicadas en simulación. La tabla 6.4 muestra las pruebas desarrolladas en cada caso.

|                       | $\eta_{PF}$ | $\eta_I$ | $T_r$ |
|-----------------------|-------------|----------|-------|
| <i>armónicos</i>      | X           | X        | -     |
| <i>huecos</i>         | X           | X        | X     |
| <i>desequilibrios</i> | X           | X        | -     |

Tabla 6.4: Resultados analizados

La imposibilidad de establecer un factor de desequilibrio entre fases variable en el tiempo mediante el generador de potencia programable ha impedido la realización de las pruebas correspondientes a la medida del tiempo de respuesta ante desequilibrios. También debido a las limitaciones del generador no se han podido aplicar los valores instantáneos de tensión correspondientes a los registros de señales reales.

Al igual que en las simulaciones, las características del FAP y de la carga no se han modificado



durante las pruebas realizadas. Las características del FAP a lo largo de todas las pruebas pueden observarse en la tabla 6.5.

|                |              |
|----------------|--------------|
| $L_C$          | 12 <i>mH</i> |
| $R_C$          | 1 $\Omega$   |
| $V_{dc}^{ref}$ | 100 <i>V</i> |
| $f_{sw}$       | 4 <i>kHz</i> |

Tabla 6.5: Condiciones de realización de las pruebas

Donde  $L_C$  y  $R_C$  son respectivamente la inductancia y resistencia de los enlaces de corriente,  $V_{dc}^{ref}$  es la tensión de consigna para la compensación y  $f_{sw}$  es la frecuencia de conmutación del APF, que corresponde a 80 muestras por ciclo de la frecuencia fundamental de la red y no a 128 como en las simulaciones. Esta reducción de la frecuencia de muestreo es consecuencia de las limitaciones procesadoras de la tarjeta *PC31*.

Los modelos empleados en los filtros de Kalman de tensión y corriente corresponden respectivamente al modelo de ejes fijos para los 5 y 10 primeros armónicos impares de la frecuencia fundamental de la red.

A continuación, y de acuerdo a la tabla 6.4, se exponen y analizan los resultados obtenidos en cada caso.

### 6.2.1. Eficiencia en la corrección del factor de potencia ( $\eta_{FP}$ )

Aplicando las señales de prueba correspondientes a la distorsión armónica de tensión según la normativa se obtienen los resultados mostrados en la tabla 6.6.

|             | <i>propuesto</i> |
|-------------|------------------|
| <i>ap</i>   | 59,2             |
| <i>ao</i>   | 70,2             |
| <i>ai02</i> | 44,6             |
| <i>ai04</i> | 57,9             |
| <i>ai05</i> | 75,7             |
| <i>ai07</i> | 83,0             |
| <i>ai08</i> | 55,0             |
| <i>ai10</i> | 59,6             |
| <i>ai11</i> | 44,8             |
| <i>ai13</i> | 29,3             |
| <i>ai14</i> | 58,3             |
| <i>agen</i> | 75,2             |

Tabla 6.6:  $\eta_{FP}$  bajo distorsión armónica de tensión

Si se comparan los resultados obtenidos con los mostrados en la tabla 5.1 se aprecia que la eficiencia en la corrección del factor de potencia es menor. La disminución de la eficiencia está derivada de la utilización de filtros de Kalman de corriente y tensión con la mitad de estados que en el caso de las pruebas de simulación, sus efectos son, por un lado que la estimación de la corriente de referencia para la compensación puede presentar errores importantes, por otro que el control de la corriente de inyección se vuelve menos eficiente al no ser capaz de compensar el efecto del armónico de tensión no modelado. Además otra causa de la menor eficiencia es la frecuencia de conmutación del inversor más baja, que deriva en un mayor rizado de la corriente de salida.

El efecto de no incluir en el modelo alguno de los armónicos presentes en la onda de tensión se refleja en las pruebas *ai02*, *ai04*, *ai06*, *ai8*, *ai10*, *ai11*, *ai13*, *ai14*, en las que la eficiencia en la corrección del factor de potencia puede bajar hasta un 29,3 %. En el caso de armónicos modelados, el comportamiento se aproxima al de simulación, por ejemplo en la prueba *ai07* (graficas 6.5 y 6.6), donde la diferencia entre resultados es de un 3 %.

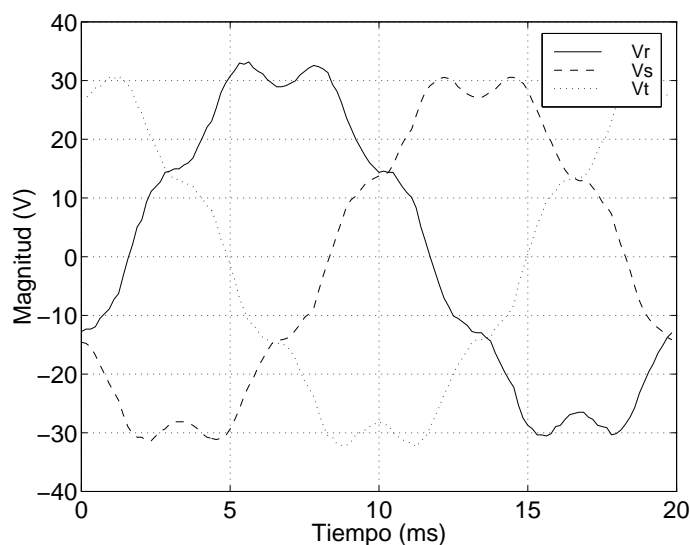
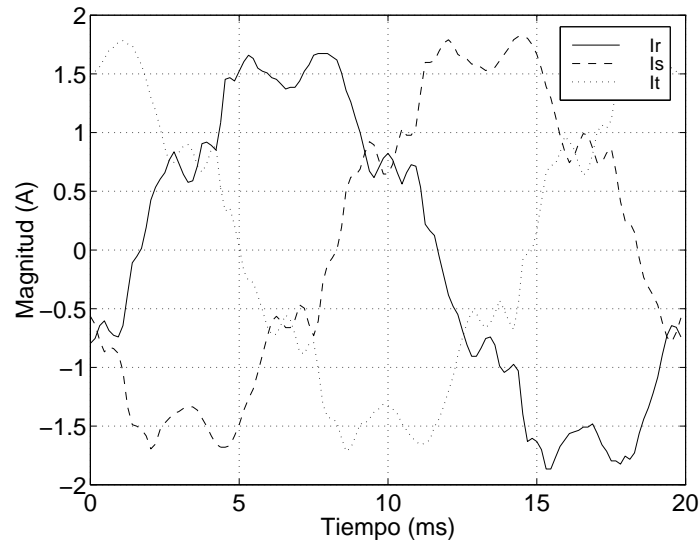


Figura 6.5: Prueba *ai07*. Tensiones de red

En el caso de los huecos, y dadas las características del equipo de medida *PP1*, los resultados se han evaluado en las mismas condiciones que en simulación, obteniendo los resultados contenidos en la tabla 6.7.

De nuevo los resultados obtenidos son inferiores a los de simulación. En este caso también se aprecia que la eficiencia del algoritmo disminuye con la profundidad del hueco, y que apenas depende del instante de tiempo en el que se produce el hueco.

En el caso de huecos de un 30 %, la eficiencia alcanzada se reduce a las mejores eficiencias

Figura 6.6: Prueba *ai07*. Corrientes de línea

|                | <i>propuesto</i> |
|----------------|------------------|
| <i>h30f0</i>   | 50,6             |
| <i>h30f45</i>  | 53,6             |
| <i>h30f90</i>  | 50,5             |
| <i>h30f135</i> | 52,2             |
| <i>h60f0</i>   | 19,2             |
| <i>h60f45</i>  | 2,4              |
| <i>h60f90</i>  | 21,0             |
| <i>h60f135</i> | 9,1              |

Tabla 6.7:  $\eta_{FP}$  bajo huecos de tensión

de los métodos de control analizados en el capítulo 4 (tabla 6.7). En el caso de los huecos de una profundidad de un 60 %, el método propuesto, a pesar de la baja frecuencia de muestreo que deriva en una respuesta más lenta de los filtros de Kalman implementados, el FAP consigue mejorar ligeramente el factor de potencia de la carga, no alcanzando los valores de simulación. En cuanto a los métodos de control convencionales, bajo estas condiciones todos empeoran el factor de potencia de la carga. Las graficas 6.7 y 6.8 muestran los resultados de la compensación durante uno de los huecos de un 30 % de profundidad.

En el caso de los desequilibrios, y dado el carácter estacionario de las pruebas realizadas, el FAP controlado mediante el algoritmo propuesto alcanza resultados similares a los de simulación. La tabla 6.8 muestra los resultados obtenidos.

En todos los casos, estos resultados son superiores a los obtenidos con los métodos de control convencionales (tabla 5.3).

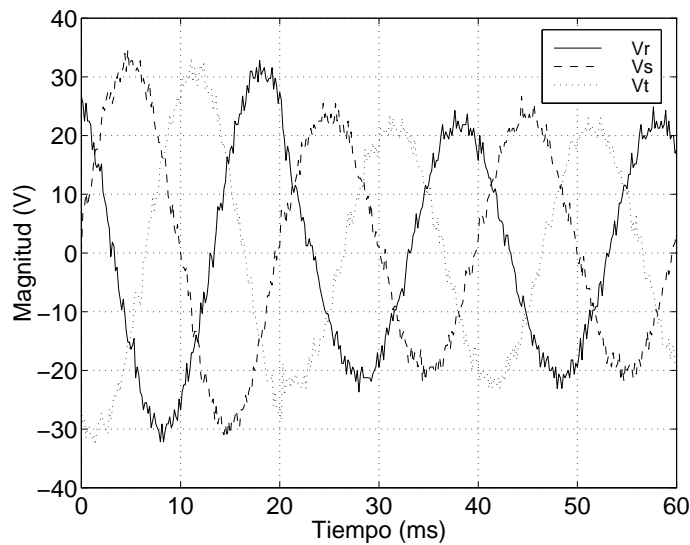


Figura 6.7: Prueba *hp30d5f0*. Tensiones de red

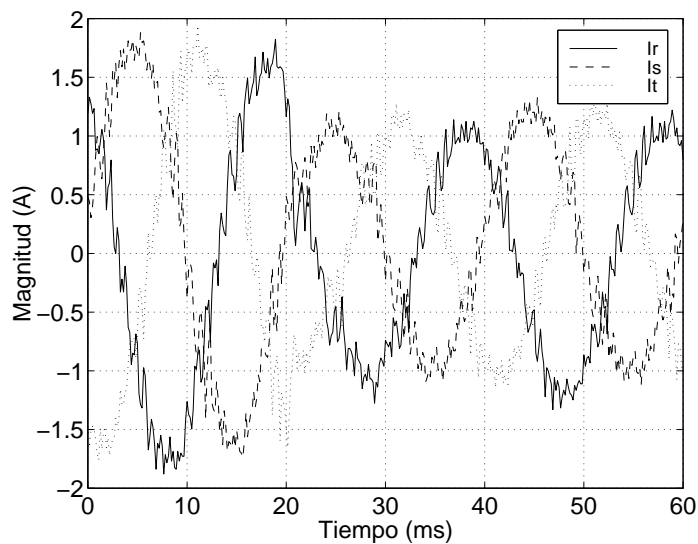


Figura 6.8: Prueba *hp30d5f0*. Corrientes de línea

### 6.2.2. Eficiencia en la reducción de la corriente de exceso de la carga ( $\eta_I$ )

A continuación se establece la capacidad del FAP para reducir la corriente de exceso de la carga empleando el algoritmo de control propuesto. Al igual que en simulación se aplican las pruebas correspondientes a distorsión armónica de tensión, desequilibrios y huecos.

Bajo las mismas condiciones aplicadas en pruebas anteriores se ha medido la  $\eta_I$  del controlador propuesto cuando la tensión de la red presenta distorsión armónica. Los resultados alcanzados se muestran en la tabla 6.9.

En este caso, al igual que en la sección anterior, el orden de los armónicos considerados en los

|             | <i>propuesto</i> |
|-------------|------------------|
| <i>dk8</i>  | 85,2             |
| <i>dk17</i> | 72,7             |
| <i>dk25</i> | 73,0             |

Tabla 6.8:  $\eta_{FP}$  bajo desequilibrios de tensión

|             | <i>propuesto</i> |
|-------------|------------------|
| <i>ap</i>   | 57,9             |
| <i>ao</i>   | 69,4             |
| <i>ai02</i> | 42,0             |
| <i>ai04</i> | 56,3             |
| <i>ai05</i> | 74,8             |
| <i>ai07</i> | 82,5             |
| <i>ai08</i> | 53,3             |
| <i>ai10</i> | 58,2             |
| <i>ai11</i> | 42,6             |
| <i>ai13</i> | 25,0             |
| <i>ai14</i> | 56,5             |
| <i>agen</i> | 74,4             |

Tabla 6.9:  $\eta_I$  bajo distorsión armónica de tensión

modelos de los filtros de Kalman afecta a la capacidad del FAP para reducir la corriente de exceso de la carga.

En el caso de los huecos de tensión, los resultados obtenidos se muestran en la tabla 6.10

|                | <i>propuesto</i> |
|----------------|------------------|
| <i>h30f0</i>   | 52,0             |
| <i>h30f45</i>  | 54,5             |
| <i>h30f90</i>  | 52,5             |
| <i>h30f135</i> | 53,3             |
| <i>h60f0</i>   | 30,2             |
| <i>h60f45</i>  | 17,2             |
| <i>h60f90</i>  | 25,7             |
| <i>h60f135</i> | 20,0             |

Tabla 6.10:  $\eta_I$  bajo huecos de tensión

Los resultados, aun siendo peores que los obtenidos en la simulación (tabla 5.5), presentan la misma tendencia y la eficiencia depende fundamentalmente de la profundidad del hueco. También se observa que la eficiencia es menor en el caso del hueco de mayor profundidad.

Comparando los resultados obtenidos experimentalmente con los de simulación de los métodos de control convencionales (tabla 4.13) se aprecia que en el caso del huecos de una profundidad del 30 % los valores experimentales del método propuesto son similares a los de simulación. En el

caso de los huecos de un 60 % de profundidad, los resultados experimentales alcanzados muestran que el FAP es capaz de reducir la corriente de exceso mientras que en el caso de los métodos convencionales, la corriente de exceso inicial era aumentada por el algoritmo de control.

Los resultados alcanzados al aplicar las pruebas de desequilibrio, teniendo en cuenta que en las pruebas experimentales no se han podido ensayar variaciones del factor de desequilibrio, se muestran en la tabla 6.11.

|               | <i>propuesto</i> |
|---------------|------------------|
| <i>desk8</i>  | 83,7             |
| <i>desk17</i> | 69,3             |
| <i>desk25</i> | 66,5             |

Tabla 6.11:  $\eta_I$  bajo desequilibrios de tensión

Al igual que sucediera en simulación, el FAP controlado mediante el método propuesto alcanza eficiencias elevadas que en el caso de las pruebas *dk8* y *dk25* son similares a las obtenidas en simulación.

En todos los casos, las eficiencias registradas superan los valores alcanzados en simulación por los métodos de control convencionales (tabla 4.14).

### 6.2.3. Tiempo de respuesta ante transitorios en la tensión de la red ( $T_r$ )

Tal y como muestra la tabla 6.4, dadas las limitaciones de la fuente programable empleada, solo se ha realizado el análisis del regimen transitorio en el caso de las pruebas de tolerancia a huecos de tensión.

Los resultados alcanzados por el método de control propuesto se muestran en la tabla 6.12.

|                | <i>propuesto</i> |
|----------------|------------------|
| <i>h30f0</i>   | < 1              |
| <i>h30f45</i>  | < 1              |
| <i>h30f90</i>  | 5                |
| <i>h30f135</i> | 3                |
| <i>h60f0</i>   | 9                |
| <i>h60f45</i>  | 10               |
| <i>h60f90</i>  | 7,5              |
| <i>h60f135</i> | 8,5              |

Tabla 6.12: Tiempos de respuesta

Los resultados obtenidos no superan en ningún caso los 10 *ms* y son similares a los alcanzados en simulación (tabla 5.7).

### 6.3. Análisis de los resultados experimentales

A la vista de los resultados experimentales de la aplicación del algoritmo de control propuesto a un FAP trifásico a tres hilos se puede establecer que el comportamiento del FAP ante distorsiones en la forma de onda de tensión de la red es bueno, tanto desde el punto de vista de su capacidad de corrección del factor de potencia de la carga como en la reducción de la corriente de exceso inicial sin compensación. En cuanto a los tiempos de respuesta del FAP, son del orden de magnitud de los alcanzados por los métodos convencionales más rápidos.

En particular, el comportamiento del FAP bajo el algoritmo de control propuesto es tolerante a huecos de tensión con profundidades elevadas y a grandes desequilibrios de tensión, mejorando las características de métodos convencionales como *sr f1*, y los tiempos de respuesta alcanzados por algoritmos como *dft1*.

La comparación de los resultados obtenidos mediante simulación y experimentalmente del controlador propuesto muestran que el comportamiento del FAP podría mejorarse aumentando la frecuencia de muestreo a la que se implementa el algoritmo y aumentando el número de componentes armónicas consideradas en los modelos de señales sobre los que se han aplicado los filtros de Kalman. En el primer caso, se reduciría el rizado de la corriente inyectada por el FAP y se mejoraría la respuesta temporal del controlador. En el segundo, se obtendría una estimación más precisa de la conductancia equivalente de la carga y de la tensión en el punto de conexión lo que permitiría, por un lado realizar un cálculo más preciso de la corriente de referencia para la compensación y por otro mejorar la capacidad del FAP para compensar el efecto de la tensión de la red en la inyección de corriente.

