

**UNIVERSITAT POLITÈCNICA DE CATALUNYA**

*Departament d'Enginyeria Electrònica*

**ESTUDIO DE LA VARIABILIDAD DEL  
RITMO CARDÍACO MEDIANTE  
TÉCNICAS ESTADÍSTICAS,  
ESPECTRALES Y NO LINEALES**

Autor: Miguel Ángel García González  
Director: Ramon Pallàs Areny

Febrero de 1998

**ANEXO: DISEÑO DE UN MONITOR  
AMBULATORIO DE RITMO CARDÍACO**

## **Anexo: Diseño de un monitor ambulatorio de ritmo cardíaco**

Un *monitor ambulatorio del ritmo cardíaco (MARC)* es un sistema electrónico que permite adquirir y almacenar el ritmo cardíaco.

El término ambulatorio indica que el sistema debe ser portátil, lo que obligará a alimentarlo a pilas. Es importante que el monitor sea ambulatorio, ya que así se pueden realizar diversos tests en el ambiente natural del paciente, de forma que estos serán más fiables ya que el paciente no sufrirá el denominado *síndrome de hospital*, que podría falsear las medidas. Además, no se requiere la participación del paciente en ningún tipo de prueba.

El MARC debe de poder comunicarse con el ordenador para recuperar los datos adquiridos durante el registro.

Actualmente existen en el mercado los denominados 'Holters', que almacenan el electrocardiograma completo, pero no el ritmo cardíaco, el verdadero objetivo de esta aplicación. También pueden encontrarse en el mercado sistemas de medida del ritmo cardíaco, pero se limitan a mostrar la media del ritmo cardíaco, y no lo almacenan latido a latido como se pretende con este diseño.

El monitor de ritmo cardíaco que se pretende diseñar debe cumplir una serie de especificaciones:

1) Debido a que los datos adquiridos por el monitor serán posteriormente procesados, es muy importante que el tiempo entre ondas R que almacena el sistema sea lo más exacto posible. Se ha decidido que el error máximo aceptable es de 1 latido por minuto.

2) El monitor debe ser capaz de almacenar el margen de frecuencias cardíacas normal. Este margen se ha considerado desde 30 latidos/minuto hasta 200 latidos/minuto (para pruebas de esfuerzo).

3) El sistema debe tener una autonomía de 24 horas. Este requisito nos condicionará el tamaño de la memoria y nos forzará a optimizar el consumo.

4) Debido a que el paciente llevará conectado el monitor durante 24 horas, es necesario que éste sea de dimensiones reducidas, y que utilice sólo dos electrodos para molestar lo menos posible al paciente.

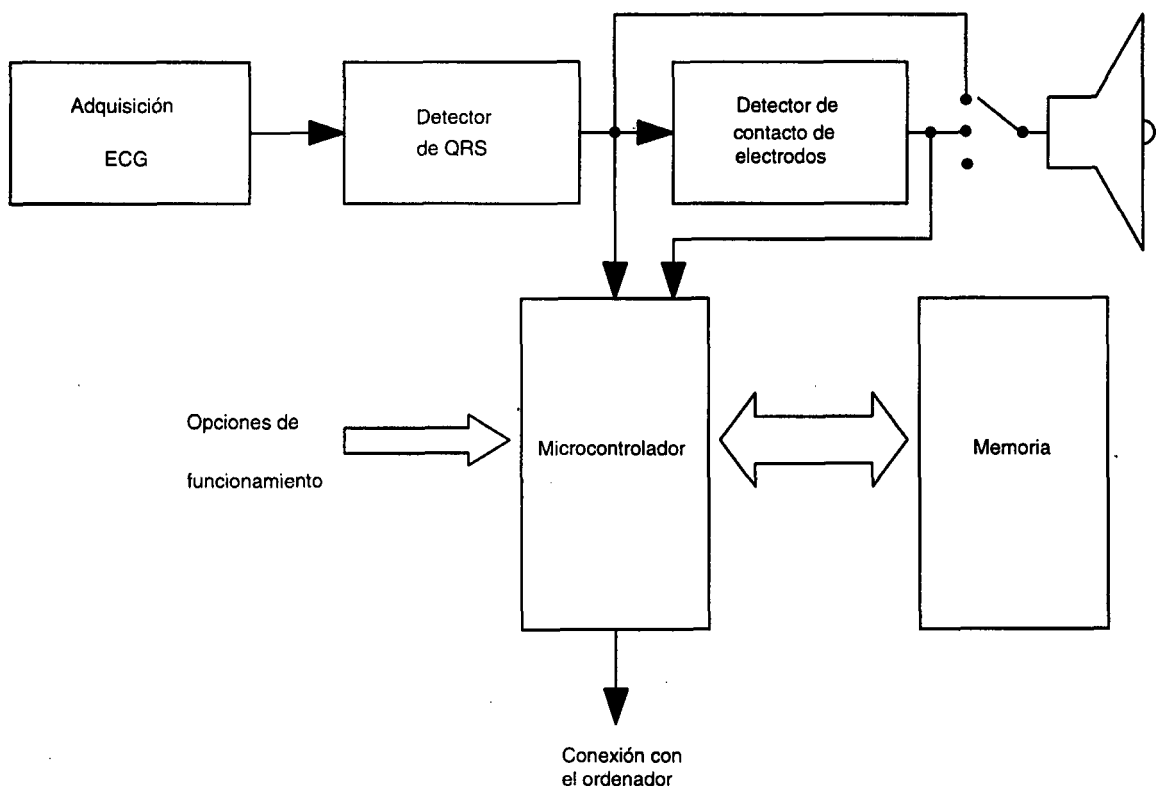
5) Para conseguir que los datos adquiridos sean muy fiables, el monitor tiene que ser lo más robusto posible a artefactos.

6) El uso del monitor debe de ser lo más sencillo posible.

En la figura A.1 se muestra el diagrama de bloques del monitor. A grandes rasgos, se distinguen tres partes: una etapa de adquisición y acondicionamiento del

ECG, un sistema de detección del QRS, y la parte digital encargada de almacenar la información y realizar el control de funcionamiento del sistema, el cual se realiza mediante un microcontrolador. Las memorias utilizadas son de tipo *flash*, que conservan los datos almacenados sin tener que estar conectadas a la alimentación, y además se pueden borrar desde el mismo sistema, y sin necesidad de tensiones superiores a las de grabación.

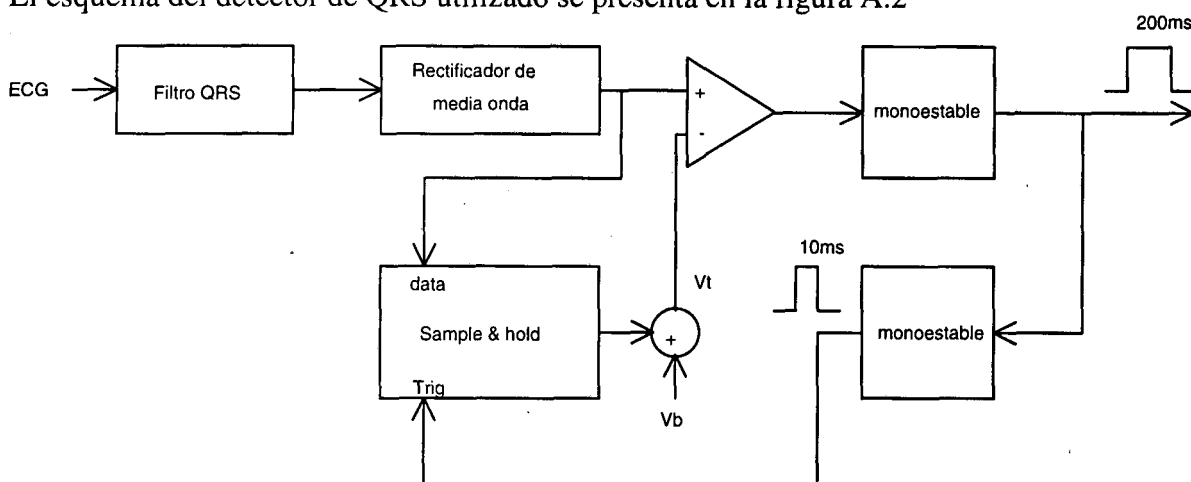
La etapa de adquisición y acondicionamiento del ECG consiste en un par de buffers de entrada con desacoplo en continua y elevada impedancia de entrada, seguidos de un amplificador diferencial. Antes de amplificar la señal, ésta tiene que estar acoplada en alterna, si no y debido a que posteriormente la señal será amplificada, la componente continua producida por el desapareamiento de los potenciales de electrodo produciría probablemente una saturación del sistema. También es necesario que la impedancia de entrada sea muy elevada, para no cargar el generador cardíaco equivalente, y evitar que aparezca tensión en modo común a la salida debida al desapareamiento de las impedancias de electrodo. El amplificador que se ha utilizado consiste en una etapa bootstrap seguida de un amplificador diferencial.



**Figura A.1** Esquema de bloques del monitor diseñado.

Debido a que la señal del ECG es posteriormente filtrada por filtros de QRS con ganancia, se ha visto que para evitar saturaciones de las siguientes etapas la ganancia del amplificador diferencial tiene que ser de aproximadamente 180. Antes del detector de QRS, la señal del ECG debe filtrarse en la banda donde se concentra la energía del complejo QRS, para aumentar de esta forma la relación señal a ruido. Como filtro de QRS se ha utilizado un filtro paso banda de segundo orden, de frecuencia central 17 Hz y  $Q=3.3$ .

Tras filtrar y rectificar la señal, el siguiente bloque es el detector de QRS. El esquema del detector de QRS utilizado se presenta en la figura A.2



**Figura A.2** Esquema del detector de QRS.

El circuito detecta que se ha producido un QRS cuando la señal del ECG filtrado y rectificado supera el umbral  $V_T$ . El umbral  $V_T$  se fija en el momento en que se detecta un QRS, y depende de 3 términos:

$$V_T(t) = k(V_a e^{-t_r / \tau} + T_s) e^{-t/\tau} + V_b \quad (\text{A.1})$$

$$k=0.5$$

$V_a$ =valor de pico del anterior QRS

$t_r$ =tiempo entre el ultimo QRS y el QRS actual

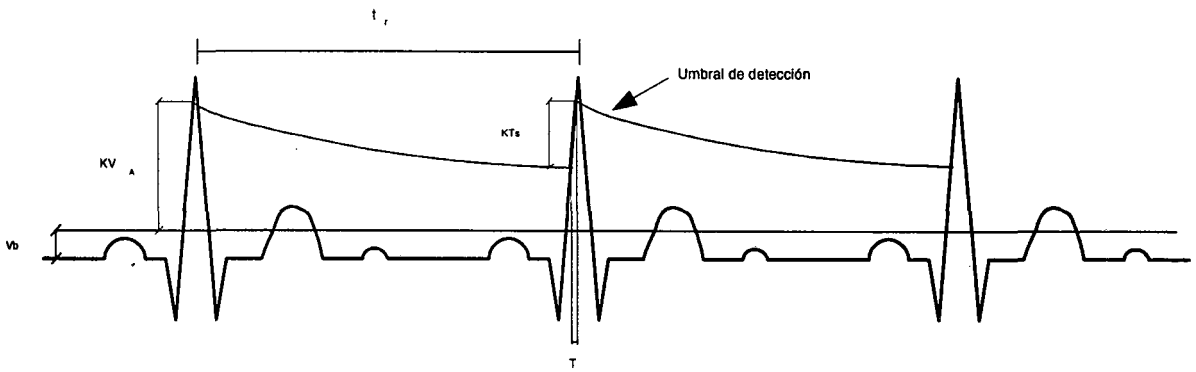
$$T=10 \text{ ms}$$

$s$ =Slew rate del QRS actual

$V_b$ =valor constante

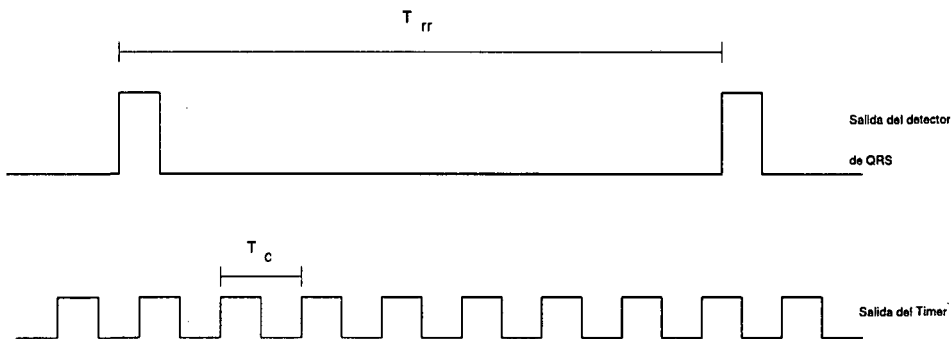
$$\tau=5 \text{ s}$$

Este umbral va decayendo exponencialmente hasta el siguiente QRS que se detecta. En la figura A.3 se muestra cómo evoluciona el umbral al detectar un QRS. Se ha dibujado la señal del ECG para que se reconozcan fácilmente los QRS, pero se debe tener presente que, una vez filtrada y rectificada, el aspecto de la señal no es el del típico ECG. Básicamente, el umbral consta de un valor fijo constante más el valor de pico de la señal del ECG filtrado que se obtiene en los 10 ms posteriores a la detección del QRS. Es decir, se le dan a la señal 10 ms para que llegue a su valor de pico. Si la señal detectada es realmente un QRS, con 10 ms tiene tiempo suficiente para alcanzar su valor de pico. Si por el contrario se trata de un artefacto, se evita de esta forma que el umbral tome un valor muy elevado. Por cada latido detectado se genera un pulso de 200 ms de duración, por lo que el periodo mínimo del ritmo cardíaco que nos permitiría medir es de 200 ms, que corresponde a una frecuencia cardíaca máxima de 300 latidos/min, que está más allá de las especificaciones iniciales del sistema.



**Figura A.3** Funcionamiento del detector de QRS.

Al medir el intervalo RR con un timer, se comete un error máximo de  $T_c$  segundos en cada intervalo RR, donde  $T_c$  es el período de oscilación del timer (Figura A.4)



**Figura A.4** Medida de la secuencia RR.

En la tabla A.1 se muestra el error que se comete en función de la frecuencia cardíaca medida para una frecuencia de contador de 666 Hz (que ha sido la empleada).

latido/min	$T_{rr}$	Error (latido/min)
30	2	0.02
60	1	0.09
100	0.6	0.25
150	0.4	0.56
200	0.3	1

**Tabla A.1** Errores asociados al ritmo cardíaco medio debidos a la resolución del contador.

Como contador se ha utilizado el circuito ICM7555 de MAXIM, ya que se trata de un circuito CMOS de bajo consumo, ideal para un sistema alimentado a pilas.

Una vez se ha detectado un QRS y se ha generado un pulso de 10 ms, todas las siguientes etapas del monitor son digitales. Será preciso diseñar la electrónica digital para:

- calcular el tiempo entre QRS
- escritura, borrado y lectura de memoria
- comunicación RS232 con el ordenador
- opciones de funcionamiento externas

Este diseño puede realizarse de dos formas mediante puertas lógicas o mediante un microcontrolador. Se ha elegido la opción de utilizar un microcontrolador por varias razones:

- flexibilidad en el diseño
- posibilidad de programar rutinas de interrupción
- facilita la comunicación RS232
- reduce el volumen del circuito

De la gran variedad de microcontroladores que se ofrecen en el mercado, se ha optado por el ST6225 de SGS-Thomson. Se ha elegido la memoria flash Am29F010 de Advanced Micro Devices. El sistema digital debe realizar las siguientes funciones:

- Detectar el inicio de registro mediante un pulsador externo
- Grabar el tiempo entre QRS durante el modo registro
- Detectar el fin de registro mediante un pulsador externo
- Detectar la orden de borrado de memoria mediante un pulsador externo
- Detener el registro si se detecta batería baja
- Detener el registro si se detecta mala colocación de los electrodos
- Detectar la orden de cambio de funcionamiento mediante un pulsador externo
- Comunicación RS232 con el ordenador

Las entradas del sistema digital son de dos tipos:

Señales internas procedentes de circuitos del monitor:

- QRS: pulso de 10 ms que se genera cada vez que se detecta un QRS
- Electrodos: señal que se activa cuando se detecta que los electrodos hacen mal contacto
- Low-Batt: señal que se activa al detectarse batería baja

Señales procedentes de pulsadores:

- Borrar memoria: pulsador para borrar la memoria
- Iniciar registro: pulsador para iniciar el registro
- Fin/RS232: pulsador para finalizar el registro e iniciar la transmisión RS232
- Cambio Modo: pulsador para cambiar el modo de funcionamiento:
  - sin interrupciones de los pulsadores
  - con interrupciones de los pulsadores

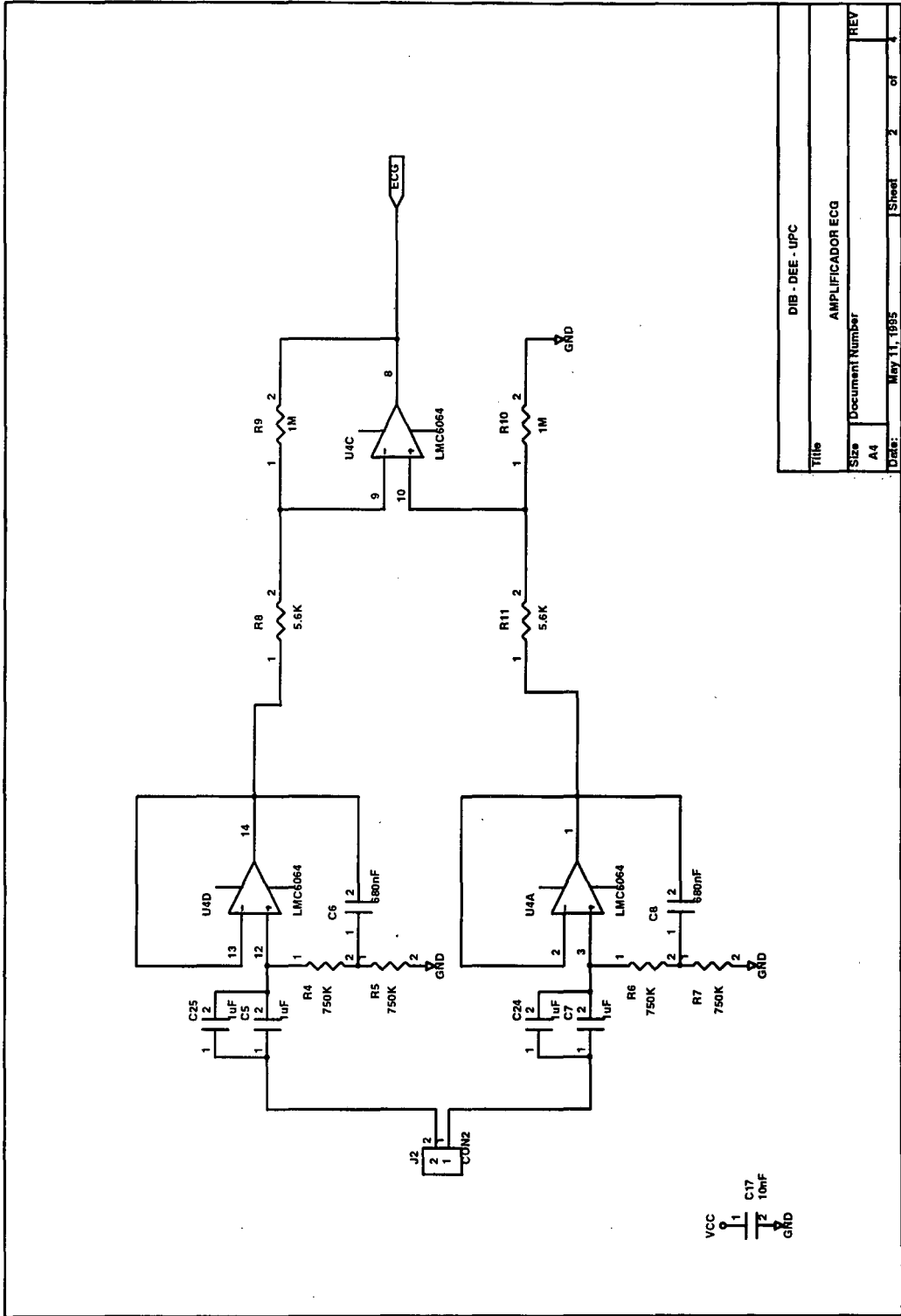
Como salida del sistema digital se tiene la comunicación vía RS232 con el ordenador, a través de la cual transmitirá los datos almacenados en la memoria durante los registros.

A continuación se muestran los esquemas del monitor tal y como fue implementado. El primer esquema corresponde al circuito de alimentación donde se utilizaron dos reguladores de tensión y un inversor. El siguiente esquema muestra la

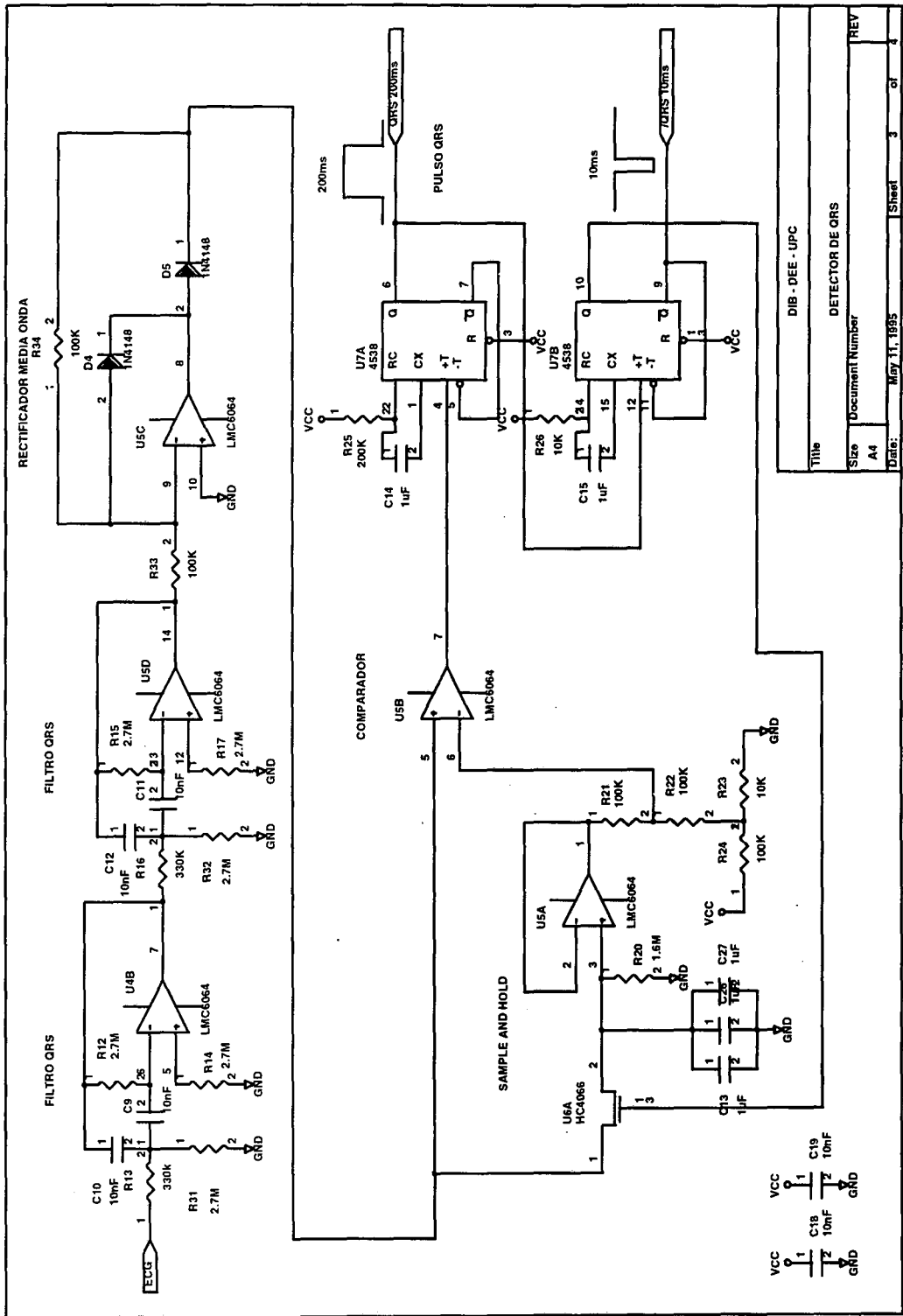
etapa de amplificación. El tercer esquema muestra la etapa de filtrado, rectificación y detección de QRS. El cuarto esquema muestra los circuitos de detección de electrodo desconectado, detección de batería baja y activación del zumbador de alarma. El último esquema muestra el montaje de la parte digital donde se halla el microcontrolador, las dos memorias flash, la interfaz RS-232 y el contador como bloques principales.







Title		DIB - DEE - UPC	
Size		AMPLIFICADOR ECG	
Document Number		A4	
Date:	May 11, 1995	Sheet	2 of 2



Title		DIB - DEE - UPC	
Size		A4	
Document Number		DETECTOR DE QRS	
Date:	May 11, 1995	Sheet	3 of 3

