
Capítulo I

Introducción

Algo he aprendido en mi larga vida: que toda nuestra ciencia, contrastada con la realidad, es primitiva y pueril; y, sin embargo, es lo más valioso que tenemos.

El científico encuentra su recompensa en lo que Henri Poincare llama el placer de la comprensión, y no en las posibilidades de aplicación que cualquier descubrimiento pueda conllevar.

Albert Einstein (1879 - 1955)

En el presente capítulo introductorio se presentan las directrices en las que se enmarca el trabajo de investigación llevado a cabo para la realización de la presente tesis doctoral. Partiendo de una perspectiva histórica del trabajo previo relacionado con las técnicas de filtrado, se expondrá la problemática actual asociada a las mismas, en especial, a las de tiempo continuo. El capítulo finaliza con los objetivos propuestos y con la organización lógica de la memoria de tesis doctoral.

SUMARIO DEL CAPÍTULO.

Capítulo 1.- <u>Introducción</u>	1.
1.1.- Motivación del Trabajo de Investigación	5.
1.2.- Antecedentes Históricos en el Diseño de Filtros Analógicos	7.
1.3.- Alternativas Tecnológicas Actuales en el Diseño de Filtros	9.
1.4.- Problemática Asociada a la Integración de Sistemas de Filtrado de Tiempo Continuo	12.
1.5.- Objetivos del Trabajo de Tesis Doctoral	15.
1.6.- Organización de la Memoria de la Tesis Doctoral	16.

1.1.- MOTIVACIÓN DEL TRABAJO DE INVESTIGACIÓN.

El objetivo básico de la presente tesis doctoral consiste en el estudio de la problemática referente a la incorporación de las características de sintonía en estructuras integradas analógicas de tiempo continuo para filtrado de señal. La memoria de la tesis se concentra en el diseño, implementación, caracterización experimental y modelizado de un sistema de sintonía automática para un filtro pasa-banda de tiempo continuo que permite la sintonía tanto de su frecuencia central como de su factor de calidad.

La principal desventaja asociada a las técnicas de tiempo continuo reside en su *escasa precisión* (se puede estimar típicamente alrededor de un 30 % – 50 %), asociada a la excesiva dependencia de los parámetros que caracterizan el circuito con respecto a las *tolerancias del proceso de integración* (independientemente de la tecnología concreta que se utilice para la implementación: bipolar, CMOS o BiCMOS). Para mejorar esta precisión se adopta la incorporación en el diseño de tiempo continuo de un sistema de autoajuste *on-chip* (llamado así porque este sistema se integra en el mismo circuito integrado que el filtro que ha de sintonizar).

Independientemente de la tecnología utilizada, en los últimos años un nutrido número de implementaciones de filtros de tiempo continuo con lazos de sintonía ha sido presentado. No obstante, a pesar de la utilización de los mismos, el modelizado y análisis en profundidad de estructuras de sintonía para filtros es escasa en la literatura, aunque el estudio de estabilidad de los lazos de sintonía automática esté claramente considerado como uno de los problemas abiertos en este tipo de sistemas [WAD96]. La aproximación usual de abordar los posibles problemas de inestabilidad en el conjunto del filtro más sus correspondientes lazos de control es compensar estos últimos con una característica de polo dominante, asegurando la estabilidad del sistema en detrimento en ocasiones de la anchura de banda de los lazos de control. No obstante, si desea llevarse a cabo un estudio de estabilidad del sistema, aunque sea al menos de carácter local, así como la propuesta de mejores controladores para la sintonía, deberá obtenerse el modelizado dinámico del mismo.

A partir de esta falta de estudios analíticos detectada, en la presente tesis se propone un método sistemático para el modelizado genérico en pequeña señal de filtros de tiempo continuo con capacidad de sintonía, que permite la obtención de funciones de transferencia para el estudio de estabilidad local del sistema de sintonía automática y la obtención de controladores con mejores prestaciones que las de los existentes en la bibliografía, habitualmente basados en acciones integrales puras.

El filtro base sobre el cual se ha trabajado para la implementación de un sistema de sintonía automática, es un diseño biquadrático derivado del filtro de variable de estado conocido como estructura TQE (*Transimpedance Q-Enhancement* o transimpedancia con mejora de Q) [CAR97]. El motivo de escoger dicha opción entre las muchas existentes en la actualidad (Sallen-Key, MFB, estructuras biquad de Akerberg-Mossberg, Tow-Thomas, etc.) responde a las siguientes características que presenta la topología [CAR97]:

- a. Posibilita la obtención de elevados factores de calidad Q (de aquí deriva el término *Q-Enhancement*).

- b. Procesa señal a su entrada en forma de tensión o corriente (de ahí el término ‘*transimpedance*’) para su utilización en sistemas de procesado o medida donde existan sensores o generadores que provean una señal en forma de corriente.
- c. Dicha estructura permite, escogiendo adecuadamente las diferentes admitancias de la misma, generar filtros pasa–bajos y pasa–banda.
- d. Muestra excelentes prestaciones en términos de respuesta en frecuencia, impedancias de entrada y salida y ruido.

Como elementos sintonizables electrónicamente para implementar las resistencias del circuito se ha empleado la célula conocida como MRC (*MOS Resistive Circuit* o Circuito Resistivo *MOS*) o también Resistor Diferencial *MOSFET* Doble (*Double MOSFET Differential Resistor*), que posee como ventajas más relevantes las siguientes [CZA86], [ISM87], [ISM88]:

- a. Simplicidad en su constitución, pues está formada únicamente por cuatro transistores.
- b. Permite ser utilizada en circuitos tanto balanceados como no balanceados (aunque sea recomendable la primera opción).
- c. Cancela las no linealidades de la característica corriente–tensión de un transistor *MOS* gracias al particular conexionado de sus cuatro transistores.
- d. Muestra mejores resultados que otras alternativas en sistemas que trabajan en altas frecuencias.

A lo largo de la presente memoria de tesis se presentan diferentes métodos de sintonía automática aplicados a sistemas de filtrado que aparecen en la bibliografía, la problemática asociada a dichos métodos, y se realiza la búsqueda y planteamiento de nuevas soluciones que sean a su vez compatibles con las tecnologías actuales de integración. La implementación de forma integrada (*on-chip*) de sistemas de sintonía automática para filtros de tiempo continuo conlleva, por un lado, la problemática de la limitación de área existente y, por otro, la utilización de tecnologías analógicas, con los problemas derivados de las mismas. Estas limitaciones serán las que dicten las pautas a seguir como estrategias adecuadas de trabajo.

Parte del trabajo de investigación realizado en esta tesis se ha llevado a cabo en el marco del proyecto CICYT ‘TIC97-0418-C02-02’, denominado ‘Arquitecturas VLSI Sintonizables para Aplicaciones de Audio y Control’, y cuya financiación ha sido realizada por el Gobierno Español, a través del Ministerio de Educación y Ciencia. En dicho proyecto han intervenido coordinadamente el Grupo de Procesado Analógico de la Universidad Pública de Navarra y el Grupo de Circuitos No Lineales para el Procesado de Señal y de Potencia de la Universidad Politécnica de Cataluña. En este proyecto se han intentado mostrar dos alternativas diferentes a la hora de diseñar y sintetizar estructuras de sintonía automática para filtros de tiempo continuo: la primera, basada en una estructura alrededor de un oscilador controlado por tensión (VCO), que dio como resultado la tesis referenciada como [OSA99], y la segunda, basada en un filtro controlado por tensión (VCF), que forma parte de la presente tesis doctoral.

1.2.- ANTECEDENTES HISTÓRICOS EN EL DISEÑO DE FILTROS ANALÓGICOS.

Los primeros filtros eléctricos, que eran sistemas de tiempo continuo, estaban basados en tanques resonantes LC , en los que era primordial diseñar circuitos con bajas pérdidas y en los que la resonancia servía para realizar los polos complejos y determinar las bandas de transición entre las bandas pasantes y las atenuadas. Con la llegada de la “microminiaturización”, debido a que los inductores son demasiado voluminosos, sobre todo al trabajar en baja frecuencia, y tienen fuertes componentes parásitas, los diseñadores desplazaron progresivamente los filtros RLC pasivos por circuitos RC activos.

Aunque en una primera época los circuitos analógicos, compuestos primordialmente por estructuras RC activas en torno del amplificador operacional, eran claramente dominantes (aunque no únicos), en los últimos años de la década de los 70 y primeros de los 80 se produjo una inflexión en el desarrollo de los circuitos analógicos. Dicho cambio vino dado, entre otros factores, por el desarrollo vertiginoso que tuvieron los nuevos diseños de circuitos digitales y el crecimiento de la microelectrónica, con el fin de integrar más dispositivos en menor área (tal y como viene sucediendo hoy en día), aparecieron nuevas alternativas de diseño, no exentas en absoluto de problemas y dificultades, que aún hoy día perduran en su mayoría. De esta manera ya se empezaba a pensar en los denominados sistemas mixtos analógico-digital para poderlos integrar en un mismo circuito integrado. Los dos principales problemas encontrados en la implementación de circuitos analógicos en el dominio integrado fueron: las excesivas tolerancias que los circuitos RC activos clásicos presentaban en su realización, y la incompatibilidad de sus procesos de integración con las técnicas utilizadas para los circuitos digitales [VIT94], [AAS95].

Frente a las ventajas de los circuitos digitales, el hecho de que los circuitos analógicos tengan *escasa capacidad de programación, reconfiguración y repetibilidad*, así como *baja robustez y precisión*, a causa de limitaciones físicas, ha hecho que sus aplicaciones, mayoritarias en épocas anteriores, quedasen fuertemente acortadas.

Sin embargo, los investigadores y diseñadores siguieron ampliando el campo del procesado analógico. Así, como primer intento de solución los circuitos analógicos con procesado en *tiempo-discreto* vieron la luz y, fundamentalmente, los denominados de capacidades conmutadas o SC (*Switched Capacitors*) [MOS86], que con una innovadora filosofía de funcionamiento revolucionaron las tendencias de diseño en el mundo analógico.

Los circuitos SC , si bien son sistemas analógicos (puesto que no se realiza cuantificación de la señal), su descripción formal se hace en términos discretos (en el dominio de la transformada z), ya que trabajan en base al muestreo de las señales analógicas que procesan. Durante los primeros años de la década de los 80 su evolución fue muy rápida, poniéndose a la altura, e incluso superando a los clásicos circuitos RC activos, apareciendo, por ejemplo, modelos comerciales de filtros SC con prestaciones en cuanto a programabilidad y frecuencia de funcionamiento bastante aceptables, como son, por ejemplo, los *chips* de la serie MAX2xx (MAX261, MAX262, MAX291, etc.) de la empresa MAXIM o la serie MF (MF4, MF10, LMF100, etc.) de National

Semiconductor. Las ventajas de los mismos son su eficaz (aunque limitada) programabilidad y sintonizabilidad.

No obstante, las limitaciones teóricas, predichas ya en los primeros estudios realizados, se alcanzaron en la práctica rápidamente. La principal limitación consiste en la frecuencial, pues por tratarse de circuitos que muestrean la señal, y debido al Teorema de Nyquist, siempre la frecuencia máxima de funcionamiento debe estar, como mínimo, un orden de magnitud por debajo de la frecuencia de muestreo para obtener resultados de procesado satisfactorios.

Años después, hacia finales de la década de los 80, aparece una alternativa a la SC. Son las denominadas técnicas de corrientes conmutadas o SI (*Switched Currents*) [TOU93] que, como la SC, también procesan la señal analógica en tiempo-discreto. Sin embargo, presentan claras ventajas: con una base similar a la de circuitos SC, las técnicas SI resultan mucho más simples (utilizan como condensadores las capacidades puerta-canal intrínsecas de los transistores MOS), pueden trabajar con niveles de polarización bajos, lo cual las hace idóneas en circuitos *low-voltage*, y son aptas para integrar circuitos de este tipo conjuntamente con tecnologías digitales.

El problema principal de estas técnicas, aparte de los derivados del proceso de muestreo, continúa siendo el limitado ancho de banda en el cual pueden trabajar, similar al de los sistemas SC. Además las técnicas SC y SI comparten el problema añadido del efecto de acoplamiento del reloj, que reduce la precisión del diseño e incrementa los niveles de distorsión y ruido [BAI91].

Paralelamente a las técnicas muestreadas, se continuaron desarrollando nuevas técnicas en *tiempo-continuo* que facilitaron el camino a la integración de este tipo de sistemas [TSI92], [TSI93]. Inicialmente fueron los denominados circuitos *OTA-C* (o g_m -C) [GEI85], que emplean exclusivamente condensadores y elementos activos de transconductancia (*Operational Transconductance Amplifiers*), con lo cual se eliminan las voluminosas e incómodas resistencias (que consumen gran área de silicio al ser integradas, sobre todo en frecuencias de audio). Son técnicas ventajosamente simples que además trabajan sin realimentación local, lo cual hace que se obtengan estructuras rápidas y, por tanto, con resultados buenos cuando son empleadas en alta frecuencia. Además conllevan asociada la ventaja adicional de sintonizabilidad permitida normalmente por el *OTA*, proporcionando la posibilidad de ajustes y correcciones frente a dispersiones de los procesos de fabricación. En los últimos años la investigación se ha llevado a cabo en la obtención de OTAs lo más lineales posibles (uno de los principales inconvenientes de estas técnicas) y en la búsqueda de mayores anchos de banda mediante dichos amplificadores de transconductancia [SAN99].

De forma simultánea a las técnicas *OTA-C* aparece la alternativa conocida como *MOSFET-C* [TSI86] que utilizando en sustitución de resistencias la característica tensión-corriente del transistor MOS, sigue usando el amplificador operacional como elemento activo básico. Este uso permite aprovechar las mismas topologías de los circuitos *RC* activos, pudiéndose pasar de una técnica a otra de forma casi inmediata. Evidentemente, la utilización de la realimentación y todas las ventajas asociadas que ésta conlleva revertirán en mejores prestaciones del circuito realizado.

A pesar de esto, dichas técnicas *MOSFET-C* han tenido menos relevancia en estos años que las *OTA-C* (desarrolladas un poco antes), ya que los nichos de aplicación de ambas técnicas son muy similares [GEO93], aunque se ha comprobado que las técnicas *OTA-C* pueden trabajar a mayores frecuencias que las *MOSFET-C*.

A pesar de esta limitación frecuencial, las técnicas *MOSFET-C* siguen siendo una interesante solución en problemas de procesamiento analógico de tiempo continuo, sobre todo en bajas frecuencias, junto con la posibilidad de automatización del diseño [NIE95]. No olvidemos tampoco que las tecnologías de fabricación actuales (como la utilizada en el presente trabajo de investigación) permiten el diseño de amplificadores operacionales CMOS o BiCMOS con excelentes características.

Asimismo, de forma alternativa, se han publicado en los últimos años circuitos *MOSFET-C* empleando elementos activos que trabajan en modo corriente, como pueden ser los amplificadores operacionales realimentados en corriente o *CFOA* (*Current Feedback Operational Amplifier*) y convectoros de corriente o *CCII* (*Current Conveyors*) [LIU90], [LIU91], [MAH99a], que conjugan las ventajas (aunque también los problemas) de los circuitos *MOSFET-C* con las técnicas en modo corriente asentadas en el campo del procesamiento analógico de tiempo continuo, sobre todo para altas frecuencias.

Por último para terminar este apartado, queda por comentar que para conseguir las tan deseadas características de *capacidad de programación, reconfiguración y repetibilidad*, así como *alta robustez y precisión*, en los últimos años se está viviendo el nacimiento y desarrollo de estructuras analógicas reprogramables, las llamadas FPAA (*Field Programmable Analog Arrays*) [LEE92], [AND97], [CHA97], [LOO00], [MAR01d], cuyos límites al comienzo del siglo XXI todavía están por ver, aunque se espera que en unos pocos años sean tan amplios como los de sus equivalentes FPGA del mundo digital. Como tecnologías de fabricación los dispositivos analógicos reprogramables comercializados en la actualidad utilizan circuitería de tiempo continuo (caso de los modelos comercializados por Zetex y Lattice Semiconductor) o basada en la técnica de capacidades conmutadas (como son los dispositivos de Anadigm y Motorola).

1.3.- ALTERNATIVAS TECNOLÓGICAS ACTUALES EN EL DISEÑO DE FILTROS.

A partir de lo comentado en el punto precedente, el ingeniero que diseña una solución de filtrado para una aplicación en concreto dispone hoy día de una serie de alternativas que, básicamente, se pueden agrupar en los siguientes tres grupos [SCH90]:

- 1.- Filtros de Tiempo Continuo (*Continuous-Time Filters* o *CTF*). En estos circuitos la señal de entrada, continua en el tiempo, es procesada directamente por el filtro en cuestión, sin necesidad de ningún tipo de muestreo intermedio (figura 1.1.a) [PAP97], [TSI93], [TSI94].
- 2.- Filtros de Capacidad Conmutada (*Switched-Capacitor Filters* o *SCF*) y de Corrientes Conmutadas (*S.I.*). En ellos puede ser necesario un filtro adicional (éste de tiempo continuo) a la entrada de los mismos, para atenuar así las

componentes frecuenciales elevadas de la señal, eliminando problemas ocasionados por el fenómeno de *aliasing* (filtro *anti-aliasing*) de dichas componentes en el proceso de muestreo (figura 1.1.b). También, a la salida de los mismos, se necesita otro filtro (también de tiempo continuo) de alisamiento (*smoothing filter*) que suavice los ‘escalones’ de la señal de salida producidos por el muestreo del sistema, eliminando así el ruido de alta frecuencia. [MOS86], [TOU93].

- 3.- Filtros Digitales (*Digital Filters* o *DF*). Donde también se hace necesario la mayoría de veces el uso de los filtros *anti-aliasing* y *smoothing*, como en el caso anterior (figura 1.1.c).

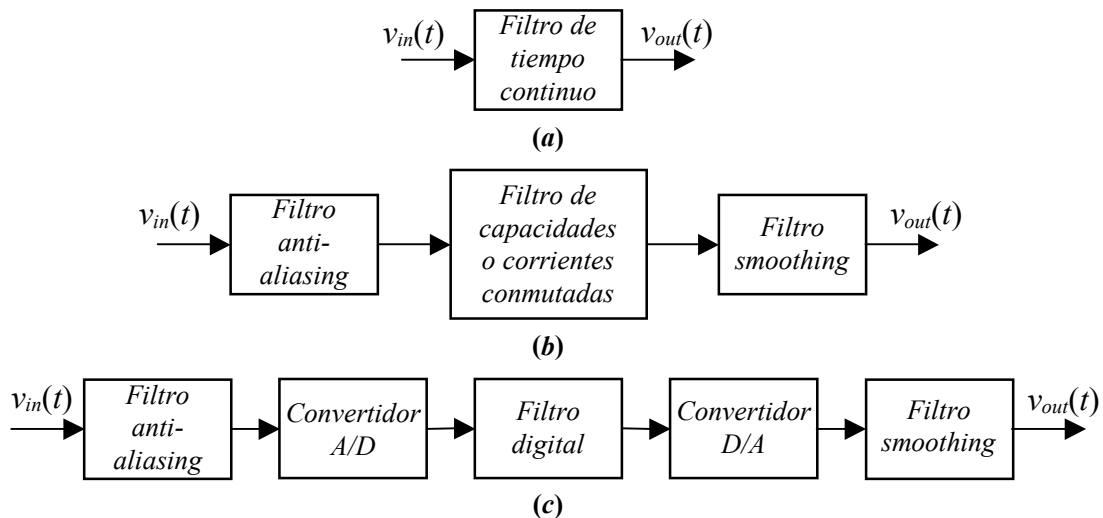


Fig. 1.1.- Tres formas de procesar una señal continua en el tiempo: (a) Mediante un filtro de tiempo continuo. (b) Mediante un filtro de capacidades o corrientes conmutadas. (c) Mediante un filtro digital.

En aplicaciones donde la programabilidad es primordial, los filtros digitales pueden ser la solución idónea, siempre y cuando la circuitería periférica asociada a él no represente un problema. Para aplicaciones de medio o bajo margen dinámico, si la programabilidad no es importante, los filtros analógicos pueden ser ventajosos en términos de disipación de potencia, área de *chip* ocupada, y posibilidad de trabajar en alta frecuencia. En bajas frecuencias las alternativas de tiempo continuo y de capacidades conmutadas ofrecen soluciones semejantes; sin embargo, la segunda es más ampliamente utilizada, pues fue integrada en *chips* antes que los filtros de tiempo continuo, y muchos diseñadores tienen amplia experiencia en su utilización.

A pesar de ello, debe recalarse que el diseño práctico de circuitos SCF (*Switched-Capacitor Filters*) no es fácil, debido a la presencia de algunas no-idealidades o problemas. No debe olvidarse, por ejemplo, los efectos de acoplamiento o perturbaciones provocadas por el *clock* del sistema sobre la señal de salida y la limitación en altas frecuencias por el hecho de que, por tratarse de circuitos que muestrean la señal, su límite frecuencial superior queda siempre un orden de magnitud por debajo de la velocidad de muestreo, etc. Es por ello que, últimamente, están teniendo mucha importancia las técnicas de filtraje en tiempo continuo, aunque tienen a su vez el problema que, si la precisión requerida debe ser elevada, dichas estructuras dejan de ser funcionalmente válidas, debiendo añadirse alguna circuitería adicional de ajuste de sintonía, tal y como se comentará más adelante. Sin embargo, la estructura de un CTF (*Continuous-Time Filters*) es en general más simple que las otras dos

alternativas, puesto que no se necesitan bloques adicionales al propio filtro, como pueden ser convertidores A/D y D/A, filtro *anti-aliasing*, filtro de *smoothing*, etc.

Un ejemplo de una aplicación idónea para filtros de tiempo continuo integrados en *chips* en procesado directo de señal es en los *drives* de discos de canales de lectura en donde, a pesar de tener una mala programabilidad, los requerimientos en cuanto a velocidad y disipación de potencia son tales que los CTF son la solución casi ideal [KHO91], [GOP99]. Esta aplicación ha sido la clave en los últimos años de la aceptación masiva por parte de la industria electrónica de los filtros de tiempo continuo. Otras aplicaciones importantes de procesado directo de los CTF incluyen el enlace y envío de datos a altas velocidades, etapas de sintonía de señales de radiofrecuencia [YAM99], filtros de lazo para *phase-locked loops (PLL)*, sistemas de telefonía, sistemas de comunicación por hilos [LAK94], etc., además de las aplicaciones *anti-aliasing* y *smoothing* en sistemas *DSP* de audio y televisión digitales.

Tal y como se ha expuesto en esta introducción, los circuitos analógicos tiempo-continuos, y en particular los filtros de tiempo continuo, poseen una serie de ventajas en comparación con los circuitos de tiempo-discretos que hacen que sigan siendo de interés en multitud de aplicaciones en la actualidad, independientemente de la técnica, topología o bloques constructivos utilizados en la implementación de los mismos. Básicamente todas las ventajas tienen como causa una común: la eliminación del proceso de muestreo en este tipo de filtros.

En efecto, la innecesaria inclusión de subcircuitos de muestreo hace que, por un lado, el diseño sea más sencillo (con la consiguiente reducción en el consumo y la menor ocupación de área para una misma aplicación) y, por otro, y no menos importante, el ruido incorporado a la señal a procesar sea menor, pues no se ponen de manifiesto los problemas típicamente asociados a conmutaciones, ni los tan indeseados inconvenientes derivados del efecto de acoplamiento de *clock* ni tampoco de inyección de carga.

Los filtros de tiempo continuo presentan la ventaja adicional de que, para una misma tecnología, pueden trabajar a mayores anchos de banda, lo cual los hace idóneos en aplicaciones, no sólo de banda base (baja frecuencia), sino también en etapas sintonizadoras en media y alta frecuencia y, sobre todo, en telefonía móvil para el desarrollo de sistemas de tercera generación.

En resumen, los filtros de tiempo continuo seguirán dominando unos nichos de aplicación en procesado analógico, siempre y cuando se cumplan tres condiciones aparecidas al amparo del desarrollo de productos electrónicos de consumo: que la implementación de los mismos sea *compatible* totalmente con las tecnologías de integración propias de los circuitos digitales, dominantes en el mundo de la Electrónica, con el fin de incorporarlos de forma natural a sistemas mixtos de procesado de señal [TSI94]; que se obtengan mecanismos o controles de autoajuste *on-chip* de sus parámetros que permitan, por un lado, corregir posibles desviaciones y/o dispersiones, incluyendo las debidas a procesos de fabricación, envejecimiento del circuito, efectos térmicos y de tensiones de alimentación, etc. y, por otro, ofrecer grados de programabilidad; y que se optimice la potencia disipada por los diseños [SAN96] y sean compatibles con los reducidos niveles de alimentación existentes hoy día.

1.4.- PROBLEMÁTICA ASOCIADA A LA INTEGRACIÓN DE SISTEMAS DE FILTRADO DE TIEMPO CONTINUO.

En el apartado precedente se han visto de forma genérica las diferentes alternativas que hoy día el diseñador de filtros tiene a su alcance. Si opta por una implementación mediante un filtro de tiempo continuo integrado deberá tener en cuenta una serie de problemas (que normalmente serán generales a cualquier circuito analógico, no sólo filtros) que podrán limitar, no ya las especificaciones de diseño del mismo, sino también las prestaciones de la circuitería de sintonía o ajuste asociada a él. Estos problemas se pueden resumir en tres puntos clave:

- a. La limitación en los valores de componentes integrados.
- b. Las imprecisiones obtenidas en dichos valores.
- c. Los componentes parásitos acarreados en el proceso de integración.

La primera limitación aparece debida a que el margen de valores posibles de los elementos pasivos es muy limitado. Si los valores de los resistores realizados superan cierto límite, éstos serán demasiado grandes, presentándose efectos capacitivos parásitos no deseados. Si no se consideran técnicas especiales del proceso de integración, como pueden ser las de películas delgadas resistivas en circuitos integrados de silicio, la máxima resistencia de las capas disponible para la realización de resistores integrados es del orden de algunos $k\Omega/\text{cuadro}$. De este modo, resistores con tamaños razonables en comparación con el resto de la circuitería integrada en el *chip* poseen valores que están normalmente limitados a algunas decenas de $k\Omega$.

De igual manera, el máximo valor de los condensadores está limitado a unas decenas de pF , debido a la restricción en las medidas físicas. Téngase en cuenta que un condensador en un circuito integrado está determinado por la expresión:

$$C = \varepsilon_r \cdot \varepsilon_0 \cdot \frac{A}{t} \quad (1-2)$$

donde A es el área, t es el grosor del dieléctrico, ε_0 la permitividad en el vacío ($\varepsilon_0 = 8,854 \cdot 10^{-12} F / m$), y ε_r la constante dieléctrica relativa ($\varepsilon_r = 3,78$ para el dióxido de silicio). Con estos valores, el área de un condensador de $50 pF$ es de aproximadamente $(300 \mu m)^2$, que es demasiado grande si lo comparamos con el resto de componentes del circuito integrado.

Las restricciones anteriores hacen que se tengan considerables dificultades para utilizar las técnicas estándar del diseño de filtros RC cuando se quieren diseñar filtros activos integrados para frecuencias de audio. Las constantes de tiempo determinan la frecuencia de corte o frecuencia central de las células de filtraje: $\omega_0 = 1/(R \cdot C)$. Así, si $C=50 pF$ y $f_0=3 kHz$, el resistor necesario para esta célula deberá tener un valor de: $R = 1/(\omega_0 \cdot C) \approx 1M\Omega$, necesitando por tanto una considerable longitud para su implementación.

Teniendo en cuenta estas consideraciones, se requieren técnicas alternativas para la realización de filtros para baja frecuencia. Los métodos empleados están normalmente relacionados con la utilización de transistores *MOS* trabajando en su región óhmica (es decir, donde la relación $I_D=f(V_{DS})$ es aproximadamente lineal), o en zona de saturación; esto es, la utilización de transconductancias para simular resistores mediante la conocida expresión $1/g_m$, con valores de dichas transconductancias del orden de μS . En este contexto, para implementar resistores variables electrónicamente una célula extremadamente útil es la *MRC* (*MOS Resistive Circuit* o Circuito Resistivo *MOS*), Resistor Diferencial *MOSFET* Doble (*Double MOSFET Differential Resistor*) o también circuito de Czarnul-Song, que cancela las no-linealidades de la característica corriente-tensión de un transistor *MOS* mediante cuatro de estos transistores dando, además, unos mejores resultados en sistemas que trabajan en altas frecuencias [CZA86], [ISM87].

La posibilidad de implementar resistencias a partir de la diferencia de corrientes mediante el *MRC*, y que esta diferencia pueda ser ajustada mediante tensiones de control, permite que puedan implementarse con esta célula resistencias de elevado valor como las requeridas, por ejemplo, en aplicaciones de filtrado para baja frecuencia.

La segunda dificultad aparece debido a que el diseño de filtros con una adecuada precisión de sus parámetros requiere la utilización de componentes cuyos valores sean a la vez estables y precisos (ante variaciones en las condiciones ambientales y a lo largo del tiempo). Por ejemplo, para obtener una célula *RC* con una frecuencia de corte precisa, necesitamos condensadores y resistores cuyos valores absolutos sean muy precisos. Pero, aunque los *ratios* o relaciones comparativas entre valores de los componentes pueden ser realizados adecuadamente en tecnologías de circuitos integrados, las tolerancias de los valores absolutos son generalmente muy malas: las tolerancias de los resistores y condensadores son del orden del 20% o más [SCH90], [LAK94]. Consecuentemente, los errores de las constantes de tiempo implementadas *on-chip* son aún mayores por la propagación de errores.

Por otra parte, debido a que el otro parámetro de importancia en un filtro de segundo orden, el factor de calidad Q , es una cantidad adimensional, que depende únicamente de relaciones o *ratios* de componentes, *a priori* podría ser realizado con total precisión en un circuito integrado. Sin embargo, pequeños errores de fase en los lazos de retroalimentación pueden dar lugar a desviaciones significantes en Q . Estos errores de fase son generalmente muy difíciles de predecir y no pueden ser eliminados en la fase de diseño. Consecuentemente, en muchas implementaciones de calidad aceptable, esta variación del factor de calidad también necesitará un proceso de sintonía [ILK98].

Cuando realizamos un circuito con componentes discretos, se pueden eliminar muchos de los problemas derivados de las tolerancias mediante un proceso de ajuste o sintonía y, después de dicho ajuste, intentar mantener el filtro dentro de unos intervalos de tolerancias mediante el ajuste posterior de algún componente. Sin embargo, en una realización en un circuito integrado, donde idealmente todos los componentes están integrados en el *chip*, y donde hemos de tener en cuenta grandes tolerancias en el proceso de fabricación y cambios causados por derivas de temperatura, por el envejecimiento y por variaciones de la tensión de alimentación del circuito integrado, la sintonía, tal y como la conocemos en un filtro con componentes discretos, no es una

solución viable. Aunque en algunas tecnologías la sintonía inicial de los elementos se puede realizar mediante un ajuste por láser (con el consiguiente aumento del coste) eliminando así las tolerancias en el proceso de fabricación, no es una solución satisfactoria, debido a que los parámetros del circuito con toda seguridad no se mantendrán estables en las condiciones de operación a lo largo del tiempo, ni ante las variaciones de temperatura. Aun consiguiendo una baja sensibilidad en el diseño, cosa que siempre es deseable, no resolverá el problema, debido a que las variaciones de los elementos del circuito pueden llegar a ser muy grandes.

Paralelamente, hay que tener en cuenta que los componentes parásitos asociados a los componentes del circuito pueden tener valores comparables a estos últimos. Éste es precisamente el tercer obstáculo a salvar en diseño microelectrónico analógico, así como la *elevada sensibilidad* que presentan los circuitos respecto a dichos efectos parásitos, típicamente responsables de una discrepancia respecto de la función de transferencia deseada. Puesto que la integración en silicio va a ser abordada y llevada a cabo, el diseño orientado a la minimización de los factores de sensibilidad se conforma como otro objetivo evidente a satisfacer.

Los componentes parásitos más abundantes en el diseño de circuitos integrados son las capacidades. Sus valores rondan desde valores prácticamente insignificantes, hasta unas pocas centenas de fF , siendo algunas de ellas dependientes de la tensión. Sus valores dependen de parámetros como la geometría y la calidad del dieléctrico de los materiales utilizados en el proceso.

Así, si quiere realizarse un filtro integrado, con las inevitables (y normalmente elevadas) tolerancias y efectos parásitos asociados, necesitamos algún tipo de sintonía. Y puesto que algún tipo de “ajuste mecánico” de los elementos del circuito integrado es prácticamente imposible, la solución adoptada generalmente a este dilema es la llamada sintonía electrónica automática. Ésta se obtiene mediante la integración de un sistema de sintonía o de control con el filtro en cuestión en el mismo *chip* (*On-chip Automatic Tuning*) [TSI81], [SCH89], [SCH90], [PLE92], [ALZ00a], [ALZ00b], [ALZ00c]. Este sistema hará que el mismo filtro se auto-sintonice automáticamente (de forma continua) ante cualquier variación de los parámetros respecto de sus valores iniciales. Por tanto, aparece un problema añadido: el filtro a diseñar debe disponer de algún o algunos componentes cuyos valores sean controlables de forma electrónica, de manera que los parámetros del filtro, que dependerán de dichos valores, se puedan ajustar mediante dicho sistema de autosintonía. Es por ello que los condensadores y/o resistores “clásicos” de que dispone cualquier filtro en tiempo continuo deberán, en este caso, ser sustituidos por estructuras equivalentes que implementen o realicen la misma función que dichos componentes, pero tengan la facilidad de poder ser sintonizados. Normalmente la opción escogida es utilizar estructuras basadas en transistores *MOSFET* o transconductancias.

El adjetivo “automático” implica que no se trata meramente de un proceso de conformado (*trimming*) al finalizar la fabricación sino que, por el contrario, presenta un carácter dinámico que permite hacer frente a posibles desviaciones o derivas causadas por factores tales como variaciones térmicas, niveles de polarización, envejecimiento, etc. e incluso plantear esquemas de sintonización externa variable. Dicho proceso de sintonía no solamente puede servir como “corrector” de tolerancias de fabricación de filtros, sino que nos puede permitir también la “programabilidad” de los parámetros de

éste como, por ejemplo, la frecuencia central (o la frecuencia de corte, o la frecuencia de cero de transmisión, etc., según el tipo de filtro a diseñar).

Ha de hacerse hincapié que el diseño y la realización de etapas integradas sintonizables para aplicaciones como procesadores adaptativos de señales no se limitan únicamente a etapas de filtrado. Por ejemplo, en concordancia con el significado de *sintonizabilidad* expuesto previamente, este tipo de estructuras sintonizables permitiría corregir de manera automática la distorsión por exceso de nivel de señal, sin más que modificar la ganancia, el margen dinámico, etc. del circuito procesador; es decir, se podría pensar en sistemas procesadores con control automático de ganancia (AGC). Por otra parte, y como segundo ejemplo, la capacidad de modificación de la respuesta en frecuencia de las etapas sintonizables permitiría adaptar un equipo genérico de audio a las características particulares de unos altavoces concretos, protegiéndolos de este modo frente a un exceso de potencia disponible en una determinada banda frecuencial; o incluso hacer frente a procesos de cancelación de ecos y tonos resonantes. Con estos ejemplos se aprecia la versatilidad del concepto de sintonía automática *on-chip*. En estas aplicaciones el MRC es un buen candidato a ser utilizado como elemento que permite dicho ajuste o sintonizabilidad.

1.5.- OBJETIVOS DEL TRABAJO DE TESIS DOCTORAL.

A partir de las motivaciones que se han presentado en el apartado 1.1 de este capítulo, y a tenor de los antecedentes y la contextualización en el estado del arte expuestos en las secciones precedentes, los objetivos planteados en el presente trabajo de investigación son los siguientes:

- 1.- Realización de un análisis comparativo de diferentes métodos de control para la sintonía automática *on-chip* de filtros de tiempo continuo. Se propone analizar las implicaciones en cuanto a su implementabilidad en el dominio analógico y evaluar la idoneidad de dichos métodos de control para su realización y funcionamiento conjuntamente con los filtros que deben sintonizar.
- 2.- Debido a que los resistores controlados electrónicamente del circuito van a ser realizados mediante células MRC, como ha quedado patente en el apartado 1.1, se pretende llevar a cabo el estudio minucioso de las mismas, contemplando los diferentes aspectos siguientes:
 - a. Identificación de posibles efectos no lineales del MRC y la cuantificación de los mismos, que podrían limitar las prestaciones de los circuitos que poseyeran este bloque constructivo.
 - b. Identificados dichos efectos, propuesta de un modelo completo para la célula MRC que los contemple.
 - c. Presentación de una serie de indicaciones o recomendaciones de diseño que permitan minimizar estos posibles efectos no lineales que podría mostrar la celda MRC.
- 3.- Propuesta, diseño e implementación de un filtro de tiempo continuo pasa-banda de segundo orden con capacidad de sintonía de sus parámetros, haciendo especial hincapié en los siguientes puntos:
 - a. Mejora de la estructura TQE escogida inicialmente con el fin de independizar el ajuste de la frecuencia central y del factor de calidad.

- b. Incorporación de la célula MRC a la topología que permita el ajuste electrónico de los parámetros de la misma y la obtención de una estructura completamente balanceada.
- 4.- Como cuarto objetivo del trabajo de tesis doctoral, se pretende considerar la síntesis, diseño, realización y caracterización experimental de un filtro microelectrónico analógico CMOS de tiempo continuo con sistema de sintonía automática *on-chip*, con el consiguiente proceso de integración sobre silicio de estas estructuras tras el diseño de su *layout* mediante herramientas *CAD* (entorno *Cadence Design Systems, Inc.*), y su posterior validación funcional a través tanto de resultados de simulación *post-layout* como de resultados experimentales en el laboratorio. A este respecto, es de relevancia que no solamente se pretende que el control deba compensar imprecisiones de fabricación y de funcionamiento, sino que, además, permita dotar al filtro de un total grado de sintonizabilidad o programabilidad en un determinado margen frecuencial y de factor de calidad. De este modo, actuando sobre las adecuadas variables de control, y a través de los correspondientes lazos de control, la etapa de filtrado diseñada deberá permitir el control externo de su frecuencia característica y nivel de ganancia.
- 5.- Propuesta de un proceso sistemático y general para el modelizado en pequeña señal de filtros con capacidad de sintonía automática (independientemente de la técnica empleada para su implementación), con el fin de realizar un estudio analítico de estabilidad local del sistema. Se propone también como objetivo el modelizado del filtro y posterior diseño de controladores para los lazos de control de la frecuencia central y del factor de calidad, particularizados al filtro TQE presentado en el presente trabajo de tesis doctoral.

1.6.- ORGANIZACIÓN DE LA MEMORIA DE LA TESIS DOCTORAL.

Para cumplir con los objetivos puestos de relieve en el apartado anterior, la presente memoria de tesis doctoral se ha dividido en siete capítulos, con la siguiente distribución temática:

- En este primer capítulo se ha enmarcado históricamente el trabajo realizado en técnicas de filtrado, así como la situación actual del estado del arte. También se ha puesto de manifiesto la necesidad de la sintonía automática *on-chip* en los filtros de tiempo continuo para realizar implementaciones de los mismos con la precisión requerida.
- En el capítulo segundo se hace una revisión de los diversos métodos de sintonía que en los últimos años han aparecido publicados, aplicables al ajuste de los parámetros frecuenciales y factores de calidad de filtros de tiempo continuo, haciendo hincapié en las estructuras más utilizadas. El estudio se acompaña de una crítica sobre los métodos analizados, donde se ponen de relieve los puntos fuertes y débiles que se han observado, con el fin de justificar la opción que finalmente se ha llevado a cabo en este trabajo de tesis doctoral.

- En el capítulo tercero se lleva a cabo un estudio detallado del comportamiento y modelizado del MRC, para así conocer con exactitud los efectos no deseados que puede presentar esta célula, y prever cómo influirán sobre las características del filtro de tiempo continuo a sintonizar. Por un lado, se determina el comportamiento no lineal de la célula MRC y se pone de manifiesto cómo el popular modelo BSIM3 (Berkeley Short-Channel IGFET Model [SHE87]) no modeliza adecuadamente el transistor MOS pues muestra un comportamiento no simétrico que no corresponde con la natural simetría del dispositivo MOS y, por extensión, de la célula MRC. Se propone, tras el estudio de modelos alternativos al BSIM3 para el transistor como es el caso del EKV (C. C. Enz, F. Krummenacher y E. A. Vittoz [ENZ95]), una modificación del modelo BSIM3 que permite corregir la deficiencia detectada.

El estudio en profundidad de la celda MRC que se expone en este capítulo concluye con la presentación de un nuevo modelo para la misma que no sólo contempla el efecto no lineal introducido por la no igualdad de sus terminales de salida, sino también el efecto de la movilidad no constante de los portadores, función del campo eléctrico transversal en el transistor MOS, que se traduce en un comportamiento no lineal del dispositivo. Este estudio permite además obtener unas recomendaciones de diseño para circuitos que incluyan el MRC de las que la más destacada es la necesidad de ser usado en circuitos completamente balanceados (*fully-balanced*).

- El capítulo cuarto presenta el filtro pasa-banda de segundo orden implementado con su sistema de ajuste *on-chip*. En dicho capítulo se muestra en primer lugar la modificación introducida en el filtro TQE (*Transimpedance Q-Enhancement*) [CAR97] que permite independizar la sintonía del factor de calidad de la sintonía de la frecuencia central. A continuación se describen los lazos de sintonía de frecuencia y factor de calidad implementados, con detalles sobre aquellos bloques novedosos que se plantean en la presente tesis, como es la realización de los detectores de amplitud con células multiplicadoras MRC, o la propuesta de un nuevo circuito desfasador que permite realizar un desfase de $\pi/2$ a una frecuencia sintonizable. También se adjuntan en este capítulo las simulaciones *post-layout* pertinentes que corroboran la funcionalidad del diseño llevado a cabo.
- En el capítulo quinto se presentan los resultados experimentales del prototipo del filtro diseñado con sus lazos de sintonía, que se ha implementado en tecnología CMOS de $0,8 \mu m$. Los resultados permitirán validar la funcionalidad del filtro y su sistema de autoajuste tanto en frecuencia como en factor de calidad.
- El capítulo sexto presenta el proceso sistemático general para el modelizado lineal en pequeña señal de filtros analógicos de tiempo continuo que poseen capacidad de sintonía automática mediante ajuste de sus constantes de tiempo. En este capítulo se recoge el caso particular del modelizado lineal para pequeña señal del filtro considerado en la presente tesis, con el fin de realizar un estudio de estabilidad local alrededor del punto de trabajo. A partir de dicho modelo se proponen sendos controladores para la sintonía de frecuencia y del factor de

calidad, particularizados a la topología TQE que mejoran las prestaciones del sistema de sintonía automática.

- Finalmente, el capítulo séptimo recoge las conclusiones de las aportaciones realizadas en la presente tesis y termina con las futuras líneas que podrían ser llevadas a cabo como continuación del trabajo de investigación realizado.