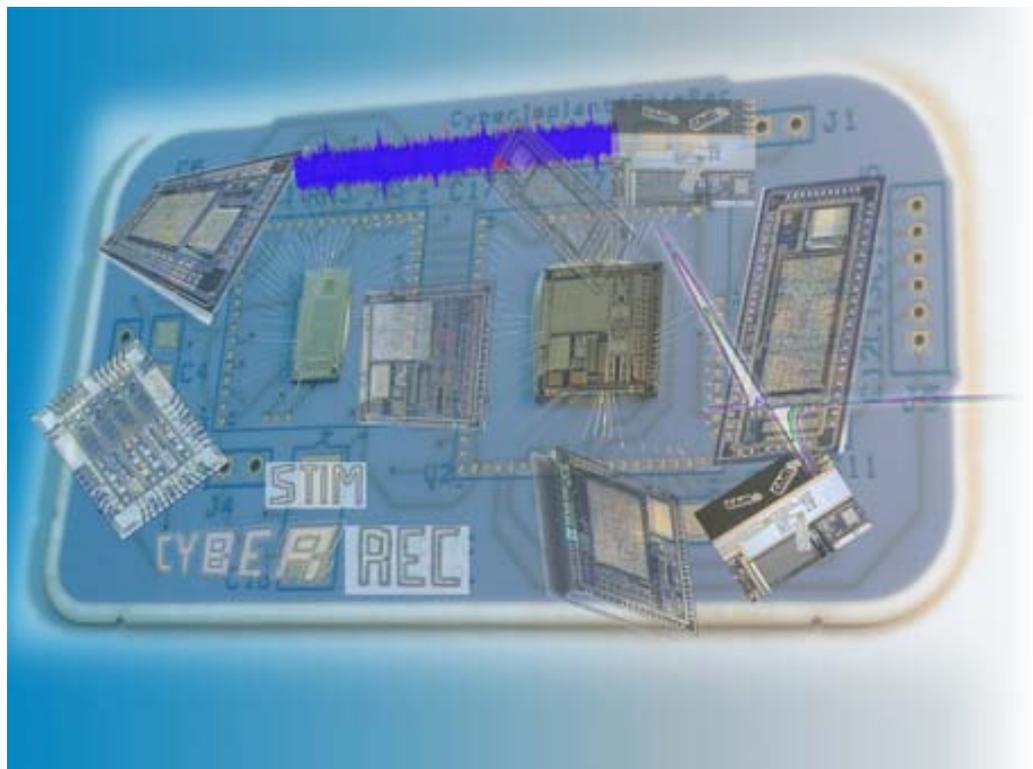


Sistema Implantable para la Estimulación y Registro de Nervio Periférico

Jordi Sacristán Riquelme

Tesis doctoral
Barcelona, 2006





Sistema Implantable para la Estimulación y Registro de Nervio Periférico

Memoria presentada por
Jordi Sacristán Riquelme
para optar al grado de
doctor en Ingeniería Electrónica.
Barcelona, Diciembre de 2006

UNIVERSITAT AUTONÒMA DE BARCELONA

Departament d' Enginyeria Electrònica

INSTITUT DE MICROELECTRÒNICA
DE BARCELONA, IMB-CNM (CSIC)

Sistema Implantable para la Estimulación
y Registro de Nervio Periférico

Memoria presentada para optar al título de Doctor en Ingeniería Electrónica

Autor: Jordi Sacristán Riquelme

Director de Tesis: Dra. M^a Teresa Osés Ollo
Dr. Francesc Serra Graells

Tutor de Tesis: Dr. Francesc Serra Mestres

Dra. M^a Teresa Osés Ollo, Científica Titular del Consejo Superior de Investigaciones Científicas, Dr. Francesc Serra Graells, Profesor Titular de la Universitat Autònoma de Barcelona y Dr. Francesc Serra Mestres, Catedrático de la Universitat Autònoma de Barcelona

CERTIFICAN:

que la memoria “**Sistema Implantable para la Estimulación y Registro de Nervio Periférico**”, que presenta D. Jordi Sacristán Riquelme, para optar al grado de Doctor en Ingeniería Electrónica, se ha realizado bajo su dirección en el Centro Nacional de Microelectrónica de Barcelona del Consejo Superior de Investigaciones Científicas y tutoría en el Departament d' Enginyeria Electrònica de la Universitat Autònoma de Barcelona.

Barcelona, Diciembre de 2006

Dra. M^a Teresa Osés Ollo

Dr. Francesc Serra Graells

Dr. Francesc Serra Mestres

Agradecimientos

De todo lo que he escrito, la parte que incluyo con más entusiasmo es sin duda la más difícil de redactar, los agradecimientos, he de admitir que no es ni el primer, ni el segundo, ni el tercer intento y también hay que decir que no sé ni por donde empezar, es por ésto que quiero agradecer la ayuda a todo aquél que haya aportado sus opiniones, consejos o críticas, que siempre he tomado como constructivas y que sin duda han permitido mejorar el trabajo que aquí presento.

De manera más concreta, quisiera agradecer al Departament d' Enginyeria Electrònica de la Universitat Autònoma de Barcelona el permitirme presentar mi trabajo de tesis doctoral y el haber podido cursar los estudios de ingeniería y el doctorado en electrónica.

Agradecer al Centro Nacional de Microelectrónica la oportunidad que me ha brindado al permitirme desarrollar mi tesis y aprender todo lo posible en microelectrónica aplicada a la bio-medicina. A todos sus miembros por el compañerismo incondicional y al servicio informático por las molestias que les he ocasionado en los momentos más difíciles.

También agradecer al Grupo de Neuroplasticidad y Regeneración de la Unidad de Fisiología Médica de la UAB el poder realizar los primeros experimentos en vivo para la validación de los sistemas desarrollados y muy especialmente a Xavier Navarro y a Natalia Lago, por la ayuda prestada durante todo el proyecto. Igualmente agradecer al SMI, a Ken Yoshida y a su equipo, el haber podido realizar experimentos en vivo que validaran nuestro sistema. Al grupo del proyecto Cyberhand agradecer el compañerismo que me han ofrecido y el buen ambiente de trabajo que ha habido durante el proyecto.

Quisiera hacer mención a todos los compañeros que de forma desinteresada me han ayudado y a los que me soportan en momentos de descanso y de estrés como Fredy, Rodrigo, Luis, Ricardo, Toni, Enric, Damiá, etc... Agradecer también a la gente del despacho de Paco por el compañerismo y a todos en general, por soportarme sabiendo que soy el personaje más pesado de los que nunca han podido conocer.

Agradecer especialmente a Arantxa Uranga, la ayuda que me ha ofrecido desinteresadamente tanto en la universidad como en las horas que uno se pasa delante de las workis intentando solucionar las grandes incógnitas del desconocimiento.

Asimismo quisiera agradecer infinitamente el soporte de mis directores de tesis Tere Osés y Francesc Serra Graells y a mi tutor Francesc Serra Mestres el esfuerzo que han hecho por dirigir mi tesis y por corregir mis muchos más uno errores.

Antes de terminar y considerando que no hay palabras para describir el soporte que he tenido, quisiera agradecer a Gloria y a mi familia el haber podido realizar la tesis y sin los cuales habría sido imposible terminarla.

Finalmente y sabiendo que el reconocer algo es la acción que cuesta más para un tozudo, he de reconocer que esta tesis, no habría sido posible sin las críticas, comentarios e insistencia de Tere Osés, por tanto no solo tengo que agradecerle que yo pueda presentar este trabajo, sino que además todos los méritos deberían ser para ella.

Gracias a todos.

A Gloria.

Índice general

1	Introducción	1-1
1.1	Revisión histórica	1-1
1.2	Conceptos neurofisiológicos e interficie	1-2
1.3	Sistemas implantables	1-10
1.4	Motivación y objetivos del trabajo	1-14
1.4.1	Organización de la memoria	1-16
	Bibliografía	1-17
2	Estructura de los sistemas implantables	2-1
2.1	Introducción al proyecto CyberHand	2-1
2.2	Estructura de un sistema implantable	2-4
2.3	Estimulación eléctrica	2-6
2.4	Registro de señales nerviosas	2-10
2.5	Sistema de telemetría	2-14
2.5.1	Canal Unidad Externa a Interna	2-15
2.5.2	Canal de Unidad Interna a Externa	2-18
2.5.3	Protocolo	2-19
	Bibliografía	2-19
3	Sistema de Estimulación	3-1
3.1	Estructura del estimulador	3-1
3.2	Módulos Analógicos del Estimulador	3-3
3.2.1	DAC	3-4
3.2.2	Amplificador de corriente	3-5
3.2.3	Etapa de salida	3-7
3.2.4	Medidor de impedancias	3-11
3.2.5	Control de los transistores de potencia	3-13
3.2.6	Reguladores de tensión DC/DC Step-Up	3-14
3.3	Control del Estimulador	3-16
3.3.1	Funcionamiento del bus local y del control central (MainCtrl).	3-18
3.3.2	Generador de frecuencias de estimulación (FreqGen)	3-21
3.3.3	Control del estimulador (StimCtrl)	3-24
3.3.4	Comunicación externa (ComIO)	3-30
3.4	Integración del estimulador	3-35

3.4.1	Implementación	3-35
3.4.2	Resultados	3-38
3.5	Conclusiones	3-42
	Bibliografía	3-44
4	Sistema para el registro de señales nerviosas	4-1
4.1	Amplificador propuesto	4-1
4.1.1	Preamplificador de registro	4-4
4.1.2	1ª Etapa del amplificador de registro	4-17
4.1.3	2ª Etapa del amplificador de registro	4-24
4.1.4	Resultados de simulación.	4-26
4.2	Control digital e interficie con el estimulador	4-28
4.3	Integración del sistema de registro	4-33
4.3.1	Implementación	4-33
4.3.2	Resultados	4-34
4.4	Conclusiones.	4-39
	Bibliografía	4-40
5	Sistema de Telemetría	5-1
5.1	Estructura del sistema de telemetría inductivo para implantes	5-1
5.2	Canal unidad externa hacia el implante (E2I)	5-2
5.2.1	Estudio teórico de los sistemas de telemetría inductivos	5-3
5.2.2	Diseño e Implementación	5-16
5.2.2.1	Transmisor	5-17
5.2.2.2	Receptor	5-19
5.2.2.3	Demodulador	5-21
5.3	Canal implante hacia la unidad externa (I2E)	5-23
5.4	Protocolo	5-25
5.4.1	Implementación	5-28
5.4.2	Flujo del control del protocolo	5-31
5.5	Implementación física	5-32
5.6	Resultados	5-35
5.7	Conclusiones	5-40
	Bibliografía	5-41
6	Resultados del sistema completo	6-1
6.1	Sistemas desarrollados	6-1
6.1.1	Sistema monolítico	6-4
6.1.2	Sistema implantable	6-7
6.2	Resultados “in vivo”	6-8
6.3	Aplicabilidad del sistema desarrollado	6-17
6.4	Conclusiones	6-19
	Bibliografía	6-20
7	Conclusiones	7-1

7.1	Contribuciones.	7-1
7.2	Líneas de futuro	7-4

Glosario		A-3
-----------------	--	------------

Índice de figuras

1.1	Esquema simplificado del estimulador capacitivo	1-2
1.2	Esquema del sistema nervioso	1-3
1.3	Esquema de las partes que componen una neurona	1-4
1.4	Fotografía de un corte transversal de un nervio	1-5
1.5	Formación de los canales de potasio y sodio	1-6
1.6	Potencial de acción y su propagación	1-7
1.7	Fotos de electrodos	1-9
1.8	Fotos del estado del arte de los sistemas implantables	1-12
1.9	Esquema de implantes coclear y visual	1-13
1.10	Diferentes sistema de estimulación	1-14
2.1	Esquema del montaje del proyecto Cyberhand	2-2
2.2	Esquema del funcionamiento del sistema Cyberhand	2-3
2.3	Esquema del sistema desarrollado	2-4
2.4	Configuración del estímulo	2-7
2.5	Tipo de estímulo	2-9
2.6	Esquema de las configuraciones de conexionado con electrodos	2-11
2.7	Esquema de bloques que componen un sistema de telemetría	2-14
3.1	Estructura de bloques del estimulador	3-2
3.2	Esquema simplificado de la estructura del bloque analógico del estimulador	3-3
3.3	Esquemático del convertidor DAC	3-5
3.4	Esquemático del amplificador de corriente	3-6
3.5	Esquemático de la estructura de salida del estimulador	3-7
3.6	Cronograma de control del control de la salida del estimulación	3-9
3.7	Estructura del medidor de impedancias	3-12
3.8	Estructura del control de los transistores de potencia	3-14
3.9	Reguladores DC/DC Step-Up	3-15
3.10	Estructura del control digital del estimulador	3-17
3.11	Estructura interna del generador de frecuencias	3-22
3.12	Flujo máquina de estados del control de las frecuencias	3-23
3.13	Esquema simplificado de la estructura del Control de estimulación	3-24
3.14	Esquema simplificado de la máquina de estado del control de estimulaciones	3-25
3.15	Secuencia que sigue una estimulación en el control de estímulos	3-28

3.16	Representación de la conexión en la comunicación serie	3-31
3.17	Esquema simplificado de la estructura del Control del módulo de comunicación	3-34
3.18	Estructura del sistema de diseño y test	3-36
3.19	Fotografía del circuito de estimulación	3-38
3.20	Montaje para el test del estimulador	3-39
3.21	Caracterización de la corriente del estimulador	3-40
3.22	Estimulación bifásica	3-41
3.23	Respuesta de varias estimulaciones simultaneas	3-42
4.1	Estructura del amplificador para registro de señales ENG	4-3
4.2	Esquema del circuito del preamplificador de registro	4-5
4.3	Esquemático para el análisis de CMRR	4-10
4.4	Esquema simplificador del preamplificador de registro	4-15
4.5	Respuesta en frecuencia del Preamplificador	4-16
4.6	Estructura y esquemático del amplificador de señales ENG	4-17
4.7	Esquema del circuito de polarización para el MOS en subumbral	4-21
4.8	Respuesta en frecuencia del Amplificador	4-25
4.9	Esquema 2ª etapa de amplificación	4-25
4.10	Respuesta en frecuencia del amplificador ENG	4-26
4.11	Esquema del circuito del preamplificador de registro	4-27
4.12	Estructura del registro con la interficie con el estimulador	4-29
4.13	Esquemático simplificador del Buffer no lineal	4-31
4.14	Estructura del control digital para el registro	4-32
4.15	Fotografía del circuito de registro	4-35
4.16	Estructura del montaje de test	4-36
4.17	Respuesta frecuencial del amplificador	4-36
4.18	Ruido del amplificador de registro ENG	4-37
4.19	Respuesta del amplificador de registro	4-38
4.20	Transitorio del Buffer para el ADC	4-38
5.1	Esquema básico de un sistema inductivo	5-2
5.2	Relación de potencia entre configuración serie y paralelo	5-11
5.3	Relación de eficiencia entre configuración serie y paralelo	5-12
5.4	Esquemático del receptor inductivo paralelo	5-12
5.5	Respuesta sis. inductivo con modulación OOK y receptor configuración paralela	5-14
5.6	Esquemático del transmisor OOK convencional	5-15
5.7	Respuesta del circuito modulador OOK	5-18
5.8	Esquemático del transmisor OOK inductivo propuesto	5-18
5.9	Esquemático del receptor inductivo serie con rectificador	5-21
5.10	Respuesta sis. inductivo con modulación OOK y receptor configuración paralela	5-22
5.11	Esquemático del demodulador OOK	5-23
5.12	Esquemático del receptor inductivo canal I2E	5-25
5.13	Esquema simplificado del control del protocolo	5-29
5.14	Flujo	5-30

5.15	Esquema simplificado del sistema de telemetría	5-33
5.16	Fotografía del ASIC de telemetría	5-35
5.17	Potencia y eficiencia obtenidas experimentalmente conf. serie	5-37
5.18	Fotografía del montaje para el test de telemetría	5-37
5.19	Resultados del enlace E2I.	5-38
5.20	Resultados del enlace I2E	5-39
6.1	Estructura del sistema de final	6-2
6.2	Esquema del encaminador de datos de registro	6-3
6.3	Fotos de los sistema monolíticos	6-5
6.4	Estructura simplificada del sistema de estimulación monolítico	6-5
6.5	Unidad monolítica de registro	6-6
6.6	Estructura simplificada del implante	6-7
6.7	Fotos del sistema implantable	6-9
6.8	Esquema montaje de la experimentación en la UAB	6-10
6.9	Step-Up experimentación en vivo UAB	6-10
6.10	Estimulación y registro muscular	6-11
6.11	Curvas de reclutamiento del sistema estimulación y registro	6-12
6.12	Registro señal nerviosa	6-13
6.13	Foto del montaje de la experimentación en el SMI	6-14
6.14	Setup de la experimentación en vivo con conejos	6-15
6.15	Curvas de reclutamiento en conejos para electrodo tfLIFE	6-15
6.16	Curvas de reclutamiento en conejos para electrodo tfLIFE modulación Amplitud-Duración	6-16
6.17	Registro con electrodos tfLIFE	6-17
6.18	Fotografía del amplificador de registro con electrodos Cuff	6-19

Índice de Tablas

2.1	Propiedades electromagnéticas del tejido	2-17
3.1	Características de las corrientes de estimulación	3-7
3.2	Prioridad en el acceso al Bus Local del estimulador	3-20
3.3	Trama utilizada en la comunicación con el estimulador	3-31
3.4	Resumen características escalas de corriente	3-39
4.1	Dependencia del tamaño de los transistores en función del ruido	4-10
4.2	Dimensionado teórico de los transistores de entrada del Preamplificador	4-14
4.3	Dimensionado del Preamplificador	4-15
4.4	Dimensionado del circuito de polarización para MOS en subumbral	4-24
4.5	Resultados numéricos de las simulaciones de montecarlo para el registro	4-28
4.6	Resumen características del sistema de registro	4-39
5.1	Tabla resumen características de los sistemas acoplados inductivos	5-16
5.2	Formato de la trama utilizada en el control del sistema interno y el paquete utilizado para la telemetría	5-26
5.3	Paquetes de sincronismo y de control, utilizados en el protocolo de comunicación	5-28

Introducción

COMO introducción a este trabajo, aquí se presenta una revisión histórica de los sistemas eléctricos de estimulación y registro junto a los conceptos básicos de fisiología que se requieren para entender su funcionamiento. Se termina realizando una presentación de la estructura que sigue el trabajo realizado.

1.1 Revisión histórica

Hace ya mucho tiempo que se conoce la electricidad y algunos de sus efectos; en la antigua Grecia el filósofo Thales de Mileto (640-546 a.C) describía el efecto que observaba al frotar el ámbar y que atraía pequeños objetos. También se sabía que algunos animales disponían de la electricidad como una herramienta para su vida cotidiana. No obstante, no es hasta el siglo XVI que el filósofo inglés William Gilbert estudia los efectos eléctricos y magnéticos llegando a diferenciarlos e introduce los términos de fuerza eléctrica, atracción eléctrica y polo magnético.

En 1729 el inglés Stephen Gray descubrió que las cargas eléctricas se puede transferir de un cuerpo a otro si éstos se conectan. Pero no es hasta Charles Coulomb (1736-1806) quien con su ley determina la fuerza que ejercen las cargas eléctricas. Después Michael Faraday (1791-1867) y James Clerk Maxwell fueron quienes introdujeron, con sus experimentos, la teoría sobre la electricidad y el magnetismo.

Paralelamente a los descubrimientos de la electricidad, se realizan diferentes experimentos que interactúan con el cuerpo, de esta manera en 1791 Galvani [1] utiliza un generador de corriente para forzar un movimiento. Esta primera prueba sólo demuestra que se puede interactuar con el cuerpo a través de la electricidad y no es hasta 1881 que Arsonval desarrolla un estimulador con capacidades que permite controlar las estimulaciones (fig. 1.1). En 1892 Hoorweg hace los primeros estudios cuantitativos al caracterizar ciertas estimulaciones y obtener unas curvas de fuerza en función de la carga inyectada.

En 1901 George Weiss postula una ley sobre las estimulaciones derivadas de la descarga de

1.2. CONCEPTOS NEUROFISIOLÓGICOS E INTERFICIE

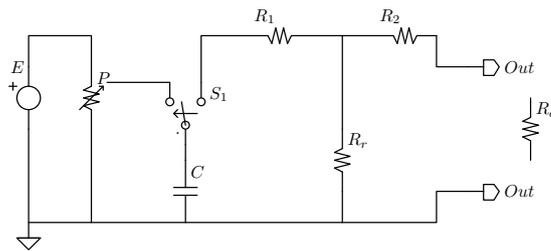


Figura 1.1: Esquema simplificado del estimulador capacitivo de Arsonval (1881).

un condensador en una rana. Ésta relaciona la carga inyectada Q y postula que la respuesta de la estimulación se incrementa linealmente en función de la duración.

Otro estimulador que se utiliza en aquel momento, es el derivado de los descubrimientos de Faraday sobre los campos magnéticos, éste propone inducir una corriente en un secundario a partir de los campos magnéticos generados por un primario que se controla con un interruptor. Este estimulador denominado *inductorium* permite realizar estimulaciones simples o consecutivas de una intensidad determinada.

Aunque estos estimuladores son muy rudimentarios, permiten realizar ciertos experimentos y son la base de los sistemas modernos de estimulación. No es hasta la segunda guerra mundial y con el uso de las válvulas de vacío que se obtienen estimuladores en los que la intensidad y el tiempo pueden ser controlables con cierta precisión. Por último, con el descubrimiento del transistor ha sido cuando se ha podido realizar un gran número de avances hasta llegar a la aplicación final y funcional.

1.2 Conceptos neurofisiológicos e interficie

El cuerpo humano está gobernado por el sistema nervioso [2], el cual se encarga de sentir, pensar y controlar el organismo. Para realizar estas tareas recoge la información sensitiva del organismo a través de las terminaciones nerviosas y las transmite por los nervios a la médula espinal y al encéfalo. Éstos procesan la información y responden enviando señales a los músculos (respuesta motora) y órganos internos. De igual manera se puede provocar una determinada acción que es generada por el encéfalo a partir de pensamientos o por combinación de diferentes componentes como la memoria o sensaciones obtenidas. Se puede decir que el sistema nervioso realiza tres tareas que son: función sensitiva, función integradora (memoria, pensamientos) y función motora.

Para clasificarlo el sistema nervioso se puede dividir, tal y como se muestra en la fig. 1.2, en: 1- sistema nervioso central (SC) (fig. 1.2(b)) que incluye el encéfalo y la médula espinal y 2- el sistema nervioso periférico (PNS) (fig. 1.2(a)) constituido por nervios craneo espinales que se bifurcan desde el encéfalo y la médula espinal.

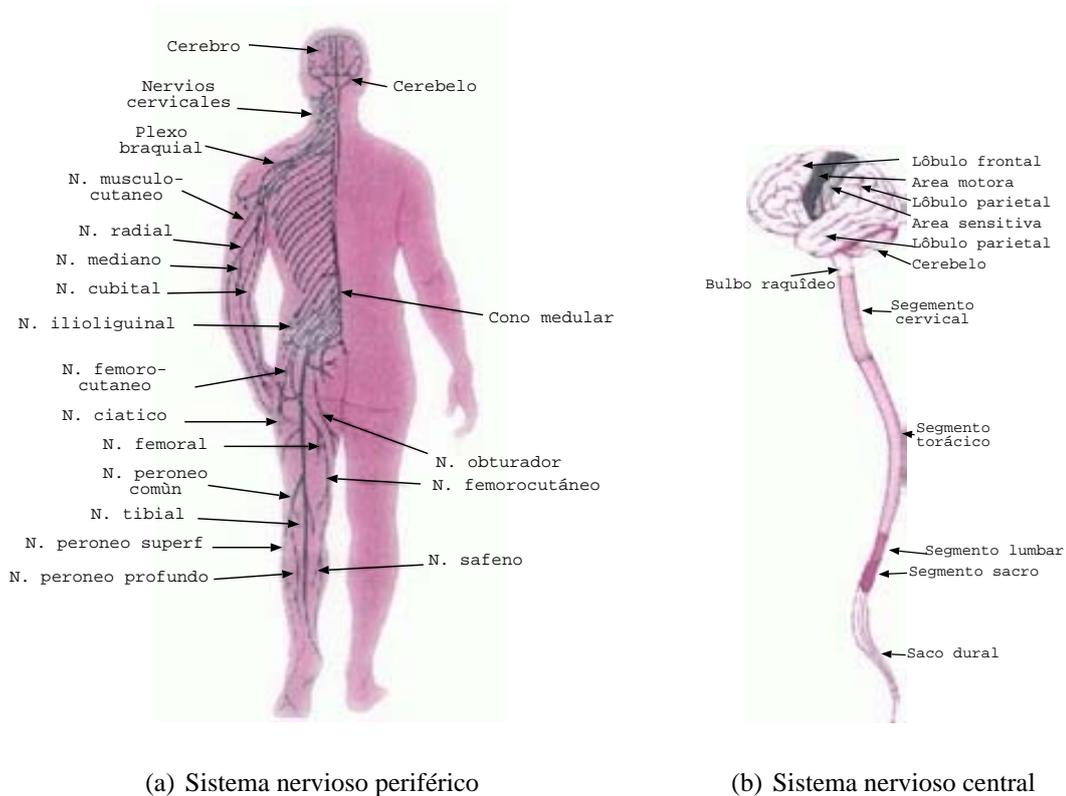


Figura 1.2: Esquema simplificado del sistema nervioso periférico (fig. 1.2(a)) y sistema nervioso central (fig. 1.2(b)) que incluye el encéfalo y la médula espinal.

Mientras que el encéfalo tiene toda la parte cognitiva, recuerdos, memoria, pensamientos y está subdividido en muchas partes, la médula espinal desempeña dos funciones; primero sirve de conducto para las fibras nerviosas que van y vienen del encéfalo y la segunda, es la de realizar funciones reflejas como son las derivadas del dolor y actos reflejos. Por otro lado, el sistema nervioso periférico se trata de una red ramificada de nervios que componen las fibras aferentes y eferentes que llevan la señal sensitiva a la médula y las acciones motoras a los músculos.

El resultado, es que se tiene un sistema central donde se procesan las señales que van y vienen de las diferentes partes del cuerpo, ya sean órganos, músculos o fibras nerviosas sensitivas. Las señales viajan por los axones que agrupados forman los nervios y todos ellos están localizados en la médula espinal hasta llegar a las ramificaciones que terminan conectando con los órganos y músculos de todo el cuerpo.

Tejido nervioso.

El tejido nervioso, tanto del sistema central como periférico, está compuesto por dos estructuras celulares que son: 1- Las neuronas: que conducen las señales del sistema nervioso central.

1.2. CONCEPTOS NEUROFISIOLÓGICOS E INTERFICIE

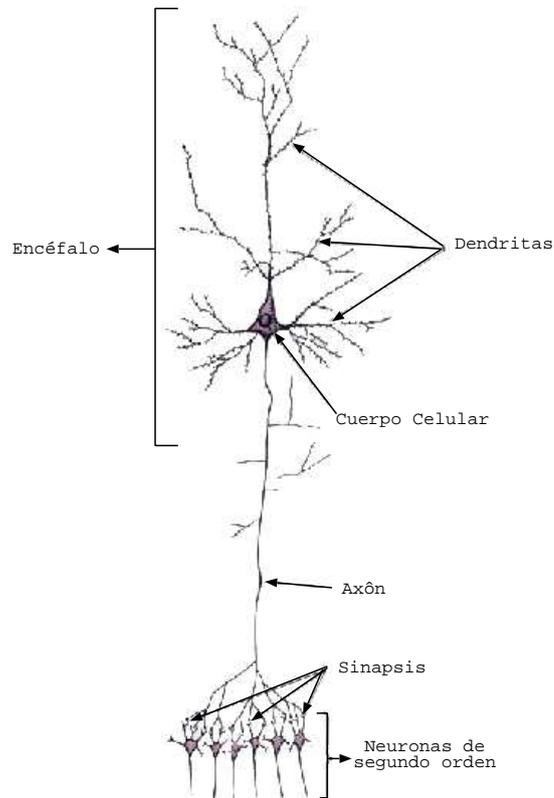


Figura 1.3: Esquema de las partes que componen una neurona.

2- Las células de sostén y aislamiento: que tiene la función de mantener las neuronas en su lugar y limitan la diseminación de las señales, en el caso del sistema periférico se conocen como células de Schwann.

En la fig. 1.3 se muestra las partes que componen una neurona:

1. **Cuerpo celular:** Es, básicamente, el cuerpo de la neurona y de él se ramifican las otras partes de la neurona.
2. **Dendritas:** Son múltiples prolongaciones que se expanden hacia otras neuronas para recibir señales. De la intersección con otras neuronas se obtiene la sinapsis.
3. **Axón:** Es la ramificación que lleva la señal a otras neuronas o hacia las fibras nerviosas que salen de la médula espinal para inervar en los músculos.
4. **Terminaciones axónicas y sinapsis:** Es la terminación de los axones en el sistema central. Todos los axones tienen muchas ramificaciones que terminan con la conexión con otra dendrina obteniendo en la intersección la conexión sináptica. El funcionamiento se basa en la liberación de sustancias químicas que excitan o inhiben la siguiente neurona (sinapsis)

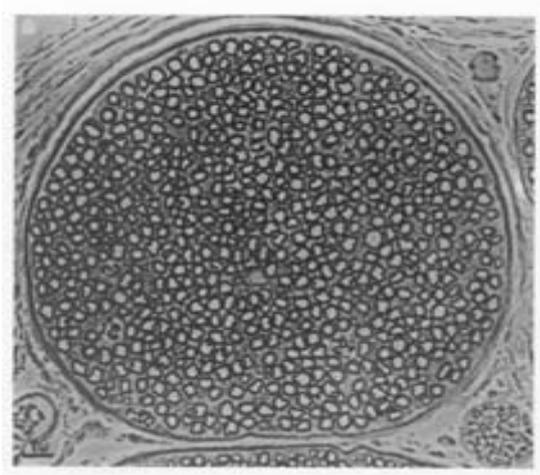


Figura 1.4: Fotografía de un corte transversal de un nervio en la que se pueden distinguir diferentes axones con o sin mielina.

química) no obstante, se puede producir el mismo efecto producido por iones que en tal caso será una sinapsis eléctrica.

Nervio.

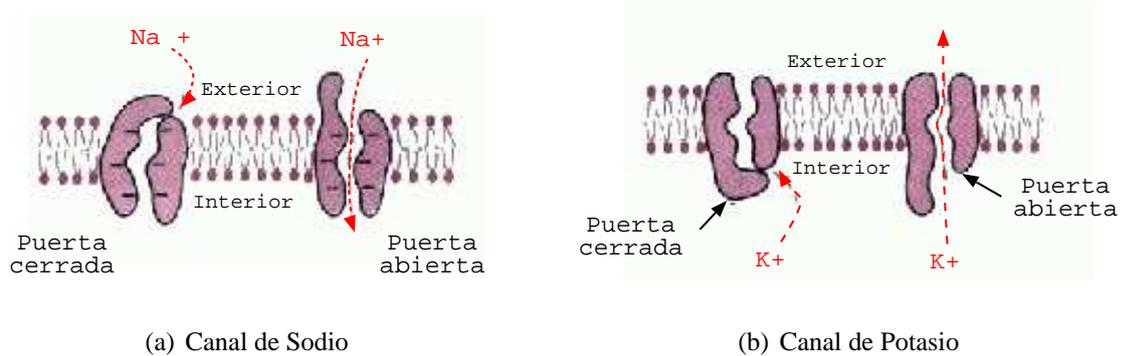
Del sistema nervioso salen los axones o fibras nerviosas que se agrupan envueltos en una capa de mielina (fibras gruesas) junto a otros axones con o sin mielina (fibras delgadas) que a la vez se rodean por un tejido conectivo, endoneurium y con las células de Schwann para formar los fascículos. En concreto la membrana de la célula de Schwann envuelve al axón y después la célula gira varias veces depositando capas de membrana celular que contiene la sustancia lípida *esfingomielina*, que es un buen aislante, formando la capa de mielina. Entre dos células de Schwann sucesivas se produce una pequeña área sin aislamiento que se conoce como nodo de Ranvier, la distancia entre nodos es aproximadamente de 1 a 3 mm.

Los fascículos están envueltos por otro tejido conectivo llamado perineurium y el conjunto de varios fascículos rodeados por un tejido conectivo llamada epineuro, forman el nervio. Finalmente los nervios descienden por la médula espinal hasta que se ramifican para llegar a cada uno de los músculos y tejido sensorial. En la fig. 1.4 se muestra un corte transversal de un nervio donde se puede distinguir los axones con y sin mielina.

Potencial de acción.

La señal nerviosa o potencial de acción viaja a través del axón que se encuentra aglutinado con otros muchos axones formando el nervio [3]. La transmisión del potencial de acción es

1.2. CONCEPTOS NEUROFISIOLÓGICOS E INTERFICIE



(a) Canal de Sodio

(b) Canal de Potasio

Figura 1.5: Dibujo representativo de la creación de los canales de sodio (fig. 1.5(a)) y potasio (fig. 1.5(b)).

debido al movimiento de cargas entre el interior y exterior del axón a través de las membranas que lo forman. El axón está constituido por una bicapa lipídica que separa el interior del exterior y solamente es posible la circulación de cargas a través de una proteínas que se encuentran intercaladas. Estas proteínas se controlan por ligandos o por voltaje. En el caso de que el control sea por ligando el mecanismo de apertura para dejar pasar las cargas es debido a una sustancia (ligando); un ejemplo es el debido a la acetilcolina sobre el canal de acetilcolina que abre una puerta de un tamaño de $0,65\text{nm}$ que deja pasar todos los iones y moléculas de tamaño inferior. Esta puerta es de suma importancia en la transmisión de las señales de una célula a otra y de las células nerviosas a las musculares.

En el caso de las puertas que se mueven por voltaje, éstas se controlan por la diferencia de potencial eléctrico de la membrana celular. Si hay una fuerte carga negativa en el interior las puertas de sodio están cerradas, pero si pierde parte de la carga negativa se abren de forma brusca dejando pasar el sodio (Na^+) (fig. 1.5(a)). Por otro lado, si la membrana interna se carga positivamente la puerta que se abre es la de potasio (K^+), aunque de forma mucho más lenta (fig. 1.5(b)).

El potencial de acción se genera cuando el potencial de membrana de una célula se despolariza por encima de un determinado umbral, efecto que suele durar unos milisegundos. En este tiempo se produce un cambio muy rápido de la polaridad de la membrana de negativo a positivo (Despolarización) y vuelta a negativo (Repolarización), terminando con una fase de hiperpolarización antes de volver al nivel de reposo, este proceso se muestra en la fig. 1.6(a).

La propagación del potencial de acción se produce cuando una parte de la membrana se despolariza y se abren los canales de sodio, momento en el que entran los iones de sodio. Una vez dentro, los iones de sodio, que son positivos, desplazan a los iones próximos a lo largo del axón por repulsión electrostática, atrayendo los iones negativos de la membrana adyacente. En este momento en la membrana adyacente se produce un efecto de despolarización y el proceso se repite provocando un desplazamiento del potencial de acción a través del axón.

La capacidad de la membrana determina la velocidad de propagación del potencial de ac-

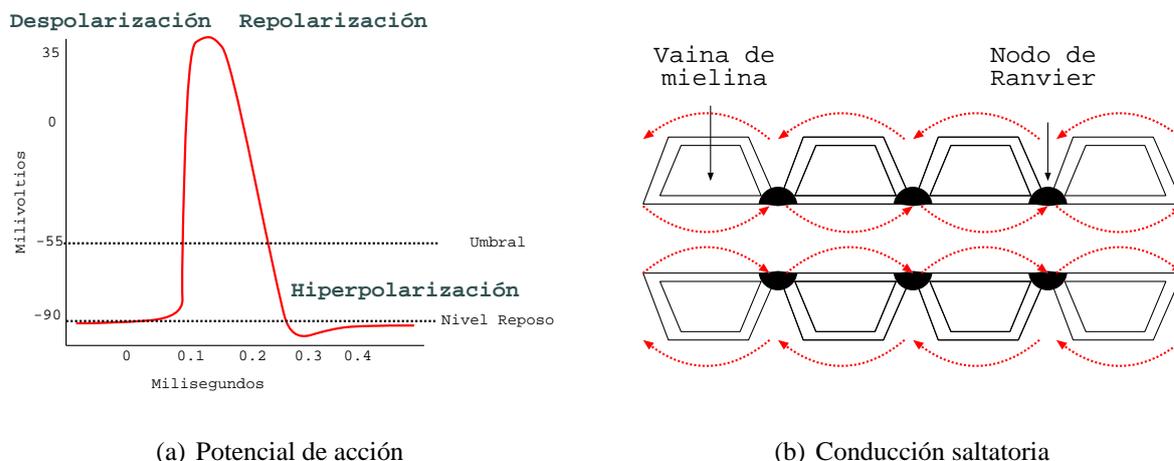


Figura 1.6: En la fig. 1.6(a) se muestra la forma de un potencial de acción y sus fases de despolarización y repolarización. En la fig. 1.6(b) se representa la propagación del potencial de acción longitudinalmente a través del axón.

ción. La mielina separa ambos lados de la membrana aumentando la distancia y como consecuencia disminuye la capacidad asociada. El resultado es una conducción rápida en las secciones con mielina porque no se generan los potenciales de acción que obligan a los iones a desplazarse hasta el siguiente nodo de Ranvier, punto en el que se encuentra una concentración superior de canales de sodio y que permite la regeneración del potencial de manera más eficiente. El resultado final es que los potenciales de acción se desplazan entre los nodos de Ranvier a una velocidad superior que en el caso de los axones amielínicos. Este efecto saltatorio se muestra en la fig. 1.6(b), en la que se ve como los iones saltan entre los nodos de Ranvier.

Así pues el potencial de acción es la señal que viaja del sistema central al periférico para producir una acción, como puede ser una contracción en el músculo, de igual manera el sistema sensorial envía señales al sistema central. Como el potencial de acción es debido al movimiento de cargas y este a la vez a la diferencia de potencial entre ambos lados de la membrana del axón, se deduce que si se modifica el potencial o la concentración de cargas es posible generar un potencial de acción que se propagará. Ésto lleva a considerar que es posible generar un potencial de acción artificialmente a partir de una inyección de carga en las proximidades de un axón o bien aplicando una diferencia de potencial a lo largo del mismo. Aunque, las dos opciones son validas si se aplica una diferencia de potencial entre dos puntos, no se controla exactamente las cargas inyectadas, que en si son las que producen el potencial de acción, por tanto una estimulación por corriente es mejor. Otra consideración en la estimulación es que el potencial de acción sigue un funcionamiento de activación o no activación lo que implica que la modulación de la respuesta, se produce modificando la frecuencia de los estímulos o de los potenciales de acción generados.

También se puede conseguir visualizar el potencial de acción si se registra en dos puntos distantes del axón porque al propagarse se produce una diferencia de potencial característica del propio potencial de acción.

1.2. CONCEPTOS NEUROFISIOLÓGICOS E INTERFICIE

De la estimulación de los axones eferentes se puede lograr realizar una acción sobre los músculos, mientras que una estimulación aferente puede provocar una sensación que se reconocerá en el sistema central. De igual manera el registro de señales eferentes puede permitir identificar las acciones que se realizan, mientras que el registro aferente puede determinar las sensaciones que se tienen.

Finalmente se tiene que es posible interactuar con el sistema nervioso para registrar o estimular pero para ello hace falta un sistema electrónico que genere o registre las señales y a la vez una interficie que lo permita, es decir, electrodos.

Tipos de electrodos.

Para poder interactuar con el sistema nervioso hace falta tener en cuenta la interficie entre el sistema electrónico y el físico o nervio. El electrodo ha de permitir registrar señales nerviosas y aplicar estímulos al inyectar carga, también deberá tener ciertas características que permitan su utilización de forma continua en el cuerpo y a la vez con el propósito para el que se ha diseñado, ya sea estimulación y/o registro.

Se puede hacer una primera clasificación de los electrodos si se considera que estos pueden ser externos, subcutáneos e internos. En este último caso se utilizan para el registro y estimulación muscular y son muy poco invasivos. Los subcutáneos se insertan entre el músculo mediante una aguja y son algo más invasivos. En este caso hay de diferentes tipo como son los CWRU, Peterson, Scheneider, etc [4]. Por último los más invasivos son los internos que pueden ser utilizados para el registro y estimulación de señales nerviosas.

Para que un electrodo pueda ser utilizado de manera crónica en el paciente, se debe considerar los mecanismos que producen la estimulación y que determinaran el material del electrodo. Las estimulaciones se producen por el flujo de iones cargados en el tejido biológico, para ello hay dos posibilidades el capacitivo y el farádico. El capacitivo, que es el mecanismo ideal, no implica una transferencia de carga entre la interficie electrodo/electrólito pero está limitado por la carga que se puede inyectar. En el caso del farádico hay inyección de cargas a través de la interficie y produce reacciones electroquímicas que pueden ser reversible o irreversible. Para evitar una toxicidad requiere que la reacción sea reversible y que la carga que se inyecta esté controlada. Los materiales que permiten reacciones reversible generalmente son el platino, óxidos formados por reacciones de platinización H-atom en platino u otros materiales nobles, [5, 6, 7, 8]. Aunque, éste es un aspecto muy importante en el diseño de los electrodos, desde el punto de vista eléctrico las implicaciones más directas son sobre el material que están hecho y las características de impedancia. De la misma manera y más importante es la geometría del electrodo que permitirá una mejor interficie con el nervio y definirá el valor de la impedancia una vez escogido el material con el que se fabrica.

En cuanto a la forma y tipo de los electrodos implantables actuales, se destacan:

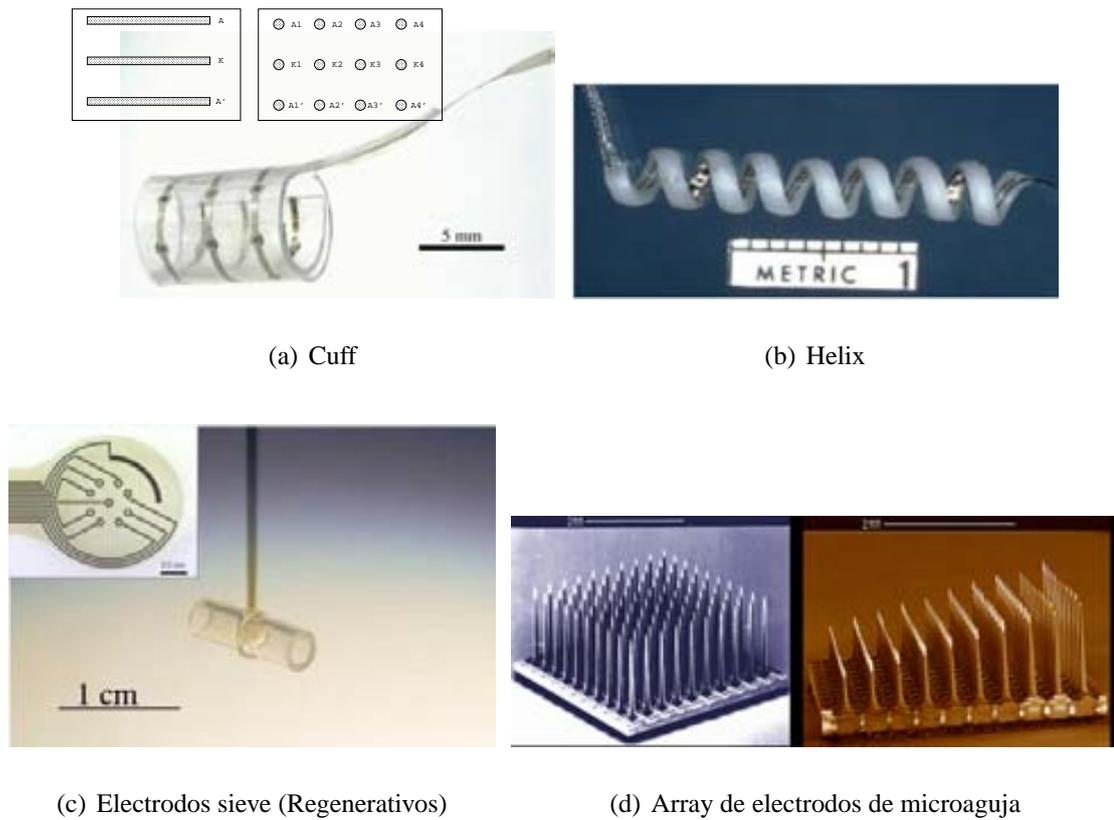


Figura 1.7: En estas fotos se muestran tres tipos de electrodos. 1: Los Cuff (fig. 1.7(a)) en los que se observa diferentes distribuciones de los contactos del electrodo. 2: Los hélice (fig. 1.7(b)) muy parecidos a los cuff 3: Los regenerativos o sieve (fig. 1.7(c)) con una vista ampliada de la parte interna en la que se observan los agujeros por donde deben inervar los nervios. 4: Array de microelectrodos de aguja (fig. 1.7(d))

- **Cuff:** Son electrodos que rodean al nervio y a la vez, son de los menos invasivos, suele ser útil tanto para la estimulación como para el registro aunque en función de la utilidad puede tener estructuras de terminales diferentes e incluso varios electrodos en el mismo cuff. Estos electrodos son muy empleados en sistemas crónicos [9, 10] porque suele ser robustos y flexibles permitiendo adaptarse al nervio el cual se quiere estimular y/o registrar [11, 12]. En la fig. 1.7(a) se muestra una foto de este electrodo y diferentes alternativas de disposición de los terminales ánodo y cátodo; se pueden encontrar en forma de anillos muy utilizados para el registro de señales nerviosas o disponer de varios electrodos puntuales dispuestos de forma longitudinal y obtener diferentes electrodos tripolares en un mismo cuff. Ello permite la estimulación con cierta selectividad al poder inyectar la carga de forma más localizada en el nervio.
- **Helix:** Son muy similares a los Cuff porque también rodean al nervio, no obstante, la disposición es a lo largo en forma de hélice espiral, en la que se distribuyen los terminales. En la fig. 1.7(b) se muestra un electrodo de hélice bipolar.

- **Sieve:** Son electrodos que requieren cortar el nervio y se sitúan entre los extremos perpendicularmente [13], dejando que con el tiempo ambos extremos se inerven y vuelvan a generar las conexiones nerviosas. En la fig. 1.7(c) se muestra una foto del electrodo sieve con diferentes terminales y el cilindro que se utiliza para encaminar la inervación del nervio a través del electrodo. Este tipo de electrodo como se puede deducir es muy invasivo y requiere un tiempo para que el nervio vuelva a unirse. A favor tiene que es mucho más selectivo puesto que dispone de un gran número de terminales (electrodos) que están más cercanos y localizados en una zona específica para cada punto del electrodo en el interior del nervio. Uno de los inconvenientes de estos electrodos es el conexionado por lo que en algunos casos se opta por incluir una circuitería que permita el multiplexado de los diferentes puntos a un número inferior y con ello disminuir la complejidad del conexionado [14].
- **Micro-agujas:** Otros electrodos bastante invasivos son los de aguja o micro-agujas, éstos se insertan en el nervio y con ellos es posible realizar una estimulación y/o registro. También se realizan arrays de electrodos (fig. 1.7(d)) que se utilizan para estimulación y registro cortical [15].
- **LIFE:** Adicionalmente a los ya mostrados también se encuentran los electrodos Life y tLife [16] que pretende tener el electrodo lo más cerca del nervio y para ello se utiliza un microelectrodo que se sitúa en el interior del nervio con los cables que lo conectan. Estos electrodos tiene la ventaja que al estar en el interior permiten registrar señales relativamente altas a la vez que permiten cierta selectividad por estar muy localizados en una zona específica del nervio.

1.3 Sistemas implantables

Un sistema implantable es un dispositivo el cual puede ser utilizado en situaciones crónicas en el interior del paciente con una funcionalidad de interacción con alguna parte interna. La finalidad puede ser registrar, estimular, monitorización, etc con el fin de obtener un beneficio, como el control de una mano artificial, recuperar el movimiento de un miembro o incluso reducir el dolor, etc. Algunas de estas aplicaciones pueden ser externas al paciente pero su funcionalidad es limitada por no tener acceso directo al sistema nervioso; por ejemplo los dispositivos de estimulación y registro transcutánea que permiten actuar sobre algunos músculos. Aunque son muy útiles adolecen de no tener acceso a los puntos exactos con los que se quiere trabajar como son los nervios, órganos internos, etc .

Para obtener una mayor funcionalidad y acceder directamente al nervio la opción más interesante es la de utilizar sistemas totalmente implantables [17, 18, 19]. Mientras que en un sistema externo los requerimientos de potencia, complejidad, fiabilidad no son características críticas; en los sistemas implantables son de suma importancia puesto que hay ciertas limitaciones como son espacio, energía para la alimentación, acceso al implante, etc. Todo esto hace que

las técnicas de diseño para implantes no estén totalmente desarrolladas y que cualquier avance en este campo implique una mejora sustancial en la disponibilidad de nuevas aplicaciones.

Una de las características que hay que considerar en los sistemas implantables es la forma en que se alimentan, mientras algunos implantes utilizan una batería para su funcionamiento, esta no es la solución más deseable por su toxicidad y duración limitada, que hace necesaria una intervención para cambiarla periódicamente. Para paliar este problema se proponen sistemas de transmisión de energía mediante acoplamiento inductivo que se utilizan también para la transmisión de la información. Este tipo de comunicación requiere diseñar transmisores y receptores que optimicen el canal por el que se envía la energía, al igual que implantes de bajo consumo. Como conclusión se tiene que los sistemas implantables son mucho más complejos por requerir optimizar el diseño y necesitar un sistema de alimentación y comunicación innecesario en los sistemas externos.

Revisión y estado del arte

Desde que la tecnología ha permitido el diseño de sistemas electrónicos que pudieran ser utilizados para fines médicos, se destacan los marcapasos que fueron los primeros en utilizarse. Éstos inicialmente eran muy simples y se utilizaban para forzar una estimulación en el corazón. El primer marcapasos interno que se implanto fue en 1958 por Senning [20].

Algunos estimuladores implantables se han aplicado a la estimulación de raíces sacras utilizado para el control de la micción y defecación en pacientes con problemas de movilidad o incapacidad. Un primer ejemplo es el sistema Vocare (fig. 1.8(a)) que proporciona la estimulación a partir de la inducción a través de bobinas acopladas. Este estimulador está basado en un sistema de 3 canales siendo el implante un elemento pasivo o sea sin control interno. El inconveniente de este sistema es que funciona por tensión y es muy difícil conocer la carga que se inyecta, además al no disponer de un control interno la estimulación es más imprecisa por depender del acoplamiento entre las bobinas. A pesar de los inconvenientes, como el sistema es sumamente simple, éste ha sido muy utilizado. Para solucionar el problema de la carga inyectada, se han diseñado otros dispositivos implantables que incorporan el control en el propio implante como el ERS (1.8(b), 1.8(c)), en este caso uno de los inconvenientes es que utiliza una alimentación por baterías limitando el tiempo de vida del mismo. Otra característica de esta aplicación es que no se requiere una modificación de los parámetros de estimulación durante su funcionamiento, de manera que se puede programar y solo se modifican durante la vida del mismo si se necesita, esto simplifica el control que no precisa un procesado que determine el valor y forma de la estimulación.

Otros sistemas pueden requieren modificar los parámetros de estimulación en función de alguna condición externa, un ejemplo son los implantes cocleares [21]. En este caso la aplicación pretende recuperar la audición total o parcialmente y utiliza un preprocesado que determina la forma de estimulación en función de lo que se percibe a través de un micrófono (fig 1.9(a)). El funcionamiento se basa en captar el sonido y descomponerlo en frecuencias, las cuales se

1.3. SISTEMAS IMPLANTABLES

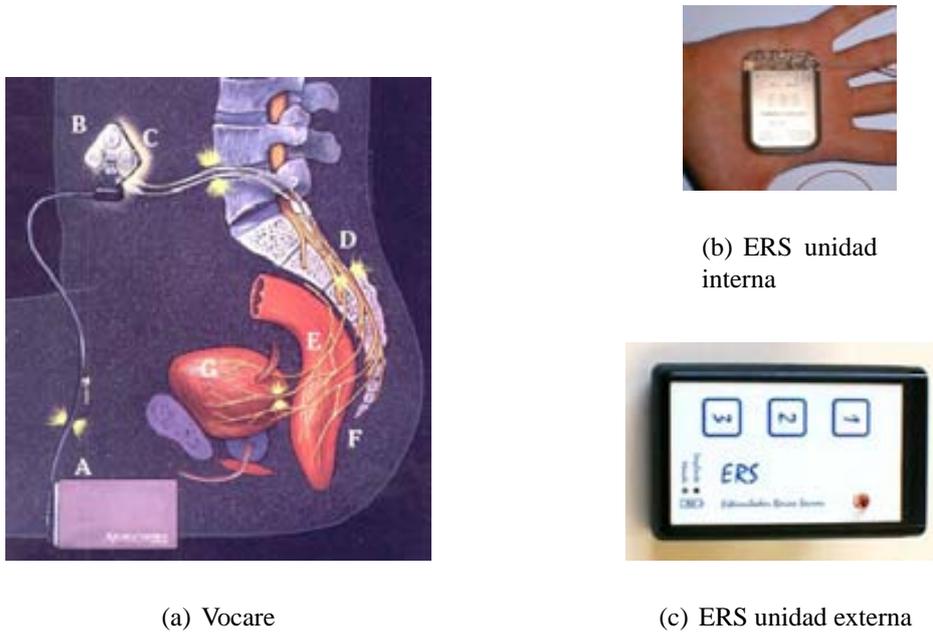


Figura 1.8: En la fotografía (fig. 1.8(a)) se muestra uno de los primeros implantes utilizados para la estimulación en raíces sacras (sistema Vocare). A- Unidad externa del estimulador, B- Bobinas externas, C- Bobinas internas, D- Electrodo, E- Nervio plexus, F- Intestino G- Vejiga. En la fig. 1.8(b), 1.8(c) se pueden ver la unidad interna y externa del Estimulador de Raíces Sacras (ERS), desarrollado en el CNM.

utilizan como patrones para las estimulaciones en el nervio auditivo, de esta manera el implante realiza la función del sistema auditivo estimulando directamente al nervio que lleva la información al sistema central. Los implantes cocleares son mucho más complejos puesto que requieren un procesado en tiempo real y determinar las estimulaciones que son transmitidas al implante. Uno de los primeros sistemas desarrollados fue un implante de un solo canal en 1970 [22, 23], no obstante, era imposible interpretar el habla. En los 90 se hicieron implantes multicanal que permitían mejores prestaciones, algunos de estos son: Nucleus Spectra 22 [24] y Clarion [25].

Otra aplicación es aquella que pretende recuperar la visión mediante la estimulación del nervio óptico o incluso por estimulación en el córtex. Para ello se han desarrollado diferentes implantes visuales (fig. 1.9(b)) que pretenden a través de una cámara y un procesador determinar la forma de estimulación, transmitirlo al implante para estimular el nervio óptico y recuperar parcialmente la visión. El proyecto MIVIP (fig. 1.9(c)) es un ejemplo de este tipo, consiste en un estimulador de 4 canales con electrodos cuff y una telemetría con un bit rate muy elevado. Para la estimulación en el córtex se utilizan arrays de electrodos de micro-aguja que permiten estimular un gran número de puntos, un ejemplo es CORTIVIS [26], que utiliza la misma filosofía, en la que una cámara capta la imagen y después de un procesado se transmite los patrones de estimulación al implante por telemetría.

Algunas aplicaciones utilizan un sistema bidireccional para implementar un lazo cerrado y proporcionar una funcionalidad más compleja como pueden ser ayudar a andar en los pacientes

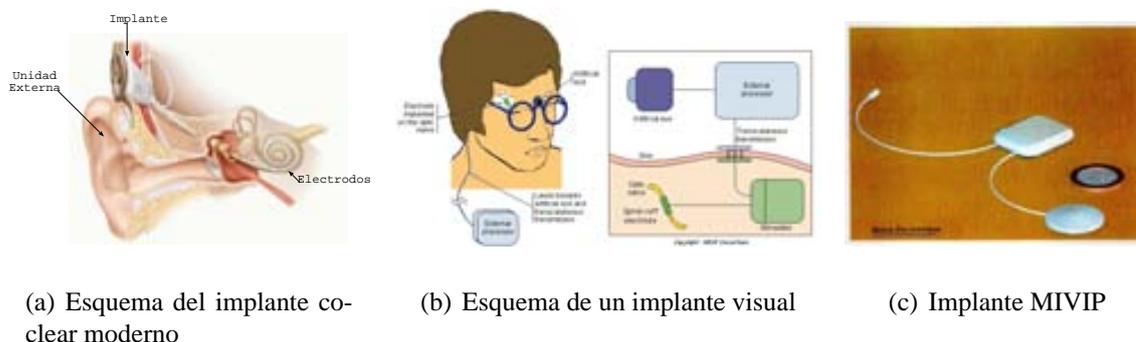


Figura 1.9: En la fig. 1.9(a) se muestra y las partes que componen un implante coclear moderno. En la fig. 1.9(b) se muestra el esquema de una prótesis visual y en la fig. 1.9(c) una implementación del mismo (MIVIP).

con lesiones medulares que no pueden hacerlo por si mismos. Un ejemplo es el sistema SUAW (fig. 1.10(a)).

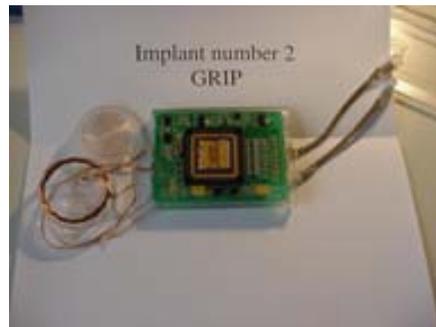
Otros como el GRIP [27, 28, 29, 30] pretenden realizar un lazo cerrado a través del implante registrando señales nerviosas. Éste se basa en un estimulador de 8 canales con formas de onda bifásicas y una telemetría inductiva para su alimentación. En éste se determina la acción a realizar externamente y se realiza un lazo a partir del registro de los sensores naturales de la mano. El implante desarrollado en el proyecto GRIP se muestra en la fig. 1.10(b).

En aplicaciones en las que se requiere el registro de señales nerviosas, están apareciendo diferentes grupos de trabajo que proponen alternativas de diseño de los amplificadores para sistemas implantables e intentan solucionar o minimizar los problemas del registro de este tipo de señales. Uno de los problemas es el offset de la interficie con el electrodo y la necesidad de aislar el amplificador [31]; así algunos proponen desacoplar la etapa amplificadora con capacidades en la entrada que eliminen el offset que suele ser de magnitud superior a la señal de interés y con ello poder amplificar la señal nerviosa [32, 33], pero se disminuyen las prestaciones al disponer filtros a las entrada de los amplificadores diferenciales. Otros, como la señal es de un nivel muy bajo, para minimizar el ruido del amplificador optan por utilizar transistores bipolares [34] o chopper [35, 36], pero éstos también requieren capacidades de desacoplamiento para aislar el amplificador y eliminar el offset. También, la señal a registrar, suele estar muy contaminada por interferencias procedentes de los músculos que tienen una componente frecuencial algo inferior a la nerviosa, ello implica la necesidad de incorporar filtros que reduzcan las interferencias; estos filtros son de difícil implementación en un ASIC por requerir valores de resistencias y capacidades muy elevados. Para disminuir el valor de las capacidades se utilizan transistores en débil inversión que pretenden actuar como resistencias de valor muy elevado; éstos tienen el inconveniente de que los circuitos de polarización no están preestablecidos y la frecuencia de corte requiere un ajuste postfabricación [37, 38, 39]. Algunos pretenden modificar la ganancia de las entradas del amplificador diferencial para aumentar el CMRR que requieren sistemas complejos que ajusten las ganancias, pero ello tampoco implica la eliminación de las capacidades de desacoplo [31, 40].

1.4. MOTIVACIÓN Y OBJETIVOS DEL TRABAJO



(a) Sistema SUAW



(b) Estimulador GRIP

Figura 1.10: En la fig. 1.10(a) se muestra el sistema SUAW utilizado para ayudar a que una persona parálitica recobre cierta capacidad de movimiento. En la fig. 1.10(b) se muestra el estimulador de 8 canales bifásicos desarrollado en proyecto GRIP para recuperar parte de la movilidad de la mano, se puede observar la antena y conector para los electrodos, todo ello encapsulado para uso crónico en animales.

1.4 Motivación y objetivos del trabajo

Aunque hoy en día se dispone de diversos sistemas de estimulación, implantables, sigue habiendo problemas pendientes de solucionar como son consumo, funcionalidad, programabilidad, número de canales y eficiencia en la comunicación. El problema aún es mayor para los sistemas que incluyen registro, donde hay que considerar el acoplamiento, filtros, el consumo y el área.

El presente trabajo pretende mejorar y avanzar en la estimulación, registro y comunicación, estudiando y desarrollando nuevas alternativas para sistemas implantables. Este trabajo se ha enmarcado dentro del proyecto CYBERHAND [41], en el que se pretende desarrollar una prótesis artificial con características similares a las del miembro natural, de manera que el paciente pudiera controlar la prótesis y hacerla funcionar como si se tratara de su mano e incluso dotarlo de una cierta sensibilidad. Para conseguir este objetivo final, hay que avanzar e interactuar entre diferentes campos, como son el mecánico para la prótesis, micromecanización para los sensores situados en la prótesis, el de microfabricación para tener electrodos que puedan ser utilizados

con mayor fiabilidad de manera crónica, médico para estudiar e interpretar los patrones de las señales registradas y proponer la forma más apropiada para estimular y finalmente desde el punto de vista eléctrico hay que diseñar un sistema que permita la estimulación y registro de nervios y que además pueda ser útil para realizar un implante.

El trabajo aquí presentado se centra en el desarrollo del sistema electrónico utilizando tecnología microelectrónica para optimizar el área y el consumo y con ello poderlo utilizar en implantes. Con todo ello se pretende investigar acerca de los sistemas de estimulación, registro y telemetría y a la vez proporcionar un sistema basado en los estudios realizados. Para ello se realizará el análisis, diseño y caracterización de cada una de las partes, que cumple con los requerimientos exigidos en el proyecto CyberHand y al mismo tiempo, se le ha dotado de una gran versatilidad que lo hace útil para otras aplicaciones.

En el campo de la estimulación se pretende desarrollar un sistema optimizado en área y consumo para ser utilizado en aplicaciones implantables. Se pretende que pueda ser útil para probar y desarrollar sistemas que requieran cierta selectividad y con ello mejorar las posibilidades de las aplicaciones que requieren de la estimulación. Para ello se propone utilizar más de un electrodo y a la vez con múltiples terminales como son los electrodos cuff o los sieve; también se pretende que se pueda combinar los ánodos y cátodos para aumentar la selectividad espacial. Con el objetivo de mejorar la selectividad en función de la respuesta del nervio (grosor, profundidad del axón) se propone que el estimulador pueda generar todo tipo de formas de onda que permitan el bloqueo anódico [42, 43] y una resolución suficiente en la intensidad de la estimulación para permitir seleccionar con precisión la respuesta al estímulo. Con el objetivo de optimizar el área y el consumo y hacerlo interesante para utilizarlo en sistemas implantables se propone que pueda generar secuencias de estímulos que permitan realizar ciertas respuestas como trenes de pulsos. También se pretende incluir, en la medida de lo posible, cualquier elemento que se precise para el funcionamiento del estimulador como son convertidores DC/DC para obtener las tensiones necesarias para la generación de los estímulos.

Para el registro el propósito será investigar las mejores opciones para la implementación de un amplificador de registro de señales ENG considerando que deberá aplicarse al desarrollo de aplicaciones implantables. Por ello, el trabajo se centra en el análisis y diseño de un amplificador con filtros que permita el registro de señales de niveles de $\sim \mu V$ y se considera el ruido introducido por los transistores en las diferentes opciones de fuerte y débil inversión y a la vez por configuraciones lineales o choppers. También se considera la interficie electrodo/amplificador como un aspecto importante de la estructura a adoptar, por ello se pretende prescindir de las capacidades de desacoplamiento y obtener el máximo beneficio de una estructura diferencial con un CMRR elevado para la primera etapa del amplificador. Todo ello sin olvidar la necesidad de implementar filtros que permitan eliminar el offset de los electrodos y disminuir las interferencias de señales de menor frecuencia como son las musculares.

En el campo de la telemetría se investiga las diferentes alternativas mediante el análisis teórico del sistema transmisor-receptor y se propone un diseño que permita mejorar los sistemas actuales teniendo en cuenta los aspectos de la optimización de la eficiencia del canal de energía y que a la vez permita la transmisión de información hacia la unidad interna.

1.4. MOTIVACIÓN Y OBJETIVOS DEL TRABAJO

Con el objetivo de obtener un sistema bidireccional se diseña un canal de retorno que pueda ser utilizado para implantes en los que el consumo y complejidad de la parte interna son los aspectos más críticos del canal de comunicación. Finalmente se propone un protocolo de comunicación que puede ser utilizado con los canales desarrollados y que permite una comunicación bidireccional segura en ambas direcciones.

Adicionalmente y como parte del trabajo desarrollado, también se describe ligeramente la metodología y herramientas utilizadas para permitir tener una visión más exacta de como funciona el sistema y las posibilidades que éste ofrece como base para el diseño final de aplicaciones implantables de estimulación, registro y telemetría.

1.4.1 Organización de la memoria

Así pues el trabajo presenta las consideraciones, estudio, análisis, diseño y resultados de cada uno de los bloques para un sistema implantable de registro y/o estimulación. Para ello se ha estructurado el trabajo en 6 capítulos organizados de la siguiente manera:

Capítulo 2- *Estructura de los sistemas implantables*. Se presenta una introducción al proyecto en el que se enmarca este trabajo y las consideraciones para la implementación de los sistemas de estimulación, registro y telemetría.

Capítulo 3- *Sistema de Estimulación*. Se presenta la estructura propuesta para el estimulador y se analiza, diseña y caracteriza cada uno de los elementos que lo componen. Este estimulador servirá como base y estructura para el control del sistema implantable. También se presentan los resultados de la caracterización eléctrica del mismo realizada en el laboratorio.

Capítulo 4- *Sistema para el registro de señales nerviosas*. Se realiza un estudio de diferentes alternativas para amplificadores de bajo ruido y después se propone un diseño que no requiere capacidades de desacoplo, permitiendo obtener mejores prestaciones en cuanto a rechazo de interferencias en modo común. También se diseñan los filtros necesarios para disminuir las señales no deseadas y con ello poder registrar señales nerviosas. Tanto en el estudio como en el diseño, se ha considerado como la característica más importante, que el amplificador esté optimizado en área y consumo con el fin de poder ser utilizado en implantes.

Capítulo 5- *Sistema de Telemetría*. En este capítulo se realiza un análisis de las posibles configuraciones del receptor, seguido de una comparativa de cada una de ellas. Se diseña un sistema bidireccional con el canal hacia el implante optimizando la eficiencia de energía y con la posibilidad de transmitir información. También se diseña el canal de retorno para permitir una velocidad de transferencia que sea útil para el registro. El sistema se analiza, diseña, simula, implementa y caracteriza eléctricamente para verificarlo.

Capítulo 6- *Resultados del sistema completo*. Se presentan los resultados obtenidos en experimentación “en vivo” de las partes de registro y estimulación y la interacción entre algunos de los sistemas, demostrando su viabilidad en la aplicación motivo de este trabajo. También se

describen algunas alternativas implementadas a partir de los sistemas descritos.

Capítulo 7- *Conclusiones*. Finalmente se presenta las aportaciones más relevantes del trabajo realizado y se comentan algunas líneas de trabajo que se pueden seguir.

Bibliografía

- [1] L. A. Geddes. The First Stimulators Reviewing the History of Electrical Stimulation and the Devices Crucial to Its Development. *IEEE Engineering in Medicine and Biology*, pages 532–542, Sep 1994.
- [2] Arthur C. Guyton. *Anatomía y fisiología del sistema nervioso*. Editorial Medica Panamericana, 1994.
- [3] G.G. Matthews. *Fisiología Celular del Nervio y el Músculo*. Internamericana McGraw-Hill, 1989.
- [4] Naples GG, Mortimer JT, and Yuen TGH. *Overview of peripheral nerve electrode design and implantation*. In: *Neural Prostheses, Fundamental Studies*. Prentice Hall, 1990.
- [5] J.Y. Mortimer. Motor Prostheses. *The handbook of physiology: The nervous system*, pages 155–187, 1981.
- [6] S.B. Brummer and M.J. turner. Electrochemical Considerations for Safe Electrical Stimulation of the Nervous System with Platinum Electrodes. *IEEE Trans. Biomedical Eng.*, 24:432–439, 1977.
- [7] F.A. William and B. Mc. Douglas. *Neural Prostheses. Fundamental Studies*. Prentice hall.
- [8] T.G McNaughton and K. W. Horch. Mechanical Testing of Metallic and Polymeric Intrafascicular Electrodes. *Engineering in Medicine and Biology Society Conference of the IEEE*, pages 806–807, 1994.
- [9] J. J. Struijk, M. Thomsen, J. O. Larsen, and T. Sinkjaer. Cuff Electrodes for Long-Term Recording of Natural Sensory Information. *IEEE Engineering in Medicine and Biology*, pages 91–98, Jun 1999.
- [10] L. N. S. Andreasen, J. J. Struijk, and M. Haugland. An Artificial Nerve Fiber for Evaluation of Nerve Cuff Electrodes. *19th International Conference - IEEE/EMBS*, pages 1997–1999, Oct 1997.
- [11] L.N.S. Andreasen and J. J. Struijk. On the Importance of Configuration and Closure of Nerve Cuff Electrodes for Recording. *Proceedings of the 20th Annual International*

- Conference of the IEEE Engineering in Medicine and Biology Society*, 20:3004–3007, 1998.
- [12] M. Sahin and D. M. Durand. Improved Nerve Cuff Electrode Recordings with Subthreshold Anodic Currents. *IEEE Transactions on Biomedical Engineering*, 45:1044–1050, Aug 1998.
- [13] G.T.A. Kovacs, C. W. Storment, and J.M. Rosen. Regeneration Microelectrode Array for Peripheral Nerve Recording and Stimulation. *IEEE Transactions on Biomedical Engineering*, 39:893–902, 1992.
- [14] A. Ramachandran, M. Schuettler, N. Lago, T. Doerge, K. P. Koch, X. Navarro, K.P. Hoffmann, and T. Stieglitz. Design in Vitro and In Vivo Assessment of a Multi-Channel Sieve Electrode with Integrated Multiplexer. *Journal of Neural Engineering*, pages 114–124, 2006.
- [15] D. McCreery, A. Lossinsky, V. Pikov, and X. Liu. Microelectrode Array for Chronic Deep-Brain Microstimulation and Recording. *IEEE Transactions on Biomedical Engineering*, 53(4):726–737, APRIL 2006.
- [16] K. Yoshida and K. Horch. Selective Stimulation of Peripheral Nerve Fibers using Dual Intrafascicular Electrodes. *IEEE Transactions on Biomedical Engineering*, 40:492–494, 1993.
- [17] M. Ghovanloo and K.Najafi. A Modular 32-Site Wireless Neural Stimulation Microsystem. *IEEE Journal of Solid-State Circuits*, VOL. 39(NO. 12):2457–2466, December 2004.
- [18] K.D. Wise, D.J. Anderson, J.F. Hetke, D.R. Kipke, and K. Najafi. Wireless Implantable Microsystems: High Density Electronic Interface to the Nervous System. *PROCEEDINGS OF THE IEEE*, 92(1):76–96, January 2004.
- [19] Fati. Kocer, P. M. Walsh, and M. P. Flynn. An RF Powered Wireless Temperature Sensor in Quarter Micron CMOS. In *ISCAS*, 2004.
- [20] R. Elmqvist and A. Senning. Implantable Pacemaker for the Heart. *Medical Electronics: Proceedings of the Second International Conference on Medical Electronics*, pages 253–254, 1959.
- [21] F. Naghmouchi, M. Ghorbel, A. B. Hamida, and M. Samet. CMOS ASK System Modulation Dedicated to Cochlear Prosthesis. In *IEEE*, 2004.
- [22] P. C. Loizon. Mimicking the Human Ear: An Overview of Signal-Processing Strategies for Converting Sound into Electrical Signals in Cochlear Implants. *IEEE Signal processing Magazine*, pages 101–130, 1998.
- [23] P. C. Loizou. Introduction to Cochlear Implants. *IEEE Engineering in Medicine and Biology*, pages 32–42, 1999.

-
- [24] G. Glark. The University of Melbourne-Nucleus Multi-Electrode Cochlear Implant. *Advances in Oto-Rhino-Laryngology*, 38:1–189, 1987.
- [25] R. Schindler and D. Kessler. Preliminary Results with the Clarion Cochlear Implant. *Laryngoscope*, 102:1006–1013, 1992.
- [26] M. Piedade, J. Gerald, L. Augusto Sousa, G. Tavares, and P. Tomas. Visual Neuroprosthesis: A Non Invasive System for Stimulating the Cortex. *IEEE Transactions On Circuits And Systems I: Regular Papers*, 52(12):2648–2662, DECEMBER 2005.
- [27] Grip. ESPRIT GRIP project LTR-26322.
- [28] M. T. Oses, J. Sacristan, J. Martinez, and David Marin. Estimulador Bifasico y Programable. *IV Workshop IBERCHIP*, 2000.
- [29] J. Sacristan and M.T. Oses. Sistema Implantable para el Control de la Acción Prensil de la Mano. *2 Jornades de REcerca em Enginyeria Biomedica*, 2000.
- [30] J. Sacristan and M.T. Oses. Telemetric Implantable System for Neural Stimulation. *IFESS*, 2002.
- [31] A. Demosthenous, J. Taylor, I. F. Triantis, R. Rieger, and N. Donaldson. Design of an Adaptive Interference Reduction System for Nerve-Cuff Electrode Recording. *IEEE Transactions on Circuits and Systems I*, VOL. 51(NO. 4):629–639, April 2004.
- [32] J. H. Nielsen and T. Lehmann. An Implantable CMOS Amplifier for Nerve Signals. In *IEEE International Conference on Electronics, Circuits and Systems*, volume 3, pages 1183–1186, Sept. 2001.
- [33] J. H. Nielsen and E. Bruun. CMOS Low-Noise Instrumentation Amplifier Using Chopper Modulation. *Analog Integrated Circuits and Signal Processing*, 42:65–76, 2005.
- [34] R. Rieger, J. Taylor, and N. Donaldson. Low-Noise Preamplifier Design for Nerve Cuff Electrode Recording Systems. *IEEE Journal of Solid-State Circuits*, pages V–193–196, May 2002.
- [35] A. Uranga, X. Navarro, and N. Barniol. Integrated CMOS Amplifier for ENG Signal Recording. *IEEE Transactions on Biomedical Engineering*, 51 no 12:2188–2194, Dec 2004.
- [36] J. H. Nielsen and E. Bruun. An Implantable CMOS Front-End System for Nerve-Signal Sensors. *Analog Integrated Circuits and Signal Processing*, 46:7–15, 2006.
- [37] P. Mohseni and K. Najafi. A Fully Integrated Neural Recording Amplifier With DC Input Stabilization. *IEEE Transactions on Biomedical Engineering*, Vol. 51(No. 5):832–837, May 2004.
- [38] P. Mohseni and K. Najafi. A Low Power Fully Integrated Bandpass Operational Amplifier for Biomedical Neural Recording Applications. In *Proceedings of the Second Joint EMBS/BMES Conference*, October 2002.
-

- [39] Mohseni P. and K. Najafi. A Low Power fully integrated bandpass operational amplifier for biomedical neural recording applications. In Proceedings of the Second Joint Engineering in Medicine and Biology, editors, *24th Annual Conference and the Annual Fall Meeting of the Biomedical Engineering Society*] *EMBS/BMES Conference*, volume vol.3, pages 2111 – 2112, Oct 2002.
- [40] R. Rieger, A. Demosthenous, and J. Taylor. A 230-nW 10-s Time Constant CMOS Integrator for an Adaptive Nerve Signal Amplifier. *IEEE Journal of Solid-State Circuits*, VOL. 39(NO. 11):1968–1975, November 2004.
- [41] Development of a cybernetic hand prosthesis (cyberhand). ESPRIT Cyberhand project IST-2001-35094.
- [42] N. Accornero, G Bini, G. L. Lenzi, and M. Accornero. Selective Activation of Peripheral Nerve Fiber Groups of Different Diameter by Triangular Shaped Stimulus Pulses. *H. Physiologi*, 273:539–560, 1977.
- [43] A. Uranga and N. Rijkhoff. A Modified Pulse Shape for Selective Stimulation Using Anodal Block. In *6th Annual conference of the international FES Society*, 2001.

Estructura de los sistemas implantables

EN este capítulo se realiza una introducción al proyecto en el que se ha enmarcado el trabajo realizado, se presentan las partes que lo componen y se hace una descripción de los bloques que se requieren para la implementación del implante. Posteriormente se introduce cada una de las partes que componen el trabajo, estimulación, registro y telemetría, para poder comprender las problemáticas y las opciones a la hora del diseño.

2.1 Introducción al proyecto CyberHand

Esta tesis doctoral se ha enmarcado dentro del proyecto CyberHand [1, 2] cuyo objetivo es el desarrollo de una prótesis artificial que replique en lo posible las capacidades motor-sensoriales de la mano natural. El esquema de las partes que componen el sistema CyberHand se puede ver en la fig. 2.1 en el que se distinguen:

- *Mano Biomecánica.* Representación gráfica de la prótesis a desarrollar y el objetivo del proyecto. Está constituida por una serie de dedos mecánicos que se mueven accionados por diferentes motores. La versatilidad se mide por la capacidad de poder mover cada una de las articulaciones de la mano natural, que son 22 en total y que en los sistemas artificiales [3, 4, 5] suele estar limitada por su complejidad que en algunos casos es de 6 y otros hasta 10. En el sistema CyberHand se incluye 16 grados de libertad generados con 6 grados de movilidad y la posibilidad de flexionar los dedos 90° .
- *Sensores Biomiméticos.* Colocados sobre la mano y alrededor de los dedos para proporcionar información presión, temperatura y deslizamiento de los objetos en la mano. Estos sensores artificiales se utilizan para el control del movimiento de la mano y para generar la información que será utilizada para proporcionar ciertas sensaciones al paciente. Los sensores están realizados mediante una estructura micromecanizada que incluye un sensor triaxial, el cual permite determinar la presión en uno de sus ejes y el desplazamiento con los otros dos ejes [6].

2.1. INTRODUCCIÓN AL PROYECTO CYBERHAND

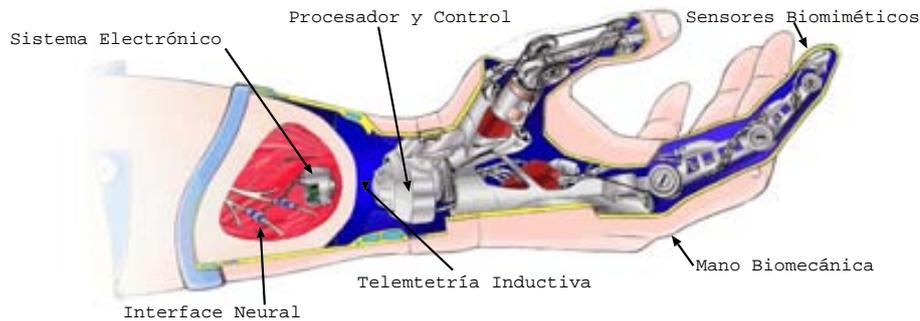


Figura 2.1: Esquema y elementos que componen el proyecto Cyberhand. Se destaca la mano mecánica con sensores biomiméticos, el procesador que controla toda la mano y la interficie con el cuerpo que esta implementada por una unidad externa que comunica con el implante y un implante que estimula y registra de los nervios.

- *Interface Neural.* Es la interficie entre el sistema electrónico y el cuerpo del paciente. Son los electrodos que realizan la interficie siendo los mas utilizados los de tipo Cuff, Sieve y LIFE.
- *Sistema Electrónico.* Es el sistema electrónico que se encarga del registro de las señales nerviosas procedentes de fibras eferentes que corresponden a las intención o acción que quiere realizar el usuario. Genera los estímulos que aplicados a las fibras aferentes proporcionarán algún tipo de sensación al paciente.
- *Telemetría Inductiva.* Sistema de comunicación bidireccional para poder programar y alimentar el sistema interno y enviar hacia el exterior la información registrada por el implante.
- *Procesador y Control.* Para que todo el sistema que compone la prótesis pueda funcionar es necesario un procesador externo que lo controle. Éste es el encargado de procesar las señales obtenidas del registro interno para controlar la prótesis y de definir los patrones de estimulación del implante para proporcionar las sensaciones.

Una vez descritos los elementos de la prótesis y el objetivo que se persigue, en la fig. 2.2 se muestra el flujo que de debe seguir tanto para realizar una acción motora como para proporcionar las sensaciones (flujo eferente, aferente).

El flujo eferente es utilizado para determinar el movimiento de la mano a partir de las señales neurales registradas y que permiten averiguar las intenciones del paciente cuando estas viajan hacia el miembro del que se carece. Para ello la interficie neural (1), que son los electrodos, junto al circuito de registro de señales ENG (2), adaptan las señales nerviosas, que son sumamente pequeñas, hasta niveles aceptables para su posterior procesado. Este proceso se realiza con una serie de etapas de amplificación y filtrado que reducen las interferencias.

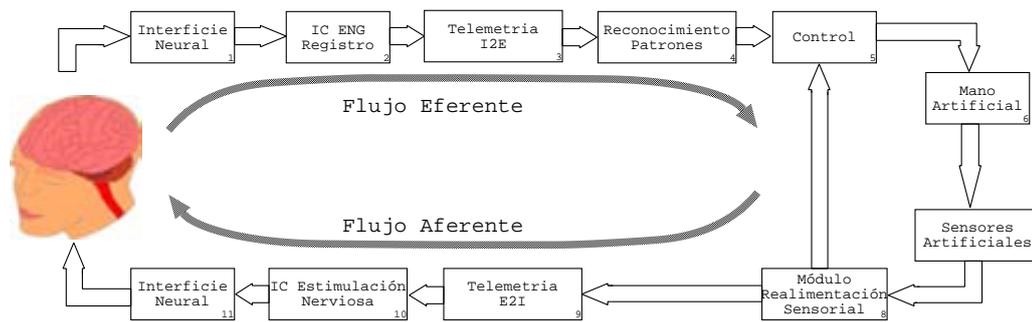


Figura 2.2: En este esquema se muestra esquemáticamente el funcionamiento del sistema desarrollado en el proyecto CYBERHAND.

Las señales obtenidas, una vez amplificadas, se transmiten al exterior del cuerpo a través del canal de comunicación (3) Interno a Externo (I2E) para ser procesadas en el exterior. Es importante disponer el procesado en el exterior para reducir el consumo y el tamaño del implante. Para transmitir la información se requieren ciertas características de velocidad y bajo consumo para el transmisor, que trasladan la complejidad del diseño a la unidad receptora externa. Una vez las señales registradas en el exterior, éstas serán procesadas por el módulo de reconocimiento de patrones (4) que determinará la intención del paciente. El módulo de control (5) se encargará de generar las ordenes para realizar el movimiento de la mano artificial (6).

Por otro lado e iniciando el flujo aferente, los sensores artificiales (7) situados en la mano protésica, detectarán diferentes sensaciones como presión, temperatura, deslizamiento que serán procesadas por el módulo de realimentación sensorial (8). Éste enviará la información pertinente al control de la mano para realizar una realimentación y controlar con mayor precisión el movimiento de la mano y también definirá los patrones de estimulación que se transmitirán al interior del paciente a través del canal de comunicación (9) que va de la unidad externa a la interna (E2I) para así programar el estimulador y generar las sensaciones percibidas por la mano artificial. Este canal de comunicación tiene además la función de transmitir la energía suficiente para alimentar el sistema interno. El estimulador (10) junto a la interficie neural (11) formada por los electrodos serán los que aplicarán los estímulos al nervio para proporcionar las sensaciones.

Viendo los bloques que componen el proyecto y la funcionalidad de cada uno de ellos, queda claro que se requieren diferentes disciplinas para lograr desarrollar el sistema completo. El trabajo llevado a cabo en esta tesis se centra en el estudio del sistema electrónico de estimulación y registro junto al canal de comunicación bidireccional para la transmisión de energía e información tratando de mejorar las características de los ya existentes e investigar estructuras que permitan la integración de estos módulos considerando el área, consumo, eficiencia, funcionalidad y simplicidad parámetros de suma importancia.

2.2. ESTRUCTURA DE UN SISTEMA IMPLANTABLE

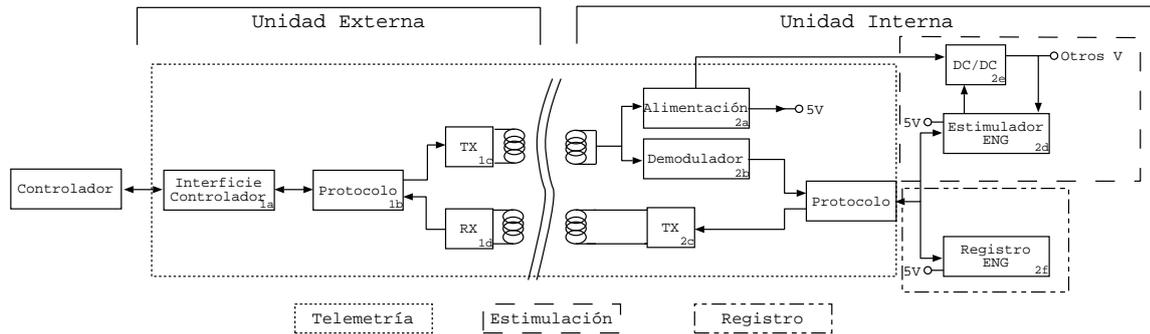


Figura 2.3: En este esquema se muestra el sistema desarrollado para el proyecto Cyberhand que consta de la unidad externa y unidad interna. La unidad externa hará de interficie entre un PC y el sistema interno (implante) que incluirá el sistema de comunicación, el estimulador, registro y los elementos necesarios para su funcionamiento como la regulación de la alimentación.

2.2 Estructura de un sistema implantable

La estructura del sistema electrónico que se pretende desarrollar, dentro del proyecto CyberHand, está ligado directamente con el controlador externo. No obstante, se propone que la interficie hacia el exterior se realice hacia un ordenador y no hacia una unidad de control portable específica, ésto permitirá estudiar diferentes alternativas y la viabilidad de una aplicación de manera mucho más versátil, siempre que se utilice el mismo formato de comunicación entre ambos sistemas (telemetría-controlador)

En la fig. 2.3 se muestra el conjunto de bloques que integran el sistema implantable, donde se pueden distinguir dos grandes grupos, la unidad externa y la interna; los elementos que componen ambas unidades se describen a continuación:

1. Unidad Externa

- Interficie Controlador.* Es una interficie que permitirá conectar la unidad externa y por tanto el conjunto del sistema a un control o un ordenador que puede ser utilizado para el test y para la programación del implante.
- Protocolo.* Este bloque se encarga de realizar la comunicación entre el interior y exterior y viceversa. Los datos, que pueden llegar en un formato determinado, han de encaminarse hacia la otra unidad mediante un canal de comunicación seguro, de ello se encarga el protocolo. Cuando los datos son correctos, éstos se han de encaminar hacia cada una de las partes que componen la unidad interna, es decir, estimulador y/o registro. Algunas de las características que requiere el protocolo para realizar estas tareas son la detección de errores, retransmisión, el poder sincronizar ambas partes, etc.

- (c) *Transmisor Externo*. Este transmisor tiene una doble finalidad, 1- Transmitir de forma eficiente la energía que requiere la unidad interna y 2- Modular la información a enviar por el canal de comunicación E2I.
- (d) *Receptor Externo*. El receptor externo será el encargado de recibir la señal del canal de comunicación hacia el exterior I2E. Para ello se dispondrá de un conjunto de etapas de amplificación y filtrado que permitan la recuperación de la señal de interés y rechazar las interferencias del canal directo E2I. También incluirá el demodulador con lo que proporcionará una señal digital al módulo que se encarga del protocolo.

2. Unidad Interna

- (a) *Alimentación Interna*. En éste se incluye el sistema de rectificación y regulación básico del sistema interno o implante que ha de recuperar la energía recibida lo más eficientemente posible e interferir lo menos posible en la señal recibida para permitir la demodulación de la información.
- (b) *Demodulador Interno*. Para obtener la información enviada por el canal de comunicación E2I se necesita un demodulador que interfiera mínimamente en la obtención de energía, ello implica que su impedancia sea muy elevada para que no afecte a la sintonía del sistema de recepción y proporcione una velocidad de comunicación tal que pueda controlar la unidad interna.
- (c) *Transmisor Interno*. Es el encargado de transmitir y modular la información hacia el exterior, las características básicas son bajo consumo y una velocidad elevada fijada por el número de canales de registro, frecuencia de muestreo y número de bits.
- (d) *Estimulador ENG*. Es el encargado de generar los pulsos que inyectan carga con el objetivo de generar las sensaciones registradas por los sensores externos. Desde el punto de vista técnico ha de ser lo más versátil posible para permitir el estudio de diferentes alternativas de estimulación y hacerlo independiente de la aplicación y de los electrodos a utilizar. A su vez, ha de ser simple para minimizar el consumo y el área requerida.
- (e) *DC/DC*. De éste se obtienen las diferentes alimentaciones que se requieren en el implante. La tensión de alimentación de este bloque es directamente la tensión obtenida por el bloque de alimentación después de rectificarla con el fin de conseguir una mayor eficiencia en la regulación.
- (f) *Registro ENG*. El sistema de registro consta de los amplificadores y filtros necesarios para poder capturar señales nerviosas y con ello determinar las intenciones del paciente. Para ello los amplificadores han de tener unas características muy restrictivas en cuanto a ganancia, ancho de banda, ruido, CMRR para poder detectar señales de muy bajo nivel en un entorno ruidoso y con un offset en la entrada muy elevado.

2.3 Estimulación eléctrica

La estimulación eléctrica funcional (FES) es una metodología que utiliza pulsos eléctricos para generar potenciales de acción. Como se ha visto en la sec. 1.2 el potencial de acción se genera cuando el potencial transmembrana supera un umbral, de manera que se abren de forma rápida, los canales de Na^+ y se repolariza cuando se abren, más lentamente, los canales de K^+ . En cualquier caso, la variación del potencial transmembrana puede producirse con un aporte de cargas controladas desde el exterior mediante un circuito eléctrico (FES).

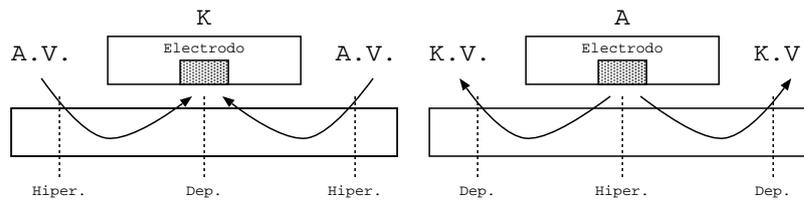
En un principio los estimuladores pueden ser externos con electrodos superficiales que se colocan sobre la superficie del músculo [7, 8]. Estos electrodos y estimuladores se caracterizan por ser de fácil fabricación, bajo coste y se pueden utilizar de manera sencilla ya que no requieren de una intervención quirúrgica. Por otro lado, las corrientes o tensiones que se requieren para la estimulación son mayores que en el caso de ser implantables y tienen efectos negativos sobre la piel. Estos sistemas son muy utilizados para rehabilitación.

Algunos de los inconvenientes de los sistemas externos como son, la dificultad de utilización de manera crónica, el tener que aplicar y quitar los electrodos cada vez que se utilicen y las limitaciones en los resultados que se pueden obtener, conllevan el desarrollo de sistemas implantables.

Los sistemas implantables tienen como inconvenientes la dificultad en el desarrollo y un coste más elevado, pero a favor tienen que no necesitan recolocación de los electrodos cada vez que se desean utilizar, de manera que son la mejor opción para aplicaciones crónicas. En los sistemas implantables las corrientes o tensiones involucradas en la estimulación son menores pero los circuitos requieren mayores medidas de seguridad que terminan incrementando la dificultad en el desarrollo y el coste final. Otro inconveniente, es que la complejidad que conlleva un implante hace que la mayoría no ofrezcan grandes prestaciones y están muy optimizados para la aplicación para la que se han diseñado [9, 10, 11, 12]. Para el diseño de dispositivos que puedan ser implantables hay que considerar ciertos aspectos como son el tipo de estimulación y la configuración que se utiliza para realizar la estimulación.

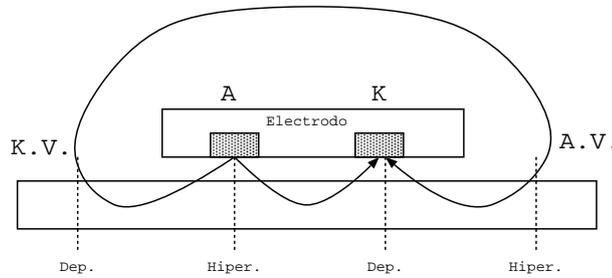
La estimulación eléctrica puede ser por tensión o corriente [13]. En el caso de sistemas transcutáneos el tipo de estimulación no es muy importante pero en el caso de los implantables, el hecho de tener el electrodo en el interior durante un tiempo prolongado y en contacto permanente con el nervio hace que se deba considerar la característica de carga neutra, o sea que el pulso no tenga una componente DC de la carga inyectada y que la carga resultante sea nula; en caso contrario se podría producir una interacción con el electrodo que produciría reacciones electroquímicas irreversibles y con cierto grado de toxicidad. Ello lleva a plantear la estimulación por corriente como la más interesante ya que es más fácil controlar la carga inyectada [14, 15].

Dependiendo del electrodo utilizado se puede distinguir diferentes tipos de estimulación:

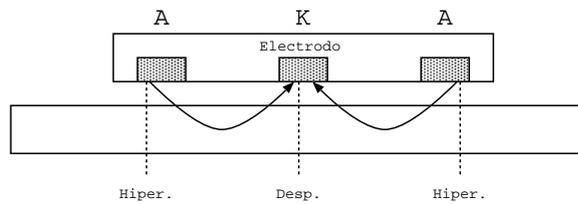


(a) Monopolar catódica

(b) Monopolar anódica



(c) Diferencial



(d) Tripolar

Figura 2.4: En estas gráficas se muestran las diferentes configuraciones que se pueden tener para realizar una estimulación. La fig. 2.4(a) muestra una configuración monopolar catódica donde el ánodo es virtual y está en el exterior siendo la referencia al sistema de estimulación. En la fig. 2.4(b) es la configuración equivalente a la anterior pero con un electrodo que es el ánodo. En la fig. 2.4(c) se muestra una configuración bipolar y en la fig. 2.4(d) se muestra la configuración tripolar.

2.3. ESTIMULACIÓN ELÉCTRICA

1. *Monopolar catódica*: En ésta, el único electrodo físico es el cátodo mientras que el ánodo es virtual (AV) y es la referencia que dispone el estimulador. Ésto se ve en la fig. 2.4(a) con los puntos en que se obtiene la hiperpolarización y la depolarización.
2. *Monopolar anódica*: De igual manera que la anterior se puede obtener una estimulación por ánodo (fig. 2.4(b) y se tendrá el cátodo virtual (KV), en este caso la corriente necesaria suele ser mucho mayor.
3. *Bipolar*: Esta configuración (fig. 2.4(c)) permite definir los puntos de estimulación en una zona concreta y mayoritariamente la corriente de estimulación es debida al ánodo y cátodo mientras que se minimiza los efectos de los terminales virtuales (KV y AV) porque el camino tiene una impedancia mayor que el camino directo.
4. *Tripolar*: Con esta configuración (fig. 2.4(d)) la corriente se localiza en el interior del electrodo y por tanto carece de electrodos virtuales con lo que disminuye el efecto de estimulaciones no deseadas como son las debidas a los nodos de ánodo y cátodo virtuales o estimulaciones en nervios próximos.

Considerando que la estimulación es por corriente y la carga neta inyectada nula, hay diferentes opciones en cuanto a la forma que pueden tener los estímulos. Algunos sistemas optan por formas de onda sencillas en las que la estimulación está compuesta por un pulso positivo y otro negativo generado por dos sistemas monofásicos que unidos proporcionan corrientes opuestas [16], éstos pueden estar separados por un tiempo o bien pueden tener amplitudes diferentes para los pulsos, positivo y negativo tal, como se muestra en la (fig. 2.5(c)) [17]; no obstante algunos no tienen mucha precisión y suelen ser externos. También se puede tener una recuperación de carga pasiva (fig. 2.5(b)) en la que la constante de tiempo está fijada por la propia impedancia con el electrodo [11].

La selectividad es otro tema importante al hablar de estimulación. Una estimulación selectiva permite activar unas determinadas fibras dentro del nervio y conseguir una respuesta más controlada. Para conseguir una selectividad hay diferentes opciones como pueden ser la modulación del ancho de pulso [18] en la que se activaran las fibras gruesas o delgadas según la duración de la estimulación. Otra opción a la selectividad es el bloqueo en la propagación del potencial de acción a través del ánodo, esta técnica se conoce como bloqueo anódico [19]. Para realizar un bloqueo anódico hay dos opciones. 1: utilizar electrodos asimétricos o 2: generar formas de onda más complejas [20, 21]. Aunque la primera opción es muy válida ésta no tiene mayor implicación en las características del estimulador, puesto que se basa en la disposición de los electrodos, mientras que la segunda opción requiere un estimulador que genere formas de onda más complejas que permitan hiperpolarizar las fibras gruesas para posteriormente estimular las delgadas. Para ello existen varias posibilidades, una opción es utilizar un estímulo con una forma de onda trapezoidal (fig. 2.5(d)) [22], en este caso es posible porque la hiperpolarización de las fibras gruesas se produce con un nivel de corriente inferior a las delgadas, con lo que una estimulación progresiva inhibiría las gruesas y permitirá el paso de los potenciales para las fibras más delgadas. También se puede obtener un bloqueo anódico realizando un pulso previo a la estimulación (fig. 2.5(e)) o una forma de onda quasi-trapezoidal (fig. 2.5(f)) [23]. También

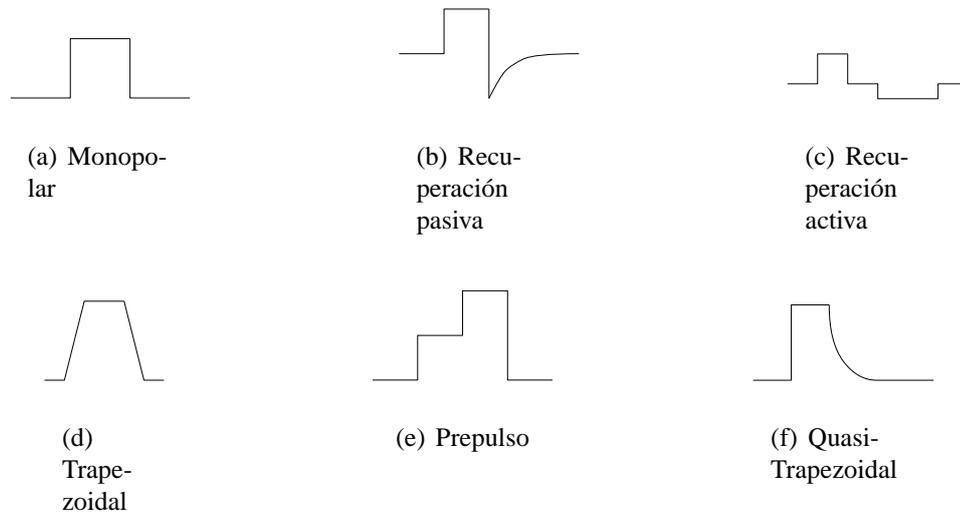


Figura 2.5: Se muestra los diferentes tipos de estimulación utilizados: (a) monofásico, (b) Recuperación de carga pasiva, (c) Recuperación de carga activa con relación de proporcionalidad entre fases, onda bifásica, (d) trapezoidal, (e) estimulación con prepulso (f) estimulación quasi-trapezoidal.

se puede considerar la velocidad en la propagación según el grosor de las fibras y generar formas de ondas más complejas, mezclando los prepulso y ondas bifásicas, en las que se aplican diferentes amplitudes en determinados momentos y con ello bloquear los potenciales que no se desean y tener una selectividad [24].

Aunque hay diferentes sistemas que permiten realizar diferentes tipos de estimulación, éstos son muy específicos de una aplicación determinada como es el caso de los estimuladores de raíces sacras [25], los cocleares [26, 27, 28, 29], de retina [30], etc. Todos ellos, disponen de diversas alternativas para realizar sistemas más o menos complejos, no obstante, la mayoría de ellos no permiten la utilización de diferentes tipos de electrodos, ni el uso de formas arbitrarias de estimulación, ni secuencias que permitan una determinada acción sin tener que reprogramar continuamente el estimulador.

En el presente trabajo se investiga y desarrolla un estimulador que trabaje por corriente, con un rango de pulsos amplio y que sea funcional para estimulación en nervio (μA a mA). También debe poder realizar formas de onda complejas con pulso bifásico, prepulso, recuperación de carga controlada y pasiva, secuencias de estimulación e incluso secuencias con varios canales o trenes de pulsos que permitan una funcionalidad tanto desde el punto de vista experimental, al poder realizar nuevas formas de onda, como la posibilidad de que sea la base para el desarrollo de un estimulador implantable. También, ha de permitir la posibilidad de realizar estímulos intercambiando ánodos y cátodos de un mismo electrodo y con ello obtener mayor selectividad espacial. Todo ello sin olvidar los aspectos que caracterizan los implantes como son el área, consumo y simplicidad de uso.

2.4 Registro de señales nerviosas

El objetivo de un sistema de registro de señales nerviosas es visualizar las señales que viajan por el sistema nervioso (axones) a fin de obtener información de las ordenes que se envían o reciben a través de éstos.

Mientras que el potencial transmembrana del axón es del orden de $80mV$ [31], la diferencia de potencial entre puntos externos y cercanos es del orden de $\sim \mu V$, que suele estar muy próxima al nivel de ruido de los electrodos utilizados ($\sim 1k\Omega$), ésto implica que el ruido del amplificador ha de ser muy bajo y equivalente al ruido térmico del electrodo.

La componente frecuencial de las señales nerviosas se encuentra comprendida entre los $800 - 3600Hz$ [32, 33], normalmente el máximo de energía se encuentra alrededor $1kHz$. No obstante, según la aplicación y finalidad se puede requerir algo más de frecuencia, que hace que algunos sistemas de registro extiendan el rango frecuencial de $100Hz$ a $5kHz$ [34]. En cualquier caso, la señal a registrar del nervio está contaminada por diferentes señales que provienen de la actividad muscular, que comprenden frecuencias algo inferiores $\sim 250Hz$ y de nivel mucho más elevado $\sim mV$, que hacen que la relación señal-ruido sea muy pequeña y que las señales nerviosas sean difíciles de registrar.

Para registrar señales nerviosas, también hay que considerar la configuración de los electrodos que definirán la estructura del amplificador a utilizar. Las diferentes configuraciones que se pueden encontrar son:

1. **Monopolar:** En esta configuración la señal que se registra es la diferencia de potencial entre el electrodo y la referencia que suele ser externa. El inconveniente mayor es que todas las señales externas forman parte de la señal de amplificación y por tanto es la configuración con más interferencias.
2. **Tripolar:** Esta configuración (fig. 2.6(a)) proporciona una señal diferencial, que es la de interés y se obtiene de los extremos del electrodos en los terminales de ánodo y cátodo, mientras que el terminal intermedio se utiliza para definir la referencia y por tanto se encuentra en modo común. Éste tipo de configuración es la que presenta mayor inmunidad a interferencias puesto que la señal es diferencial y la referencia se encuentra en modo común.
3. **Quasi-Tripolar:** Esta configuración (fig. 2.6(b)) [35] pretende obtener parte de las ventajas de las configuración tripolar reduciendo el número de conexiones hacía el amplificador a dos terminales, los dos terminales externos cortocircuitados, se conectan a una de las entradas y el central a la otra.
4. **Quasi-Tripolar con referencia:** Es idéntica a la anterior pero la referencia se sitúa en los extremos del electrodo para blindar el registro de interferencias externas (fig. 2.6(c)) [36, 37].

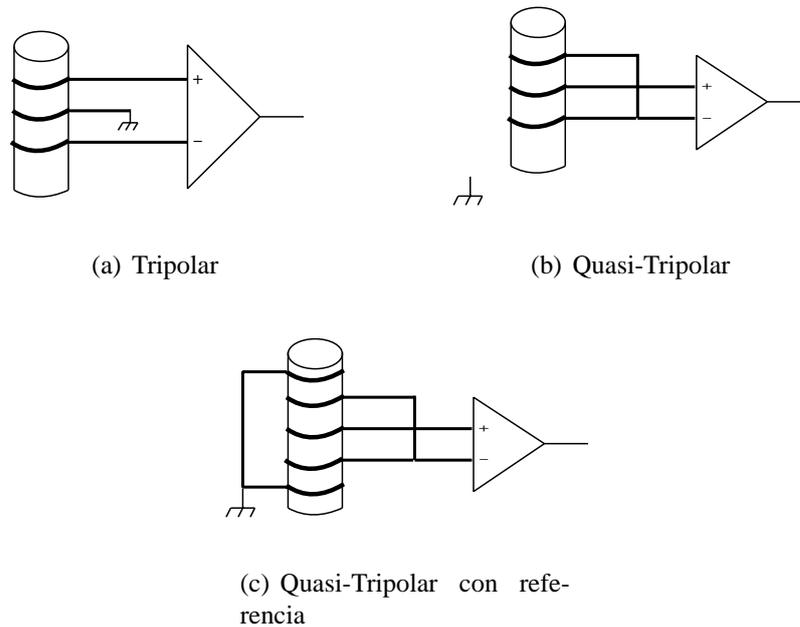


Figura 2.6: Esquema simplificado del conexionado con los electrodos. En la fig. 2.6(a) se muestra la opción tripolar en la que se obtiene una señal diferencial sobre la referencia en modo común. En la fig. 2.6(b) la configuración tripolar muy utilizada en el registro que permite obtener una señal diferencial con una referencia externa mientras que en la fig. 2.6(c) tiene la referencia en el mismo electrodo lo que disminuye las interferencias externas.

Según el tipo de electrodo se podrá realizar una configuración u otra para el registro. Así para los electrodos de aguja y Hook (gancho) se utiliza una configuración monopolar que es útil para experimentación “in vivo” en laboratorio; está adolece de ser la opción menos precisa y poco selectiva pero a la vez es la más versátil por su fácil aplicación. Una característica de la configuración que se obtiene con estos electrodos, es que la señal obtenida va desde la referencia hasta el punto del electrodo, por tanto la señal nerviosa normalmente será pobre y contaminada por la muscular. Los electrodos de aguja, a diferencia de los Hook, se pueden localizar muy cerca del nervio y llegar a aumentar la relación de la señal a registrar.

Los electrodos *Cuff* (abrazadera) (fig. 1.7(a)) [38, 39] son electrodos que rodean al nervio y disponen de anillos o puntos de contacto que permiten diferentes configuraciones diferenciales con el propósito de reducir las interferencias externas al nervio. Aunque la señal es diferencial, ésta se puede configurar en modo tripolar o quasi-tripolar o incluso dependiendo del diseño del electrodo se puede implementar la quasi-tripolar con referencia en los extremos para blindar el electrodo de interferencias externas, obteniendo de todas ellas señales diferenciales

En el caso de electrodos tipo *Sieve* (regenerativos, fig. 1.7(c)) la configuración buscada sigue siendo diferencial, aunque se comparte un mismo contacto entre diferentes amplificadores con el objetivo de registrar un solo axón o si más no, el menor número posible de ellos [40].

Finalmente los electrodos de tipo *LIFE* (intrafascicular) se inserta dentro del nervio y tiene

2.4. REGISTRO DE SEÑALES NERVIOSAS

los puntos de contacto que tocan directamente a las fibras nerviosas. Estos electrodos tiene la ventaja de maximizar la señal a registrar y reducir el efecto de las interferencias externas al nervio por estar situados dentro del mismo. En este caso la configuración utilizada es diferencial [41].

Para poder registrar las señales nerviosas y evitar las interferencias que se encuentran en el exterior, normalmente se opta por amplificadores con configuraciones diferenciales en las que la señal de interés aparece en modo diferencial y la interferencia en modo común, todo ello tiene el fin de aumentar la relación señal-interferencia de la interficie electrodo-nervio y de esta manera facilitar el registro.

A la hora del diseño se debe tener en cuenta la interficie amplificador-electrodo-nervio. Si hubiera una corriente continua a través del electrodo se produciría un efecto de electrólisis e indirectamente una toxicidad en la interficie, este efecto debe ser evitado y por tanto, el amplificador ha de tener una carga neutra con el paciente.

Además, la interficie electrodo-nervio tiene el inconveniente de tener una componente continua que hace que el registro directo desde los electrodos no sea posible. Para solventarlo, se disponen diferentes alternativas de desacoplo que eliminan la continua mientras que permiten el paso de la señal de interés. También hay que considerar que el electrodo tiene una resistencia que introduce un ruido y que en algunos casos puede ser del orden de la señal a registrar, limitando el nivel mínimo que se podrá detectar.

Las estructura amplificadora que ofrece mejores prestaciones acostumbra a ser la que utiliza un transformador para el desacoplo [42], ésta permite un desacoplo mediante un aislamiento galvánico, entre paciente y amplificador. Además proporciona una adaptación de impedancias entre electrodo y amplificador que permite optimizar la relación señal-ruido (*SNR*) y mantiene el rechazo en modo común muy elevado. El inconveniente de esta topología es que el transformador es un elemento voluminoso y no es funcional para un sistema implantable.

Algunos autores utilizan el transistor bipolar para realizar un amplificador de muy bajo ruido [43, 44, 45] y otros incluso modifican la ganancia de las entradas diferenciales con el objetivo de ajustarlas a la impedancia del electrodo [46]. Esto permitiría optimizar el CMRR del sistema de registro y por tanto disminuir las interferencias. El inconveniente es que para utilizar los transistores bipolares hace falta una corriente de polarización. La misma corriente se utiliza para modificar la ganancia de las entradas y/o la impedancia [47]; de esa manera se ajusta el CMRR. El inconveniente es que aunque la corriente proviene directamente del circuito, éste no asegura que no circule corriente continua por el paciente, por lo que no es una solución muy aconsejable.

Otras estructuras propuestas, utilizan circuitos de desacoplo a la entrada del amplificador que implementan un filtro paso alto [48, 49], no obstante estas opciones disminuyen el CMRR del sistema de registro a la vez que requieren un área considerable para el filtro *RC* siendo externo al ASIC en la mayoría de casos.

Algunos autores para integrar el filtro en el propio ASIC emplean la característica de alta

resistencia de los transistores MOS en subumbral haciendo posible incorporar filtros con constantes de tiempo muy elevadas. Aunque esto permite implementar el filtro, el tenerlo a la entrada del amplificador implica una disminución del CMRR [50, 51]. A la vez la implementación de la resistencia en subumbral hace que su valor esté, en muchos casos, mal definido y por tanto la frecuencia de corte no se conozca con exactitud. Algunas alternativas pasan por ajustar externamente los valores de los dispositivos que fijan la frecuencias de corte de manera que queden determinadas las características del filtro [52, 53, 54]. Otras opciones utilizan diodos en inversa para obtener una resistencia elevada [55, 56] aunque estas opciones carecen de precisión y en algunos casos pueden producir resultados inesperados debido a las corrientes de fugas en la tecnología MOS.

Para disminuir el ruido a bajas frecuencias, característica en la tecnología CMOS, se encuentran algunos ejemplos de amplificadores en configuración chopper que intentan minimizar el área requerida [57, 58]. Tienen el inconveniente de ser más complejos y de que se introduce un ruido adicional debido a las puertas de paso. Tampoco solucionan el problema del desacoplamiento en continua que disminuye el CMRR, lo que supone la necesidad de implementar el filtro de desacoplo y filtros adicionales para recuperar la señal y eliminar los armónicos introducidos por la estructura chopper.

A modo de resumen y desde el punto de vista eléctrico, las especificaciones de un amplificador de señales nerviosas son: ha de ser un amplificador con entrada diferencial, desacoplo en continua, filtros paso banda para reducir interferencias de señales fuera de la banda y rechazo en modo común lo más elevado posible para reducir las interferencias externas al nervio. Algunos de los parámetros que lo definen serán el ruido, que en el caso más restrictivo deberá ser equivalente al de un electrodo, $\sim 1k\Omega$ para algunos electrodos Cuff y filtros de frecuencias de corte entre $100Hz$ a $5kHz$. También deberá ser capaz de permitir registrar señales diferenciales del orden de μV y eliminar una componente diferencial continua de alrededor de $\pm 100mV$, con ganancias de $70 - 100dB$ que permitan un post-procesado de la señal. El rango dinámico del amplificador no es un factor muy restrictivo, puesto que las limitaciones vendrán impuestas por el ruido del sistema y el nivel máximo de una señal nerviosa que se puede registrar, siendo éste muy bajo y próximo al ruido térmico de la interficie, por tanto se propone que el rango dinámico deberá estar entre $40dB$ y $50dB$ que sería útil para poder ser empleado con un conversor ADC de 8 bits.

Como última característica del sistema de registro, se tiene que el circuito no debe introducir ninguna carga al paciente, lo que implica que no deberá estar polarizado por corriente y que el amplificador deberá estar acoplado por una inductancia, capacidad o dispositivo similar.

Éstas especificaciones de ganancia, filtrado y estructura diferencial incrementan la complejidad del sistema y hacen que no se encuentren sistema de registro de señales nerviosas implantables. En esta tesis se investigan las alternativas y estructuras que permitan el desarrollo de un sistema de registro que pueda ser utilizado en implantes, considerando área, consumo y el requerir el menor número de componentes externos para su implementación.

2.5. SISTEMA DE TELEMETRÍA

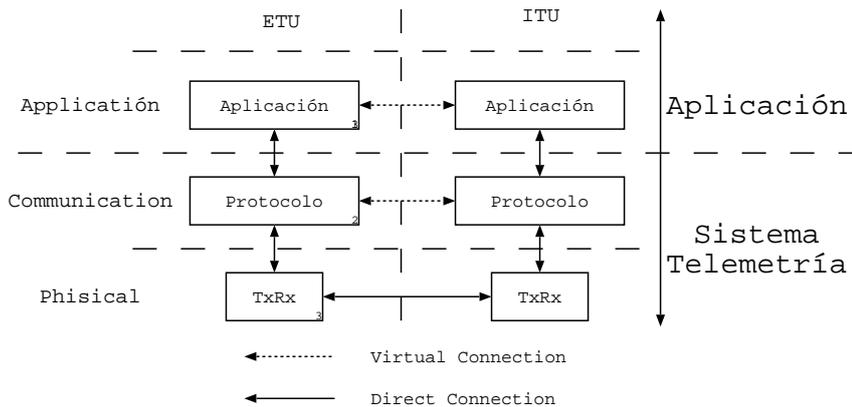


Figura 2.7: Esquema general de los bloques que componen un sistema de telemetría

2.5 Sistema de telemetría

El presente estudio pretende investigar las opciones en comunicación y/o transmisión de energía para sistemas implantables y proponer el diseño de un sistema de telemetría en la que se avanza en las prestaciones de las que adolecen más los implantes, como son, eficiencia en la transmisión de la energía, cantidad de información que se puede transmitir y/o recibir, distancia a la que puede funcionar y robustez.

Un sistema de telemetría podría definirse a partir de los bloques más significativos y necesarios para su implementación e indicados en la fig. 2.7 en la cual se pueden distinguir los caminos de comunicación directos y virtuales. Los directos son los que se realizan entre capas siendo los caminos reales de comunicación, mientras que los virtuales son el propósito de la comunicación y que se realizan a través de los caminos directos de las capas inferiores. El propósito de cualquier sistema de telemetría es la creación del camino entre los elementos de las capas de aplicación. Las 3 capas y bloques que representan la telemetría se detallan a continuación:

1. **Aplicación:** Es el control de la funcionalidad del sistema como un todo. La aplicación incluye el control en la unidad externa (ETU) y la aplicación implantable en la unidad implantable (ITU). Éstas se interconectan virtual y físicamente a través del sistema de comunicación o capas inferiores. Un ejemplo podría ser un implante coclear donde hay un dispositivo para captar el sonido del exterior y un implante para estimular el nervio auditivo con la finalidad de devolver parcialmente la audición o bien el caso concreto del proyecto CyberHand donde se pretende controlar los movimientos de una prótesis de una mano, mediante el registro de señales nerviosas y la estimulación para generar sensaciones.
2. **Protocolo:** Consiste en el conjunto de elementos que se encargan de transportar la información de un punto a otro del sistema. De igual manera que en la aplicación se tiene una conexión virtual entre los dos extremos del protocolo, mientras que tiene una conexión

xión directa entre las capas superior e inferior que son la aplicación y el sistema físico de comunicación respectivamente [59].

3. **TxRx**: Aquí se incluyen todos los componentes necesarios para transmitir y/o recibir la información, ya sea por radio, luz o conexión directa. Ésta es la capa de nivel inferior de la conexión virtual y a la vez la directa; o sea por donde se realiza la comunicación propiamente dicha.

Aunque estos 3 elementos, son los básicos que definirían una aplicación final, ésta puede ser más compleja e incorporar diferentes subcapas, en función de los requerimientos. Para el diseño hay que considerar cada uno de los bloques que lo componen y la finalidad; es por eso que hay que distinguir los canales de comunicación y el protocolo utilizado. El canal que va de la unidad externa al implante (E2I) tendrá como objetivo principal la transmisión de energía e información para la programación. Por el contrario el canal que implementa el sentido implante a unidad externa (I2E), se utilizará como canal de retorno del protocolo o como canal de datos para un sistema de registro. El protocolo es el encargado de mantener la comunicación entre la unidad externa y el implante y ha de ser lo más sencillo posible, puesto que el área requerida para su implementación es finita, no obstante ha de permitir todas las acciones para realizar una comunicación segura con detección de errores, retransmisión, etc.

Así pues, se describen 3 grandes bloques funcionales bien diferenciados; 1- el protocolo que sera similar a ambos lados del sistema, el interior y el exterior. 2- el canal de comunicación E2I y 3- el canal de comunicación I2E.

En el caso de la capa inferior o canal de comunicación, se puede disponer diferentes opciones para los canales E2I e I2E, según su finalidad. De esta manera el canal inductivo se usará para el sistema implantable, mientras que una opción mediante optoacopladores permite el desarrollo de una unidad monolítica del sistema completo que puede ser utilizada para experimentación o como test del sistema. Estas dos implementaciones serán transparentes a las capas superiores de manera que el mismo sistema pueda ser utilizado sin ninguna modificación y de esta manera simplificar el desarrollo del control o de la aplicación final.

Aunque estas observaciones marcan las ideas básicas en el desarrollo de un sistema de telemetría para aplicaciones biomédicas implantables enmarcado dentro del proyecto CyberHand, la finalidad de la investigación será el estudio de los sistemas inductivos para la transmisión de energía e información.

2.5.1 Canal Unidad Externa a Interna

El canal de comunicación de fuera a dentro (E2I) tiene dos funciones; la transmisión de energía para alimentar el implante y el envío de información para su programación y control.

Uno de los objetivos de la telemetría es alimentar el implante desde el exterior mediante la utilización de un enlace inductivo, que permita la transmisión de la energía requerida a través

2.5. SISTEMA DE TELEMETRÍA

del campo magnético. La energía que se necesita está en función del consumo total del circuito (estimulador, amplificadores de registro de señal ENG) y del circuito de telemetría que implementa el protocolo, la regulación de la alimentación y la transmisión-recepción. Normalmente la potencia requerida por una aplicación implantable está alrededor de los 50 a 100mW [60], aunque se puede encontrar algunos que consuman más o menos siempre en función de las especificaciones de la aplicación.

Dentro de las características de la telemetría la distancia a la que debe trabajar es un punto crítico, puesto que la eficiencia está estrechamente relacionada con la distancia entre la unidad externa y el implante a través del factor de acoplamiento k . Normalmente los sistemas inductivos de los implantes suelen trabajar con distancias entre 0,5cm - 3cm, lo que implica unos factores de acoplamiento que van de 0,01 a 0,1 [61, 62, 63, 64, 65, 66]; aunque normalmente se suele tomar como referencia $k = 0,05$.

También hace falta determinar la frecuencia que se utilizará para la modulación o frecuencia de la portadora. Ésta estará en función de las características del medio o entorno y de las necesidades de la comunicación como son tipo de modulación y velocidad de transmisión de datos. Dentro de las consideraciones del entorno, hay que tener en cuenta que el canal de comunicación E2I se utiliza para el envío de la energía y que habrá un campo electromagnético que debe transmitirse a través del cuerpo, por tanto, hay que considerar las características electromagnéticas y la profundidad de penetración del campo en función de la frecuencia y del tipo de tejido. Los estudios realizados al respecto determinan la conductividad, permeabilidad y la profundidad de penetración de un campo electromagnético en función de la frecuencia y del tipo de tejido (tabla 2.1) [67, 68], situando la frecuencia de trabajo para sistema de telemetría inductivos en el rango de 1 – 20MHz [68, 69, 70]. Otra consideración para escoger la frecuencia de trabajo es, si el sistema es bidireccional, en este caso la frecuencia de retorno será preferiblemente menor y múltiplo de la del canal directo para que los armónicos no interfieran y su síntesis sea más simple.

En el diseño del transmisor y receptor también hay dos factores importantes en cuanto a los dispositivos utilizados que son: 1- la bobina transmisora, 2- El amplificador transmisor y componentes parásitos como son las capacidades. Mientras que a frecuencias bajas el amplificador transmisor sera más óptimo para la transmisión de energía, se precisa de bobinas más grandes, lo que termina siendo un inconveniente. Por otro lado, frecuencias elevadas implica bobinas más pequeñas, que se verán más afectadas por los componentes parásitos que pudieran haber, aumentando la complejidad del transmisor para mantener la eficiencia.

Finalmente hay que considerar el tipo de modulación utilizado para realizar la comunicación estará en función de la velocidad de comunicación y del tipo de canal, si es el directo (E2I) o el de retorno (I2E). Algunos autores utilizan sistemas de codificación y modulación relativamente complejos con la finalidad de disponer un canal con una velocidad elevada, un ejemplo es la modulación Frequency Shift Keying (FSK) [71, 72] en la que se utilizan dos frecuencias para determinar el valor “0” o “1”, pero sólo son funcionales para sistemas con un ancho de banda considerable que implica una baja eficiencia en el sistema inductivo resonante para la transmisión de energía. Por otro lado, en la mayoría de casos la velocidad de transmisión de la

Frecuencia MHz	Hueso. Bajo contenido agua			Piel, músculo. Alto contenido agua		
	Constante dieléctrica relativa (ϵ_D)	Conductividad ρ_L ($\frac{\bar{v}}{m}$)	Profundidad penetración (cm)	Constante dieléctrica relativa (ϵ_D)	Conductividad ρ_L ($\frac{\bar{v}}{m}$)	Profundidad penetración (cm)
1				2000	0.4	91.3
10				160	0.62	21.6
27	20	10.9-43.2	159	113	0.61	14.3
40	14.6	12.6-52.8	118	97.3	0.69	11.2
100	7.45	19.1-75.9	60.4	71.7	0.88	6.66
200	5.96	25.8-94.2	39.2	56.5	1.28	4.79
300	5.7	31.6-107	32.1	54	1.37	3.89
433	5.6	37.9-118	26.2	53	1.43	3.57
750	5.6	49.8-138	23	52	1.54	3.18
915	5.6	55.6-147	17.7	51	1.6	3.04
1500	5.6	70.8-171	13.9	49	1.77	2.42
3000	5.5	96.4-213	11.2	47	2.21	1.7

Tabla 2.1: Propiedades electromagnéticas del tejido correspondiente a la piel, músculos y huesos, agrupados por su contenido de agua (alto, bajo).

2.5. SISTEMA DE TELEMETRÍA

información hacia el implante suele estar alrededor de los 100kbps [73] y el coste mayor es el de la eficiencia para la energía que es un factor crítico, sobretodo si el sistema externo se alimenta con baterías para poder ser portátil. Todo ello implica que el tipo de modulación ha de ser lo más simple posible y eficiente, permitir la transmisión de datos y facilitar la transmisión-recepción de energía. La opción más simple es la modulación por amplitud, On OFF Keying (OOK), las ventajas de este tipo de modulación son que la portadora es la componente frecuencial con mayor energía y es la frecuencia de resonancia del transmisor-receptor, por tanto se maximiza el canal de la alimentación a una sola frecuencia y no requiere de ajustes complejos que son inviables en un implante y segundo, las bandas laterales que contienen la información requieren un ancho de banda de 2 veces la velocidad de transmisión y por tanto el filtro resonante puede ser abrupto, lo que también mejora la transmisión-recepción de energía.

2.5.2 Canal de Unidad Interna a Externa

El canal de comunicación I2E, se utiliza como canal de retorno para el protocolo o para enviar la información del registro de señales nerviosas. En tal caso la velocidad requerida dependerá del número de canales, resolución y frecuencia de muestreo que para 4 canales de registro de 8 bits y una frecuencia de muestreo de 10kHz por canal, estará entre 500kbps y 1Mbps .

En este caso la potencia de transmisión está limitada por ser parte de la recibida desde la telemetría E2I y la complejidad por el área disponible. Aunque hay sistemas de comunicación que utilizan el mismo canal directo E2I como el de retorno mediante una modulación por carga (LSK) [74, 75], este tipo de modulación adolece de tener una velocidad de transmisión muy baja y de disminuir la eficiencia en la transmisión de potencia porque su funcionamiento se basa en producir un consumo que se pueda detectar en la unidad externa. Otra opción simple, al igual que para el canal E2I, vuelve a ser la OOK [76, 77, 78].

Como ya se ha dicho, la portadora utilizada para este canal ha de ser inferior a la del sentido E2I que para facilitar el diseño será un submúltiplo, permitiendo obtenerla directamente del canal E2I. Por otro lado, una modulación OOK, al ser la portadora de frecuencia baja y la velocidad de transmisión requerida elevada, hace que se deba considerar un transmisor con una carga que no esté sintonizada o que sea de orden 1, para evitar que el factor de calidad disminuya el ancho de banda. En el caso del receptor al estar situado en la unidad ETU, podrá ser más complejo, pero habrá que considerar el retardo de grupo, que es el factor que limita el ancho de banda. También, habrá que tener cuidado con las interferencias del transmisor del canal E2I que utilizará una portadora múltiplo y en la misma década lo que a la vez implicará diseñar filtros de orden elevado y más complejos.

2.5.3 Protocolo

La finalidad del protocolo es la transmisión de la información en ambos sentidos, lo que supone cumplir con ciertas necesidades como son:

- **Sincronización.** Para poder enviar información e interpretarla de forma coherente, ambas unidades han de conocer el inicio de un paquete y de esta manera interpretar sin error los datos transmitidos. Además ha de hacer posible mantener un flujo de datos constante en cualquiera momento que permita el control del implante. Con este objetivo el protocolo ha de implementar un sistema de sincronización de manera independiente y autónoma a la aplicación y al flujo de datos.
- **Detección de errores.** La transmisión de datos a través de la telemetría inductiva, no tiene porqué ser segura, puede tener errores y éstos han de ser detectados para evitar una programación inadecuada. Mientras que la corrección de datos es muy costosa, la detección puede ser muy óptima y de bajo coste, optándose por la implementación de un sistema de detección de errores que permita descartar datos erróneos y pedir una retransmisión de los mismos, acción que deberá implementar el protocolo de manera transparente para la aplicación y los datos transmitidos.
- **Optimización, simplicidad.** El sistema de telemetría ha de ser óptimo en transmisión de energía e información y a la vez lo más simple posible. Ésto es debido a que un sistema implantable adolece de tener la energía y el área limitados; por tanto el enlace ha de ser lo más óptimo posible.

Otra tarea dentro del protocolo de comunicación consecuencia de la alimentación adoptada por el implante, es la necesidad de transmitir energía a través de la telemetría inductiva, ya que el implante se alimenta desde el exterior hay que estar transmitiendo alguna señal con el objetivo de que pueda alimentarse. Esta señal puede ser la misma que se utiliza para el sincronismo para aprovechar la funcionalidad del mismo protocolo para la transmisión de la energía.

Una condición que deberá contemplar el protocolo es que ha de adaptarse a la velocidad de transmisión-recepción que no tiene que ser la misma puesto que los canales directo y de retorno tiene consideraciones diferentes y modificar la velocidad del canal es más costoso que el protocolo pueda tener velocidades diferentes.

Como resumen el sistema de telemetría ha de permitir la comunicación bidireccional y la transmisión de energía de la unidad externa al implante. La velocidad de comunicación que se requiere para el caso del enlace E2I es del orden de 100kbps mientras que para el enlace I2E será igual o superior a 500kbps . En cuanto a la potencia se pretende optimizar el transmisor/receptor a fin de conseguir una mayor eficiencia y una reducción de la complejidad del receptor por cuestiones de área.

Bibliografía

- [1] Development of a cybernetic hand prosthesis (cyberhand). ESPRIT Cyberhand project IST-2001-35094.
- [2] M. C. Carrozza et al. The Cyberhand: On The Design of a Cybernetic Prosthetic Hand Intended to be Interfaced to the Peripheral Nervous System. *Proc. of the 2003 IEEE/RSJ Intl. Conference on Intelligent Robots and Systems*, 2003.
- [3] D. Cotton, A. Cranny, N. White, P. Chappell, D. Cotton, A. Cranny, N. White, P. Chappell, and S. S. BeebyBeeby. Thick-Film Piezoceramic Slip Sensors for a Multifunctional Prosthetic Hand. *Proceedings of MEC 05 Integrating Prosthetics and Medicine*, 2005.
- [4] C. Pylatiuk, R. Oberle, H. Klosek, and S. SchultzSchultz. Preliminary Experience with Hydraulically Driven Hand Prostheses. *Proceedings of MEC 05 Integrating Prosthetics and Medicine*, 2005.
- [5] <http://www.ottobock.es/>, Septiembre 2006.
- [6] P. Dario, M.C. Carrozza, L.Beccai, C. Laschi, B. Mazzolai, A. Menciassi, and S. Micera. Design, Fabrication and Application of Biomimetic Sensors in Biorobotics. *IEEE Int Conf on Information Acquisition (ICIA)*, 2005.
- [7] A. Prochazka, M. Gauthier, M. Wieler, and Z. Kenwell. The Bionic Glove: An Electrical Stimulator Garment that Provides Controlled Grasp and Hand opening in Quadriplegia. *Arch. Phys. Med. Rehabil.*, 78:1–7, 1997.
- [8] M. Adams, V. Takes, M.R. Popovic, A. Bulsen, and V. Zivanovic. Restoration of Grasping Functions in Patienets with Quadriplegia. In *Proceedings of the International Functional Electrical Stimulation Society*, 2003.
- [9] Smith B., Peckham P.H., Keith M., and Roscoe D. An Externally Powered, Multichannel, Implantable Stimulator for Versatile Control of Paralyzed Muscle. *IEEE Trans. Biomech Eng.*, 34-7:499–508, 1987.
- [10] Hoshimiya N. and Handa Y. A Master-Slave type multichannel Functional Electrical Stimulation (FES) System for the Control of the Paralyzed Upper Extremities. *Automedica.*, 11:209–220, 1989.

- [11] J. Sacristan, D. Marin, A. Uranga, and M.T. Oses. Implantable Multichannel Neuromuscular Stimulator. In *7th Annual Conference of the International Functional Electrical Stimulation Society*, 2002.
- [12] B. Ziaie, M. D. Nardin, Anthony R. Coghlan, and K. Najafi. A Single-Channel Implantable Microstimulator for Functional Neuromuscular Stimulation. *IEEE Transactions on Biomedical Engineering*, 44 No. 10:909–920, October 1997.
- [13] *Model S88 Solid-State square Wave Stimulator; GRASS.*
- [14] L. S. Robblee and T. L. Rose. *Electrochemical Guideline for Selection of Protocols and Electrode Materials for Neural Stimulation*. Prentice Hall.
- [15] M. Sawan, F. Duval, M. Hassona, and MM. Elhilali. A New Transcutaneous Fullyprogrammable Neural Stimulator. *International Journal of Microcomputer Applications*, 13:142–147, 1994.
- [16] *Model SIU7 Photoelectric Stimulus Isolation Constant Current Unit; GRASS.*
- [17] J. D. Techer, S. Bernard, Y. Bertrand, G. Cathebras, and D. Guiraud. New Implantable Stimulator for the FES of Paralyzed Muscles. In *Solid-State Circuits Conference, 2004. ESSCIRC 2004. Proceeding of the 30th European*, 2004.
- [18] M. Warren, Jr. Grill, and J. T. Mortimer. The Effect of Stimulus Pulse Duration on Selectivity of Neural Stimulation. *IEEE Transactions on Biomedical Engineering*, 43:161–166, Feb 1996.
- [19] N. Accornero, G Bini, G. L. Lenzi, and M. Accornero. Selective Activation of Peripheral Nerve Fiber Groups of Different Diameter by Triangular Shaped Stimulus Pulses. *H. Physiologi*, 273:539–560, 1977.
- [20] A. Uranga and N. Rijkhoff. A Modified Pulse Shape for Selective Stimulation Using Anodal Block. In *6th Annual conference of the international FES Society*, 2001.
- [21] A. Uranga and N. Rijkhoff. Generation of New Waveforms to Achieve Anodal Block: A Computer Study. In *IFESS 2001: 7th Vienna International Workshop on Funtional Electrostimulation*, 2001.
- [22] T. Stieglitz, C. Seift, S. Schumachert, S. Brosst, K.-P.r Juenemannt, and J.-Uwe Meyer. Selective Activation of the Urinary Bladder with Quasitrapezoidal Pulses in Sacral Anterior Root Stimulation in the Dog. *19th international Conference - IEEE/EMBS*, pages 1807–1809, 1997.
- [23] Zi-Ping Fang and J.T. Mortimer. Selective Activation of Small Motor Axons by Quasitrapezoidal Current Pulses. *IEEE Transactions on Biomedical Engineering*, 38:168–174, 1991.
- [24] W.M. Grill and J. T. Mortimer. Inversion of the Current-Distance Relationship by Transient Depolarization. *IEEE Transactions on Biomedical Engineering*, 44:1–9, Jan 1997.

-
- [25] S. Boyer, M. Sawan, M. A.I Gawad, S. Robin, and M. M. Elhilali. Implantable Selective Stimulator to Improve Bladder Voiding: Design and Chronic Experiments in Dogs. *IEEE Transactions on Rehabilitation Engineering*, 8, No 4:464–470, 2000.
- [26] P. C. Loizon. Mimicking the Human Ear: An Overview of Signal-Processing Strategies for Converting Sound into Electrical Signals in Cochlear Implants. *IEEE Signal processing Magazine*, pages 101–130, 1998.
- [27] P. C. Loizou. Introduction to Cochlear Implants. *IEEE Engineering in Medicine and Biology*, pages 32–42, 1999.
- [28] G. Glark. The University of Melbourne-Nucleus Multi-Electrode Cochlear Implant. *Advances in Oto-Rhino-Laryngology*, 38:1–189, 1987.
- [29] R. Schindler and D. Kessler. Preliminary Results with the Clarion Cochlear Implant. *Laryngoscope*, 102:1006–1013, 1992.
- [30] S. C. DeMarco, W. Liu, P. R. Singh, G. Lazzi, M. S. Humayun, and J. D. Weiland. An Arbitrary Waveform Stimulus Circuit for Visual Prostheses Using a Low-Area Multibias DA. *IEEE Journal of Solid-State Circuits*, VOL. 38(NO. 10):1679, October 2003.
- [31] Arthur C. Guyton. *Anatomia y fisiologia del sistema nervioso*. Editorial Medica Panamericana, 1994.
- [32] M. K. Haugland and T. Sinkjaer. Cutaneous Whole Nerve Recordings Used for Correction of Footdrop in Hemiplegic Man. *IEEE Transactions on Rehabilitation Engineering*, 3, No 4:307–317, 1995.
- [33] J.J. Abbas et al. *The Biomedical Engineering Handbook*. CRC Press, Inc, 1995.
- [34] J. Sacristán and M.T. Osés. Amplifier Structure for Neural Signal Recording. *IFESS*, 2002.
- [35] Ch. Pflaum, R.R. Riso, and G. Wiesspeiner. Performance of Alternative Amplifier Configurations for Tripolar Nerve Cuff Recorded ENG. *18th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*, pages 375–376, 1996.
- [36] M. Rahal, J. Winter, J. Taylor, and N. Donaldson. An Improved Configuration for the Reduction of EMG in Electrode Cuff Recordings: A Theoretical Approach. *IEEE Transactions on Biomedical Engineering*, 47, no 9:1281–1284, Sep 2000.
- [37] I. F. Triantis, A. Demosthenous, and N. Donaldson. On Cuff Imbalance and Tripolar ENG Amplifier Configurations. *IEEE Transactions on Biomedical Engineering*, 52, no 2:314–320, Feb 2005.
- [38] L.N.S. Andreasen and J. J. Struijk. On the Importance of Configuration and Closure of Nerve Cuff Electrodes for Recording. *Proceedings of the 20th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*, 20:3004–3007, 1998.
-

- [39] J. J. Struijk, M. Thomsen, J. O. Larsen, and T. Sinkjaer. Cuff Electrodes for Long-Term Recording of Natural Sensory Information. *IEEE Engineering in Medicine and Biology*, pages 91–98, Jun 1999.
- [40] Tayfun Akin, Khalil Najafi, Richard H. Smoke, and Robert M. Bradley. A Micromachined Silicon Sieve Electrode for Nerve Regeneration Applications. *IEEE Transactions on Biomedical Engineering*, 41 No.4:305–313, April 1994.
- [41] K. Yoshida and R. B. Stein. Characterization of Signals and Noise Rejection with Bipolar Longitudinal Intrafascicular Electrodes. *IEEE Transactions on Biomedical Engineering*, 46, no 2:226–234, Feb 1999.
- [42] M. Sahin and D. M. Durand. An Interface for Nerve Recording and Stimulation with Cuff Electrodes. *IEEE/EMBS*, pages 2004–2005, Oct 1997.
- [43] A. C. Metting van Rijn, A. Peper, and C.A. Grimbergen. High-Quality Recording of Bioelectric Events. *Medical and Biological Engineering and Computing*, pages 433–440, Jul 1991.
- [44] W. Timothy Holman and J. Alvin Connelly. A Compact Low Noise Operational Amplifier for a 1.2 um Digital CMOS Technology. *IEEE Journal of Solid-State Circuits*, 30, no 6:710–714, June 1995.
- [45] R. Rieger, J. Taylor, and N. Donaldson. Low-Noise Preamplifier Design for Nerve Cuff Electrode Recording Systems. *IEEE Journal of Solid-State Circuits*, pages V–193–196, May 2002.
- [46] R. Rieger, J. Taylor, A. Demosthenous, N. Donaldson, and P. J. Langlois. Design of a Low-Noise Preamplifier for Nerve Cuff Electrode Recording. *IEEE Journal of Solid-State Circuits*, VOL. 38(NO. 8):1373–1379, August 2003.
- [47] A. Demosthenous, J. Taylor, I. F. Triantis, R. Rieger, and N. Donaldson. Design of an Adaptive Interference Reduction System for Nerve-Cuff Electrode Recording. *IEEE Transactions on Circuits and Systems I*, VOL. 51(NO. 4):629–639, April 2004.
- [48] J. H. Nielsen and T. Lehmann. An Implantable CMOS Amplifier for Nerve Signals. In *IEEE International Conference on Electronics, Circuits and Systems*, volume 3, pages 1183–1186, Sept. 2001.
- [49] R.S. Ananth and E. K. Lee. Design of a low-power, implantable electromyogram amplifier. *IEEE ISCAS 2004*, IV:9–12, 2004.
- [50] R. R. Harrison and C. Charles. A Low-Power Low-Noise CMOS Amplifier for Neural Recording Applications. *IEEE Journal of Solid-State Circuits*, VOL. 38(NO. 6):958, June 2003.
- [51] T. Horiuchi, T. Swindell, D. Sander, and P. Abshire. A Low-Power CMOS Neural Amplifier with Amplitude Measurements for Spike Sorting. *IEEE ISCAS 2004*, IV:29–32, 2004.

-
- [52] P. Mohseni and K. Najafi. A Fully Integrated Neural Recording Amplifier With DC Input Stabilization. *IEEE Transactions on Biomedical Engineering*, Vol. 51(No. 5):832–837, May 2004.
- [53] P. Mohseni and K. Najafi. A Low Power Fully Integrated Bandpass Operational Amplifier for Biomedical Neural Recording Applications. In *Proceedings of the Second Joint EMBS/BMES Conference*, October 2002.
- [54] P. Mohseni, K. Najafi, S. J. Eliades, and X. Wang. Wireless Multichannel Biopotential Recording Using an Integrated FM Telemetry Circuit. *IEEE Transactions on Neural Systems and Rehabilitation Engineering*, 13(3):263–271, Sep 2005.
- [55] Akin T., Najafi K., and Bradley R.M. An Implantable Multichannel Digital Neural Recording System For A Micromachined Sieve Electrode. *Solid-State Sensors and Actuators and Eurosensors IX Transducer*, 1995.
- [56] Olsson, R.H.I.I.I. Gulari A.N., and Wise K.D. A fully-integrated bandpass amplifier for extracellular neural recording. In Conference Proceedings., editor, *First International IEEE EMBS Conference on Neural Engineering*, pages 165– 168, March 2003.
- [57] A. Uranga, X. Navarro, and N. Barniol. Integrated CMOS Amplifier for ENG Signal Recording. *IEEE Transactions on Biomedical Engineering*, 51 no 12:2188–2194, Dec 2004.
- [58] J. H. Nielsen and E. Bruun. An Implantable CMOS Front-End System for Nerve-Signal Sensors. *Analog Integrated Circuits and Signal Processing*, 46:7–15, 2006.
- [59] J. Sacristan, D. Marin, A. Uranga, and M.T. Oses. Implantable Multichannel Neural Stimulator. *IFESS*, 2002.
- [60] M. Sehil, M. Sawan, and A. Khouas. Modeling Efficient Inductive power Transfer Required to Supply Implantable Devices. In *10th Annual Conference of the International FES Society*, 2005.
- [61] C. M. Zierhofer and E. S. Hochmair. High-Efficiency Coupling-Insensitive Transcutaneous Power and Data Transmission Via Inductive Link. *IEEE Transactions on Biomedical Engineering*, 37, no 7:716–722, July 1990.
- [62] C. Sauer, M. Stanacevic, G. Cauwenberghs, and N. Thakor. Power Harvesting and Telemetry in CMOS for Implanted Devices. *IEEE Transactions on Circuits and Systems I*, 52, no. 12,:2605–2613, December 2005.
- [63] N.N. Donaldson and T.A. Perkins. Analysis of Resonant Coupled Coils in The Design of Radio Frequency Transcutaneous Links. *Medical & Biological Engineering & Computing*, 21:612–627, September 1983.
- [64] E.S. Hochmair. System Optimization for Improved Accuracy in Transcutaneous Signal and Power Transmission. *IEEE Trans. on Biomedical Engineering*, BME-31,NO 2:177–186, Feb 1984.
-

- [65] Douglas C. Galbraith, Mani Soma, and Robert L. White. A Wide-Band Efficient Inductive Transdermal Power and Data Link with Coupling Insensitive Gain. *IEEE Transactions on Biomedical Engineering*, BME-34 NO 4:265–275, 1987.
- [66] W. H. Ko, S. P. Liang, and C. D. F. Fung. Design of Radio-Frequency Powered Coils for Implant instruments. *Med & Biol Eng & Comput.*, pages 634–640, 1977.
- [67] H.P. Schwan. *Electrical Properties of Tissues and Cell Suspensions*. Biological and Medical Physics; Academic Press, 1957.
- [68] J. Parramon i Piella. *Energy Management, Wireless and System Solutions for Highly Integrated Implantable Devices*. PhD thesis, Universitat Autònoma de Barcelona, Desembre 2001.
- [69] E. Hochmair. System Optimization for Improved Accuracy in Transcutaneous Signal and Power Transmission. *IEEE Transaction on Biomedical Engineering*, BME-31,n'2, 1984.
- [70] T. Takura, H. Ishiai, F. Sato, H. Matsuki, and T. Sato. Basic Evaluation of Signal Transmission Coil in Transcutaneous Magnetic Telemetry System for Artificial Heart. *Magnetics Conference, 2005. INTERMAG Asia 2005. Digests of the IEEE International*, pages 1143–1144, 2005.
- [71] M. Ghovanloo and K. Najafi. A High-Rate Frequency Shift Keying Demodulator Chip for Wireless Biomedical Implants. In Proceedings ISCAS 2003, editor, *ISCAS Conference*, pages V45–48, 2003.
- [72] P.R. Troyk and G.A. DeMichele. Inductively-Coupled Power and Data Link for Neural Prostheses using a Class-E Oscillator and FSK Modulation. In Proceedings of the IEEE EMBS, editor, *25 Annual International Conference of the IEEE EMBS*, September 2003.
- [73] C-C Tsai, S-B Dai, W-T Lee, and T-Y Lee. The RF Circuit Design for Magnetic Power and Data Transmission.
- [74] Z. Tang, B. Smith, J. H. Schild, and P. H. Peckham. Data Transmission from an Implantable Biotelemetry by Load-Shift Keying Using Circuit Configuration Modulator. *IEEE Transactions on Biomedical Engineering*, 42 NO 5:524–528, May 1995.
- [75] Bashirullah R., Liu W., Ji Y., Kendir A., Sivaprakasam M., Wang G., and Pundi B. A Smart Bi-directional Telemetry Unit for Retinal Prosthetic Device. In Proceedings of the ISCAS, editor, *ISCAS 2003*, pages V5–8, 2003.
- [76] J.F. Gervais, J. Coulombe, F. Mounaim, and M. Sawan. Bidirectional High Data Rate Transmission Interface for Inductively Powered Devices. *CCECE*, pages 167–170, May 2003.
- [77] Y. Hao and K. Najafi. Circuitry for a Wireless Microsystem For Neural Recording Microprobes. In Proceedings of the EMBS, editor, *International Conference on EMBS*, volume vol.1, pages 761–764, 2001.

- [78] S.Y. Lee, S.-Ch. Lee, and J. J. Chen. VLSI Implementation of Wireless Bi-directional Communication Circuits for Micro-stimulator. In Proceedings ISCAS 2003, editor, *ISCAS Conference*, pages V-57-60, 2003.

Sistema de Estimulación

EN este capítulo se describen los bloques de un estimulador y las características para que sea integrable, todo ello, con el objetivo de poder ser utilizado como la base para la investigación de un sistema implantable de estimulación y/o registro con telemetría. Se consideran aspectos como área, consumo, funcionalidad y además, que sirva para probar diferentes tipos de estímulos que mejoren las prestaciones de los sistemas implantables. Se describe el diseño y la caracterización eléctrica en laboratorio.

3.1 Estructura del estimulador

Un estimulador eléctrico se compone de diferentes bloques totalmente diferenciables que estarán caracterizados por la funcionalidad final del sistema que se quiera desarrollar. Algunas de las características que los definen son el número de canales, tipo de estimulación (tensión o corriente), forma de onda, electrodos y rango de impedancias que pueden utilizarse [1]. El diseño del estimulador propuesto se basa en los bloques mostrados en la fig. 3.1 y que son:

1. **Módulo de Control Digital (MCD):** Engloba todo el bloque digital que controla el estimulador. Implementa una interficie hacia el exterior que se conecta a un Bus (serie o paralelo) por el que se comunicará con el control externo o el sistema de telemetría. A la vez tendrá todos los módulos necesarios para el control de todas las partes que componen el estimulador, fuentes de corriente, etapas de salida, etc.
2. **Módulo Analógico del Estimulador (MAE):** Está constituido por todos los componentes analógicos que proporcionan la corriente de salida del estimulador, tanto el conversor digital-analógico (DAC), como los espejos de corriente, etapa de salida, etc. Esta etapa deberá diseñarse en concordancia con la especificaciones de los electrodos y rangos de trabajo de las estimulaciones, definiéndose la corriente mínima y máxima, bidireccionalidad de la corriente a través del electrodo y rango de tensión que estarán en función de la impedancia del electrodo.

3.1. ESTRUCTURA DEL ESTIMULADOR

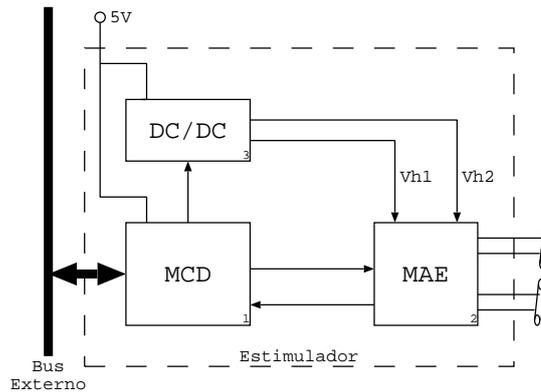


Figura 3.1: Estructura de bloques simplificada del estimulador. Se compone de tres grandes bloques totalmente diferenciables, el control digital (MCD), la salida de estimulación (MAE) y los reguladores necesarios para la alimentación (DC/DC).

Aunque este bloque no tiene ningún control digital, si que incluye los dispositivos o drivers necesarios para poder controlar los transistores de potencia utilizados en las etapas de salida. Adicionalmente, en este bloque se encuentra la interficie analógica para realizar una medida de la impedancia simple, que permita determinar si el electrodo se encuentra en buen estado con el paso del tiempo.

3. Reguladores de tensión (DC/DC): Son los encargados de proporcionar las tensiones necesarias para el funcionamiento del estimulador. Serán utilizados en la etapa de salida, para su funcionamiento interno y para la generación de la corriente de estimulación.

Este estimulador no pretende ser un sistema implantable independiente, sino la base para poder realizar un implante, de ahí que el control digital tenga una interficie hacía el exterior y no implemente un protocolo de comunicación que pudiera ser útil para una telemetría inductiva. Éste circuito deberá ir acompañado de otro dispositivo para ser una aplicación final, puesto que será incapaz de autocontrolarse ni de realizar una comunicación inteligente tolerable a fallos.

El objetivo es disponer de un dispositivo autónomo en la función de estimulación mientras que se optimiza por requerir una tecnología que pueda soportar tensiones relativamente elevadas. Así el dispositivo que lo controle, como puede ser un sistema de telemetría, podría estar implementado con una tecnología más adecuada y no requerir las características de alta tensión como en el caso del estimulador. Ésto permitirá disponer del propio estimulador, que podrá ser reutilizado en diferentes aplicaciones y un control o sistema de telemetría independiente y útil para otros desarrollos.

La estructura y bloques propuestos, control digital, salida analógicas y reguladores, permite tener un estimulador que no requiere ningún otro dispositivo externo para su funcionamiento y que se puede controlar externamente, permitiendo optimizar el área y consumo del sistema final.

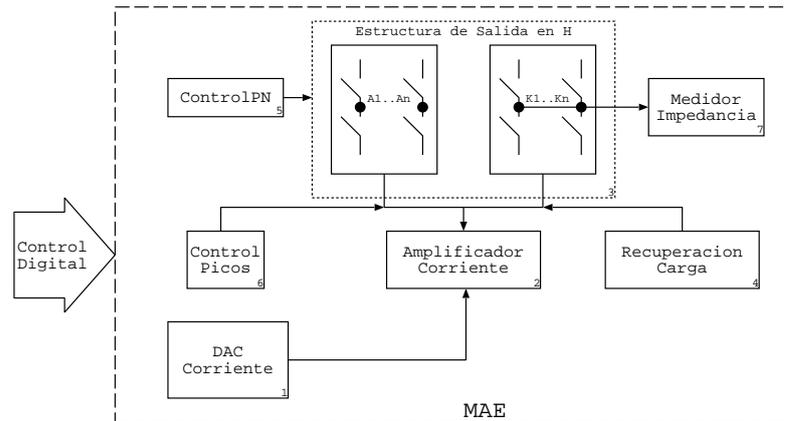


Figura 3.2: Esquema simplificado del bloque analógico de salida (MAE) del estimulador propuesto.

3.2 Módulos Analógicos del Estimulador

El bloque analógico es la parte del estimulador que propiamente genera la estimulación. Es básicamente una fuente de corriente capaz de producir pulsos en ambos sentidos a través del electrodo. Los elementos que lo constituyen se muestran en la fig. 3.2 y que son:

1. DAC: Es un conversor digital analógico cuya salida es en corriente y proporciona la base que posteriormente será escalada para obtener la corriente de estimulación.
2. Amplificador de corriente: Son espejos de corriente que proporcionan una multiplicidad a la corriente generada por el DAC para producir la estimulación. Ésto permite tener más rango de estimulación en función de las escalas de proporcionalidad aquí implementadas.
3. Etapa de salida: Es una estructura de transistores en formán de H, permitiendo generar corriente en ambos sentidos del electrodo, lo que hace posible la generación de estímulos bifásicos.
4. Recuperación de carga: Este bloque permite realizar una recuperación de carga exponencial a través de las capacidades de desacoplo y la resistencia del electrodo. Ésto es útil para asegurar una recuperación total de la carga inyectada.
5. Medidor de impedancia: Es un módulo que permite realizar una medida de la impedancia del electrodo.
6. ControlPN: Este bloque se encarga de generar las señales que controlan los transistores utilizados en la etapa de salida. Proporcionan las señales de control con un nivel suficientemente elevado y transiciones rápidas para proporcionar una respuesta rápida de la salida.

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR

7. **ControlPicos:** Es un circuito que, junto a una secuencia de activación de la salida, minimiza los picos de corrientes que se producen en los interruptores MOS al activarlos y desactivarlos. Es necesario porque según el rango de corriente de salida, el pico producido por el MOS, puede proporcionar una carga adicional similar a la producida por la estimulación, lo que produciría un error en la carga inyectada.

El estimulador se controlará a partir del convertor DAC, que proporcionará la corriente de referencia para la estimulación. Ésta es escalada por el amplificador para proporcionar la salida de estimulación, se aplica al electrodo a través de la etapa de salida, formada por un puente en H y realizada con transistores en configuración de interruptor. Para evitar que la activación de los transistores que forman la estructura en H puedan introducir cargas y modificar la estimulación esperada, se ha incluido un control de picos que, junto a una secuencia de activación reducen los picos de corriente. A fin de evitar una carga acumulada como consecuencia de los pequeños errores de corriente que se irían acumulando indefinidamente, se ha incluido una recuperación de carga exponencial que permite recuperar toda la carga acumulada. Ésta se puede activar al final de una estimulación o periódicamente como si se tratara de otra estimulación.

Con el objetivo de optimizar área, consumo y considerando que no se pueden producir estimulaciones simultáneas en varios canales, se ha dispuesto la utilización de la misma fuente de corriente de estimulación para todos los canales; de esta manera, sólo se dispone de un convertor y amplificador de corriente, que son en sí los bloques que generan la corriente de estimulación.

El convertor (DAC) utilizado en el estimulador se ha diseñado con la finalidad de adaptarlo a las necesidades mínimas requeridas, se trata de un convertor de 6 bits más 2 bits para las escalas. Ésto permite obtener una respuesta muy lineal y un rango de corriente amplio que permite utilizar el estimulador con diferentes electrodos en función de las necesidades. Así por ejemplo, con electrodos sieve o life [2, 3] que están localizados cerca del nervio, las corrientes requeridas son muy pequeñas, mientras que para electrodos cuff [4, 5] en el que el electrodo está fuera del nervio, las corrientes de estimulación son mayores.

3.2.1 DAC

Aunque la corriente se genera directamente por la etapa de amplificación de corriente que escala una corriente de referencia, ésta debe ser generada en función de un control digital, por tanto, se requiere un convertor digital analógico que generará la corriente de referencia. Aunque la tecnología dispone de convertidores DAC de librería, la salida es en tensión y sería necesario un convertor de tensión a corriente, por tanto, se opta por el diseño de un convertor optimizado para la aplicación en concreto y que proporcione directamente la corriente, lo que minimiza el área y consumo requerido.

En la fig. 3.3 se ve un esquema simplificado del convertor propuesto. Se basa en un conjunto de fuentes de corriente en configuración cascode realizadas a partir de espejos relativos a una

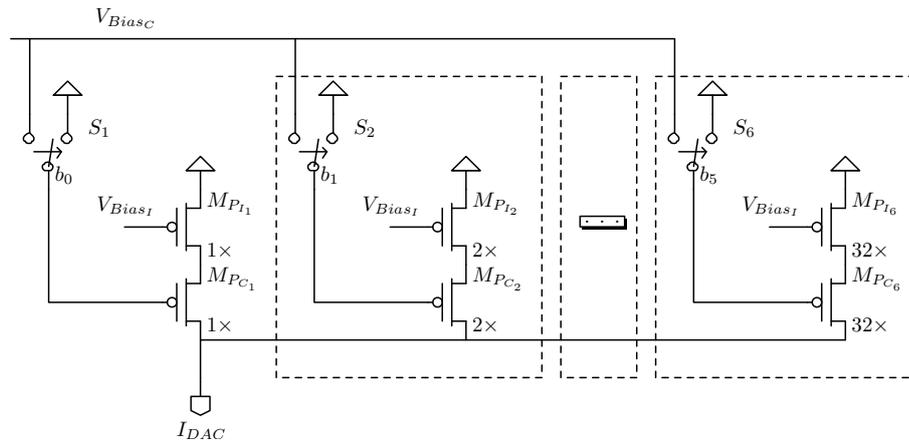


Figura 3.3: Esquema simplificado del de corriente utilizado para generar la corriente de referencia de la estimulación.

tensión de referencia fija (V_{Bias_I}) que a la vez está relacionada con una referencia de $2\mu A$. Las fuentes de corriente se realizan con los transistores M_{P_i} , mientras que el transistor M_{P_C} tiene dos finalidades: 1- hace de interruptor, activando o desactivando la fuente de corriente, 2- es el encargado de la configuración cascode al estar fijado por otra tensión de referencia V_{Bias_C} .

Al realizar las fuentes de corriente con la activación a través del transistor cascode (M_{P_C}), se obtiene la ventaja de que los picos de corriente producidos por la creación del canal en la activación se ven reducidos porque la corriente se fija por la fuente (M_{P_i}). A la vez el transistor cascode (M_{P_C}), si se mantiene la proporcionalidad entre el tamaño y la corriente que circula por cada uno de las ramas de los bits, disminuirá el error debido a la g_{ds} de los transistores que hacen de fuente de corriente, ya que todos ellos verán la misma relación de tamaño.

Para evitar que la puerta del transistor cascode (M_{P_C}) esté flotando cuando no está activo, se ha dispuesto el interruptor (S) que sitúa la puerta a alimentación, evitando cualquier paso de corriente.

3.2.2 Amplificador de corriente

Aunque la etapa de salida formada por una estructura en H, permite hacer circular la corriente de estimulación en ambos sentidos por el electrodo, ésta se genera a través de unos amplificadores y de una corriente base o de referencia (I_{DAC}), que proviene del conversor digital analógico (DAC). Con el objetivo de tener un rango que pueda ser utilizado para un mayor número de aplicaciones y diferentes electrodos, se ha dispuesto que la corriente de referencia sea amplificada por un factor 1, 5, 10, 50.

Un esquema de los amplificadores de corriente se puede ver en la fig. 3.4. Esta estructura basada en espejos de corriente, en el que se escala los transistores de referencia del espejo o los de la salida, permite 4 escalados. Para realizar la escala más baja (Escala0) se utiliza una relación

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR

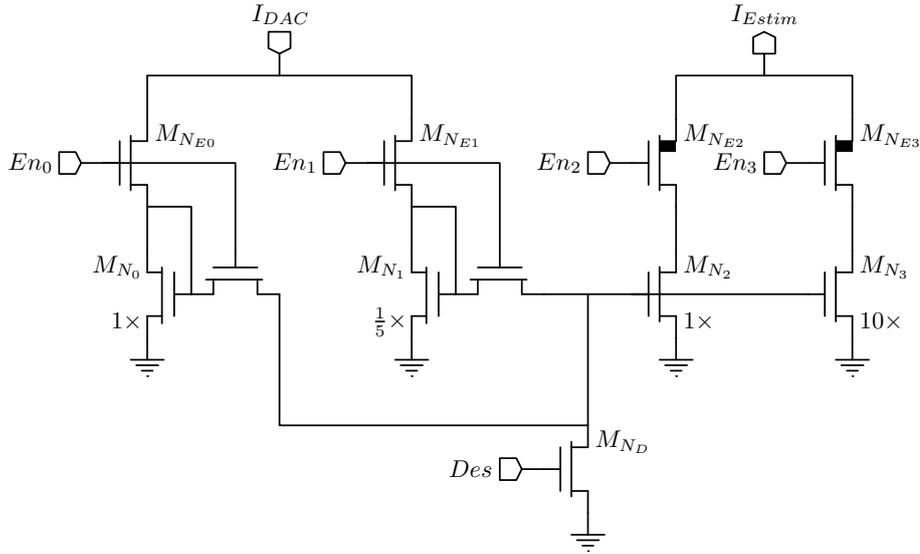


Figura 3.4: Esquemático simplificado del amplificador de corriente del estimulador. Proporciona 4 escalas con un factor de multiplicidad referenciado a la corriente I_{DAC} de 1, 5, 10, 50.

1 : 1 entre la entrada y la salida, por lo que las señales a utilizar serán $En_{[0,1,2,3]} = [1, 0, 1, 0]$. Para la escala (Escala1) se utiliza el transistor M_{N1} en la referencia, éste tiene una relación 5 : 1 con M_{N0} , por lo que la corriente de salida utilizando el mismo transistor de la Escala0 será 1 : 5, en este caso las entradas deberán ser $En_{[0,1,2,3]} = [0, 1, 1, 0]$.

Para las dos escalas superiores, el escalado se realiza incluyendo a la salida el transistor M_{N3} de manera que los dos transistores de salida se encuentran activados. La relación con M_{N0} es de 1 : 9, que junto a la corriente de M_{N2} proporciona una relación para la escala (Escala2) de 1 : 10. En este caso, las entradas de control deberán ser $En_{[0,1,2,3]} = [1, 0, 1, 1]$. En la escala superior se utiliza el transistor M_{N1} para realizar la referencia, por lo que el escalado de la corriente de salida tiene una relación de 1 : 50 y las señales de control valdrán $En_{[0,1,2,3]} = [0, 1, 1, 1]$.

A fin de minimizar cualquier paso de corrientes por $M_{N2,3}$ cuando no hay salida y evitar cualquier problema a la hora de la activación, se dispone el transistor M_{ND} que sitúa las puertas de los espejos de salida a tierra y se desactivan todos los interruptores que determinan la ganancia $En_{[0,1,2,3]} = [0, 0, 0, 0]$.

Si se consideran las especificaciones de resolución y rango del convertor junto a las escalas del amplificador de salida, el estimulador tendrá las especificaciones mostradas en la tabla 3.1, y podrá ser utilizado con diferentes electrodos que requieran corrientes que van de $\sim \mu A$ hasta los $\sim mA$.

Escala	Multiplicidad	Rango de corriente μA	Resolución μA
0	1	2-63	2
1	5	10-315	10
2	10	20-630	20
3	50	100-3150	100

Tabla 3.1: Características de las corrientes de estimulación

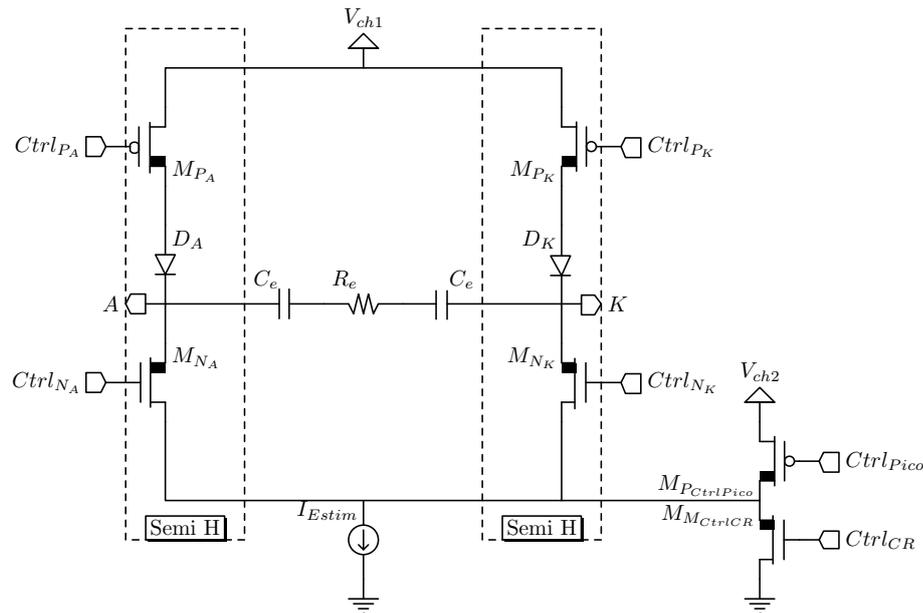


Figura 3.5: Esquemático simplificado de la estructura en H utilizada en la etapa de salida del estimulador para proporcionar pulsos de corrientes bifásicos.

3.2.3 Etapa de salida

La etapa de salida es la encargada de aplicar la corriente de estimulación de manera que pueda ser posible la estimulación en ambos sentidos del electrodo. Para realizar esta tarea y con el objetivo de simplificar, optimizar y permitir el máximo de versatilidad posible, se ha dispuesto del circuito mostrado esquemáticamente en la fig. 3.5 [6, 7, 8]

Se basa en una estructura de puente en H en la que el electrodo se dispone entre los dos lados y la corriente de estimulación se fija por I_{Estim} y que es generada por los amplificadores de corriente de la fig. 3.4. Los transistores que forman el puente ($M_{P_{A,K}}$, $M_{N_{A,K}}$) son simples interruptores, de manera que deberán tener la menor resistencia posible, lo que a su vez significa que cuanto más anchos sean mejor será la respuesta y tendrán menos caída de tensión permitiendo mayor rango de salida.

La estructura en H permite hacer circular dicha corriente en ambos sentidos a través del

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR

electrodo R_e en función de los transistores que estén activados. Así, si los transistores activos son M_{P_A} , M_{N_K} , la corriente va del ánodo al cátodo, mientras que si están activados M_{P_K} , M_{N_A} la corriente va del cátodo al ánodo. Una de las ventajas claras de esta topología es que optimiza recursos, puesto que se utiliza una sola fuente de corriente para ambos sentidos, pero la ventaja principal es que disminuye el error entre los dos sentidos de la corriente porque se utiliza la misma fuente. Ésto es de suma importancia puesto que dejar una carga acumulada puede producir daños en el paciente.

Otra opción que permite mayor versatilidad al estimulador, es que todos los terminales de todos los electrodos tienen una estructura de semiH conectadas a la misma fuente de corriente. Las semiH's son las que se seleccionan y/o se controlan de manera independiente para la estimulación, lo que permite realizar estimulaciones entre un ánodo y un cátodo de electrodos diferentes. Ésto permite utilizar un electrodo cuff con varios terminales o puntos de estimulación y añadir un cierto grado de selectividad al estimular combinando los terminales del electrodo [9].

Aunque la estimulación se realiza por corriente hay que considerar que el electrodo tiene una impedancia, por tanto se hace necesario disponer de un voltaje de alimentación que estará en función de la máxima corriente y del valor de la impedancia del electrodo. Para ello la etapa de salida se implementa con transistores de potencia que permitirán disponer de un rango útil de tensión de estimulación determinado por la tensión máxima permitida por la tecnología.

Para proteger al paciente en caso de que haya un problema en la salida y con el objetivo de limitar la corriente en continua, se disponen condensadores C_e en la salida del estimulador a ambos lados del electrodo. El incluir estos condensadores hay que tener en cuenta que cuando se estimule éstos se cargaran y que la corriente que circula estará limitada por la amplitud, duración del pulso, impedancia del electrodo y por la alimentación de la etapa de salida (V_{ch1}) que estará en función del tipo de electrodo utilizado [10].

Otra consideración a realizar al tener las capacidades, es consecuencia de la estructura propuesta. Las capacidades se cargarán con una tensión determinada durante el semiciclo positivo (M_{P_A} activo); en el siguiente, cuando la corriente deberá ser en el sentido contrario, al conectarse el transistor M_{P_K} , hará que la tensión en el ánodo sea de valor superior al de la alimentación. Puesto que los transistores de potencia disponen de diodos parásitos en inversa y en paralelo entre drenador y surtidor, éstos se pondrían en conducción haciendo que la corriente de estimulación no fuera la deseada o acumulando una carga en el condensador que limitaría el buen funcionamiento. Para evitar una circulación de corriente a través del transistor $M_{P_{A,K}}$ cuando se encuentren desactivados se disponen unos diodos D_A , D_K en sentido normal de la corriente, naturalmente éste deberá tener la tensión de ruptura superior a la tensión de alimentación V_{ch1} , para evitar se dañe o circule corriente a través de él.

Adicionalmente a la recuperación de carga de manera controlada durante el segundo semiciclo de la estimulación, se dispone de un tipo de recuperación exponencial. Esta recuperación de carga se realiza cortocircuitando los extremos del electrodo a través de las capacidades. Si el tiempo que permanece cortocircuitado es suficiente entonces se asegura una total recuperación

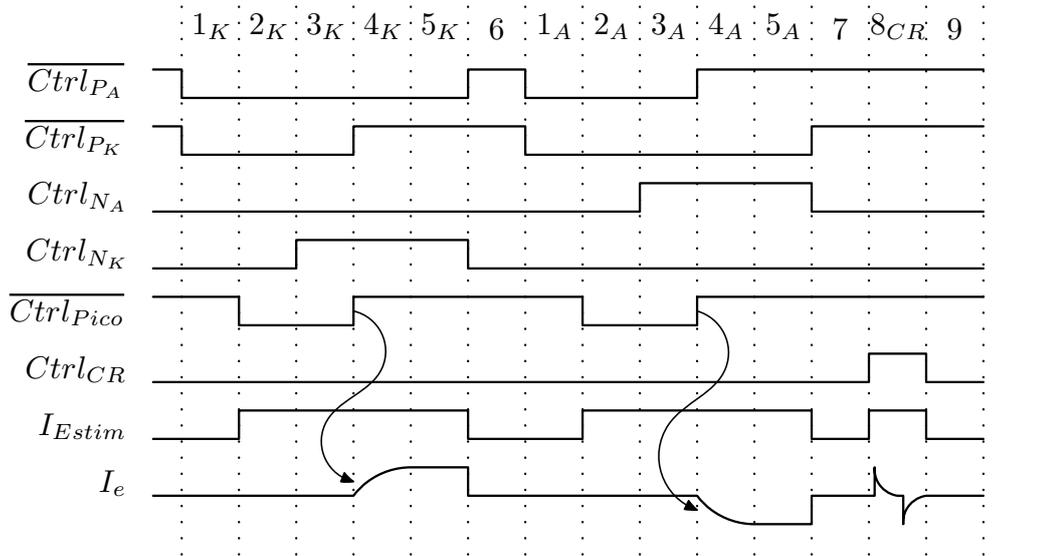


Figura 3.6: Este cronograma muestra los pasos y estados de los controles para los transistores que implementan la salida del estimulador (fig. 3.5).

de carga. Para realizar el cortocircuito se utilizan ambos transistores $M_{NA,K}$ activados al mismo tiempo de manera que se dispone de un circuito RC realizado con la resistencia del electrodo (R_e) y las capacidades de desacoplamiento (C_e) que se descargaran. La constante de tiempo está determinada por la resistencia del electrodo y la de los transistores junto a las capacidades de desacoplamiento utilizadas. En este caso, la corriente circula entre extremos de los electrodos y proviene de las cargas acumuladas en las capacidades, con lo que la corriente I_{Estim} no interviene en el proceso. Para poder activar los transistores y como $I_{Estim} = 0$ se hace necesario incluir el transistor $M_{N_{CtrlCR}}$, que polarizará a los transistores $M_{NA,K}$ para su activación. Nótese que el transistor $M_{N_{CtrlCR}}$ no requiere área porque no pasa corriente a través de él, no obstante éste debe ser de potencia para poder soportar las posibles tensiones elevadas que pueden aparecer durante una estimulación.

Otro problema asociado a los interruptores MOS es el debido a la creación del canal. Cuando se activa un transistor MOS la creación del canal hace que aparezca un pico de corriente, que aun siendo de corta duración dependiendo del tamaño del dispositivo y la corriente de estimulación, puede ser tan grande como la propia estimulación. Para reducir este efecto, difícil de controlar, se tiene un transistor $M_{P_{CtrlPico}}$ y una secuencia de activación que reduce notablemente la aparición del pico a través del electrodo. La idea es activar los transistores que intervienen en la estimulación, sin la creación de un camino a través del electrodo, para seguidamente activar el camino hacia el electrodo con la corriente de estimulación previamente fijada, haciendo que la propia fuente de corriente evite la aparición de un pico.

Con todo ello la secuencia que requieren todos los transistores para realizar una estimulación se puede ver en el cronograma de la fig. 3.6 que son:

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR

- 1_K : Activación de M_{P_A} y de M_{P_K} . Se activan los dos transistores PDMOS, aunque no circula corriente a través del electrodo porque no hay ningún camino de corriente, ya que los transistores $M_{N_{K,A}}$ se encuentran desactivados.
- 2_K : Activación I_{Estim} y de $M_{P_{CtrlPico}}$. Se activa la fuente de corriente de estimulación y el transistor $M_{N_{K,A}}$ aun sigue desactivado, por lo que no circula corriente por el electrodo. También se activa el transistor $M_{P_{CtrlPico}}$ derivando la corriente de estimulación directamente hacia alimentación. Ésto permite fijar bien la corriente que será utilizada para la estimulación y evita se cree el canal de los transistores $M_{N_{K,A}}$, por tanto, no habrá corriente de estimulación.
- 3_K : Activación de $M_{N_{K,A}}$. En este paso se polariza la puerta para que el transistor esté activado, no obstante, el canal no se crea porque el transistor $M_{P_{CtrlPico}}$ hace circular toda la corriente hacia la alimentación y no permite que el transistor $M_{N_{K,A}}$ se polarice, por tanto el canal aun no se ha creado y no hay camino hacia el electrodo.
- 4_K : Desactivación de $M_{P_{CtrlPico}}$ y del transistor $M_{P_{A,K}}$. Se desactiva el transistor que evita la creación del pico de corriente y el interruptor de alimentación que no se utiliza ($M_{P_{A,K}}$). En el paso previo, la corriente de estimulación se está generando correctamente y todos los transistores tienen las tensiones de puerta necesarias para trabajar, de manera que cuando se cierra el transistor $M_{P_{CtrlPico}}$ la corriente de estimulación crea el canal del último transistor que falta por activar ($M_{N_{K,A}}$) y además, se forma con la propia corriente de estimulación, lo que evita que se produzca un pico de valor superior al de estimulación puesto que la corriente ya está fijada.
- 5_K : Fase de Estimulación. En este momento la corriente se considera buena y la duración del pulso será el tiempo de estimulación.
- 6 : Desactivación de la estimulación: En esta fase está todo desactivado y es el tiempo que se deja en una estimulación previa a la recuperación de la carga.
- $1_A :: 4_A$: Secuencia idéntica a los pasos del 1_K a 4_K para generar un pulso de corriente negativo en la fase de recuperación de carga controlada.
- 7 : Desactivación de la estimulación: Es un ciclo mínimo que se requiere para desactivar los transistores y parar la estimulación. En principio un estímulo puede terminar en este momento, no obstante, es posible incluir una fase adicional para recuperar la carga que pudiera quedar por errores en la generación de los pulsos positivo/negativo (paso 8_{CR}).
- 8_{CR} : Recuperación de carga pasiva: Se activan los transistores M_{N_A} , M_{N_K} , que se polarizan al activar al mismo tiempo el $M_{N_{CtrlCR}}$, de esta manera se cortocircuitan las capacidades C_e a través del electrodo y se asegura que al final la carga acumulada sea nula.

Los transistores $M_{P_{CtrlPico}}$ y $M_{N_{CtrlCR}}$ han de ser de potencia, puesto que tendrán la tensión del drenador igual a la del surtidor del transistor $M_{N_{A,K}}$. También hay que destacar la necesidad de que $M_{P_{CtrlPico}}$ sea ancho para que circule toda la corriente de estimulación y evitar que el transistor $M_{N_{A,K}}$ se active antes de lo esperado.

3.2.4 Medidor de impedancias

Una prestación que se ha incluido en el circuito de estimulación es un medidor de impedancias que se realiza a partir de la corriente de estimulación. Éste tiene dos finalidades; una es que permitirá obtener una medida aproximada del valor del electrodo y con ello poder verificar su estado con el paso del tiempo; y la segunda es que permitirá verificar el estado de las conexiones y asegurar que el electrodo se encuentre en buen estado. Ésto es útil para realizar implantes, puesto que una vez está en el paciente normalmente no se tiene acceso ni al implante ni al electrodo, por lo que determinar el estado del electrodo es de suma importancia.

El funcionamiento se basa en medir la corriente que se debe hacer pasar por el electrodo para obtener una caída de potencial determinada, de esta manera la resistencia del electrodo valdrá $R_e = \frac{V_{Comp}}{I_{Estim}}$, donde R_e es la resistencia del electrodo, V_{Comp} es la tensión de referencia para realizar la medida y I_{Estim} es la corriente de estimulación que hace que en bornes del electrodo haya la tensión de referencia. Una de las particularidades del montaje es que la comparación debe realizarse a tiempo 0 de la estimulación para evitar que una carga en la capacidad modifique la caída de tensión en el electrodo.

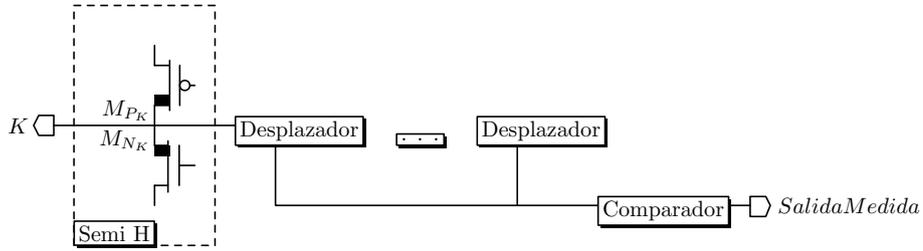
En la fig. 3.7(a) se muestra el medidor de impedancia por bloques y el desplazador que se utiliza (fig. 3.7(b)). El medidor se basa en dos partes, una común a todos los electrodos (Comparador) y otra que se repite por cada uno de los cátodos del estimulador (Desplazador).

Se utiliza un desplazador de tensión para poder realizar la comparación con un nivel más bajo. De esta manera, se puede realizar un comparador con transistores que no sean de potencia, los cuales requerirían un área superior y sería de menor precisión, ya que los transistores han de estar más separados y el error de apareamiento será mayor. El desplazador se realiza con un conjunto de transistores de potencia $M_{N_{S1}}$, configurados como diodos con una corriente fija de polarización que determinará la V_{GS} del desplazador. La entrada al desplazador se realiza desde el transistor M_{N_I} , que irá directamente al cátodo, ya que la medida se realizará exclusivamente con pulsos positivos de estimulación, no siendo necesario disponer el desplazador en el ánodo.

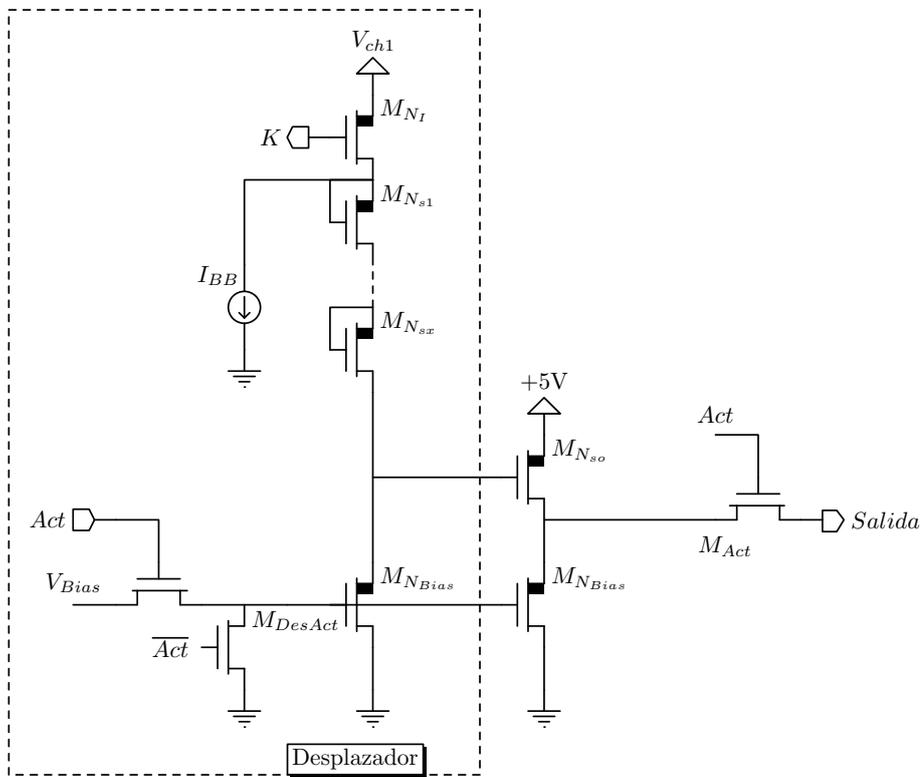
Hay que considerar un caso especial que se da en el desplazador cuando éste tiene un pulso de corriente. Cuando se tiene una rampa muy abrupta, la tensión en el surtidor de M_{N_I} debería seguirla, no obstante, si la tensión de entrada es inferior a la tensión umbral de los transistores (V_T) por el número de transistores en el desplazador, entonces la corriente dejará de circular porque los transistores del desplazador estarán en corte. Si ésto se produjera, el nodo del surtidor quedara polarizado por las capacidades parásitas, pero la tensión de puerta podría desplazarse lo suficiente y dañar el transistor de entrada. Para evitarlo, se dispone una fuente de corriente adicional I_{BB} , que hará circular una corriente suficiente como para descargar las capacidades del nodo del surtidor del transistor de entrada, evitando se puedan dañar los dispositivos.

Como la tensión de salida del desplazador ha de ser inferior a la de polarización de los transistores utilizados en el comparador, la tensión de desplazamiento no se mide directamente sobre $M_{N_{Sx}}$ sino que se realiza sobre $M_{N_{So}}$, que es polarizado con una corriente similar a la del desplazador. Este transistor tiene conectado el drenador a la tensión de trabajo del comparador,

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR



(a) Estructura del medidor de impedancias



(b) Esquemático del desplazador

Figura 3.7: En la fig.3.7(a) se muestra la estructura del medidor de impedancias utilizado en el estimador, éste consta de un conjunto de desplazadores, igual al número de canales, conectados a cada uno de los cátodos. En la fig. 3.7(b) se muestra el esquemático simplificado del circuito desplazador utilizado en la medida de impedancia.

por lo que sea cual sea la tensión de entrada, la de salida nunca superará dicha tensión y por tanto se podrá aplicar, directamente al comparador. Finalmente, el desplazador dispone de un interruptor M_{Act} , que permite seleccionar qué desplazador es el que proporciona la tensión de la medida de impedancia. En cuanto al comparador, se propone utilizar un comparador convencional sin histéresis [11, pag 445] ya que la salida será registrada.

3.2.5 Control de los transistores de potencia

Hasta el momento se ha analizado cómo se realiza el bloque de salida del estimulador. La mayor parte de esta salida se realiza con transistores de potencia porque las tensiones que aparecen pueden ser relativamente elevadas para un transistor convencional, si se pretende tener un rango de estimulación amplio con la posibilidad de utilizar impedancias grandes. Se hace necesario que los transistores de potencia deban ser controlados por unos drivers que proporcionen la máxima tensión de puerta y así reducir la R_{ON} de los transistores utilizados como interruptores.

Hay que distinguir dos clases de drivers, los utilizados para los transistores de potencia NDMOS y los PDMOS. Para los transistores NDMOS se propone un circuito como el mostrado en la fig. 3.8(a), éste se basa en una configuración biestable realizada a la vez con transistores de potencia y alimentados con la máxima tensión de puerta que soportan los mismos V_{ch2} . La salida es controlada por los transistores de entrada $M_{M1,2}$, que definen un nivel u otro del biestable, que a la vez es utilizado para la salida y para la polarización de los transistores $M_{P1,2}$. La ventaja de esta topología es que el circuito no consume más que en las transiciones, tiene una entrada digital y tiene una tensión de salida igual a la alimentación, siendo la adecuada para el control de los NDMOS de potencia en las etapas finales. Cada transistor NDMOS requiere una de estas etapas para su control.

La estructura utilizada para el control de los transistores PDMOS es algo diferente. Si se considera que el estimulador ha de poder ser utilizado en diferentes situaciones y electrodos, se requiere hacerla independiente de la tensión utilizada para alimentar el estimulador. Con el objetivo de que la misma etapa de salida pueda ser utilizada en diferentes casos, la tensión de control de los transistores PDMOS estará referenciada a la tensión del surtidor de los mismos (V_{ch1} , fig. 3.5) y que será la tensión máxima de estimulación. El circuito de control de los transistores PDMOS se muestra en la fig. 3.8(b) y se basa en la utilización de una corriente I_B , que genera una diferencia de potencial a través de una resistencia R_3 , siendo esta tensión, la que se utiliza para controlar los transistor PDMOS (M_{PC}). La corriente se fija de manera que en la resistencia caiga un potencial suficiente para controlar el transistor M_{PC} . Éste se activa con una constante de tiempo que depende de la capacidad de puerta y la resistencia R_3 , que debe ser inferior al marcado por la secuencia de activación de la estimulación.

Para la desactivación y puesto que el tiempo disponible es muy inferior, se ha dispuesto un circuito similar M_{N4} , M_{P4} , que permite descargar la puerta de M_{PC} de manera rápida. Ésta se controla de la misma manera y sólo se tiene activada durante un tiempo, el cual ha de ser

3.2. MÓDULOS ANALÓGICOS DEL ESTIMULADOR

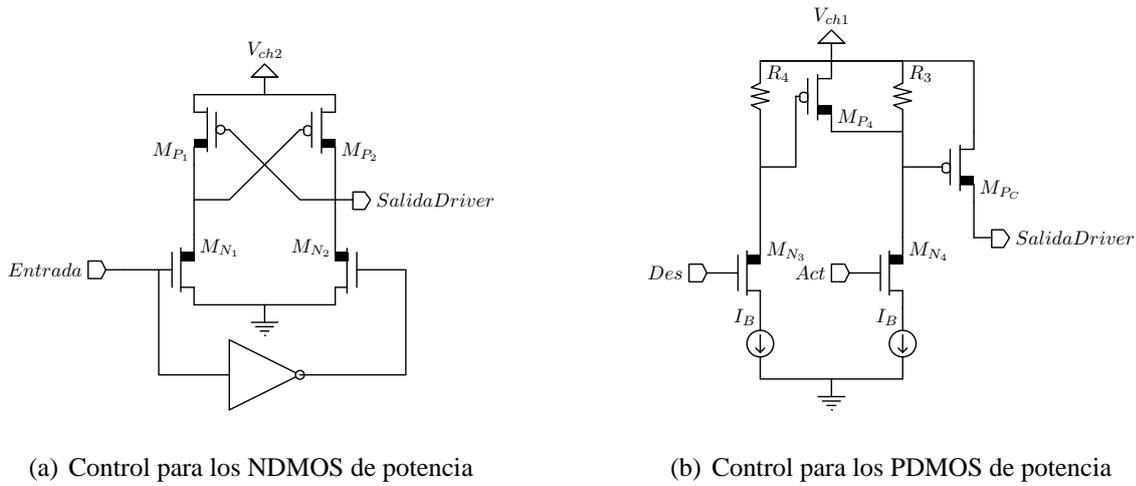


Figura 3.8: En la fig.3.8(a) se muestra esquemático simplificado del control de los transistores de potencia NMOS, mientras que en la fig. 3.8(b) es el de los PMOS.

suficiente para parar el transistor M_{PC} . Las resistencias R_4 R_3 evitan que pueda haber corriente de perdidas que cargue la puerta y activen parcialmente el transistor de salida. Esta etapa solamente consume durante la activación y desactivación del transistor de salida, pero no entre pulsos de estimulación.

3.2.6 Reguladores de tensión DC/DC Step-Up

Normalmente los estimuladores utilizan varias alimentaciones diferentes para su funcionamiento. Por ello se ha considerado importante, a fin de disminuir el área y el consumo, incluir dentro del ASIC el control de los reguladores de tensión DC/DC Step-Up utilizados [12], de manera que sólo se requiera de una tensión para todo el estimulador. Éstos serán utilizados para obtener la tensión de alimentación en los bloques de salida del estimulador.

Aun teniendo el control de los reguladores de tensión, algunos componentes tienen una área demasiado grande para poder ser integrados dentro del ASIC, por consiguiente no se integran y estarán afuera. Algunos de estos dispositivos son: el diodo, el transistor de potencia, la inductancia y el condensador, no obstante el tener el control del regulador incorporado en el ASIC permite obtener una optimización en área, consumo y es posible controlarlo desde el bloque digital.

El control de los reguladores de tensión se muestra esquemáticamente en la fig. 3.9, donde se puede distinguir claramente los bloques incluidos en el ASIC y los componentes externos que se requieren. Los elementos que lo componen son:

1. El oscilador es el encargado de generar la señal que activará la fuente de corriente de

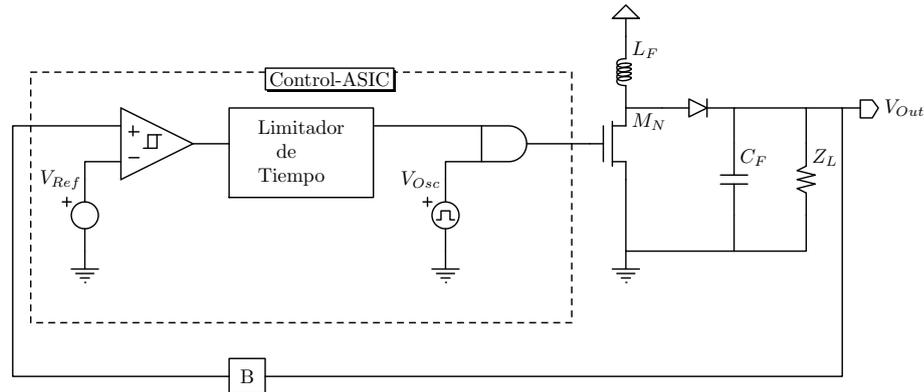


Figura 3.9: Esquemático simplificado del regulador de tensión DC/DC step-up utilizados para obtener las tensiones necesarias para la estimulación y la alimentación para el control de los transistores de potencia.

manera pulsada, de manera que la corriente que se almacena en la inductancia L_F será aplicada a la capacidad de filtrado C_F y ésta al integrarse hará que la tensión aumente hasta un nivel prefijado.

2. El comparador con histéresis determina cuando hay que activar el oscilador para que la corriente de alimentación se entregue a la carga. Éste debe tener una histéresis para evitar que el ruido de las conmutaciones de la etapa de potencia puedan hacer cambiar el estado y producir resultados indeseados.
3. El factor de realimentación “B” es el que fija la tensión de salida tomando como referencia la tensión V_{Ref} . Normalmente será un divisor de tensión, el cual interesa que sea lo más grande posible puesto que implica pérdidas, por tanto disminuirá la eficiencia final del regulador.
4. El limitador de tiempo se utiliza para evitar que el oscilador se active o desactive durante tiempos cortos que podrían hacer oscilar el sistema completo. Aunque este módulo limita el tiempo mínimo de activación y evita que oscile, la tensión de salida también puede introducir un rizado superior en el caso de que la carga sea muy pequeña como consecuencia de la limitación del número de veces que podría activarse la salida. Ésta circunstancia no tiene mucha importancia puesto que solamente se puede dar cuando no hay nada activado y en tal caso no se requiere la alimentación.

En cuanto al diodo y transistor de potencia, han de tener ciertas características de tensión para que no se puedan dañar y la resistencia ha de ser la menor posible y la velocidad de conmutación rápida para disminuir las pérdidas.

Para trabajar con la estructura propuesta del estimulador, hacen falta dos tensiones elevadas, utilizadas para la generación de las corrientes y que al mismo tiempo son requeridas por los controles de los transistores de potencia. Como se pueden utilizar diferentes tipos de electrodos y cada uno tendrá unas limitaciones u otras, es posible definir diferentes configuraciones modi-

ficando la relación de realimentación del regulador obteniendo el máximo de prestaciones del estimulador para cada electrodo.

3.3 Control del Estimulador

La implementación completa del estimulador necesita un control que pueda gobernar todos y cada uno de los módulos analógicos, desde el conversor DAC hasta los transistores de salida, que tienen asignada una secuencia determinada para disminuir los efectos de picos de corriente en la generación de estímulos. El objetivo final, no es solamente desarrollar un bloque digital para el estimulador, sino un conjunto de módulos que permitan el control del estimulador y proporcionar ciertas capacidades como son versatilidad y funcionalidad. Para conseguir dichos propósitos se propone basar el diseño en módulos independientes capaces de actuar independientemente y que interconectados realicen la función esperada. Para el conexionado entre los módulos se propone un bus local que permita la comunicación de manera simple y eficiente a la vez que facilite la implementación del ruteado físico. Con esta filosofía de diseño es posible detectar errores y solventarlos fácilmente, sin la necesidad de modificar las partes que funcionen correctamente. A la vez, el bloque digital propuesto podrá servir como base del diseño de un nuevo sistema especializado en alguna tarea concreta, siendo únicamente necesario la incorporación del módulo adicional de control que se requiera.

La estructura utilizada en el desarrollo del bloque digital es por módulos y distribuida a través de un Bus Local, con esta filosofía aparecen dos posibles tipos de entidades conectadas al Bus, las activas y las pasivas que se definen como:

Entidad Activa es aquella que puede actuar sobre otra entidad a través del Bus necesitando un control mínimo para actuar sobre el Bus; primero lo solicita y posteriormente accede a él.

Entidad Pasiva será aquella que en ningún momento solicita el Bus. Básicamente su funcionamiento vendrá determinado por las acciones que otras entidades realizan sobre ella. Un ejemplo de entidad pasiva sería la memoria RAM; ésta nunca actúa sobre ningún bloque, pero por otro lado los diferentes bloques la utilizan para desempeñar su tarea.

Uno de los módulos que se define a partir de la estructura propuesta y con el objetivo de optimizar el área es una RAM que se conecta al bus como una entidad pasiva que será utilizada por los otros módulos. Los registros o flip-flops son normalmente la celda más grande que se utiliza en un bloque digital, a la vez se puede organizar para obtener una estructura ordenada, esto permitirá optimizar el área y consumo, es por ello que uno de los módulos que se tiene en el sistema es una RAM, que almacena casi todos los parámetros de funcionamiento del estimulador, mientras que los registros temporales para realizar las operaciones se disponen como registros específicos en los propios módulos.

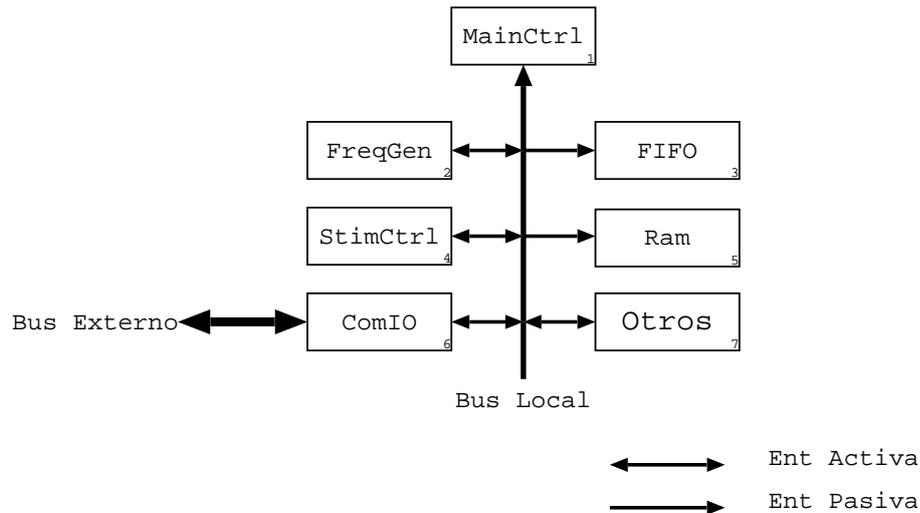


Figura 3.10: Esquema de la estructura del control digital del estimulador

De esta manera el estimulador tendría una estructura como la mostrada en la fig. 3.10, en ella se puede ver claramente los diferentes módulos de control del estimulador, que son:

1. **MainCtrl.** Es el módulo principal encargado de controlar el Bus Local del sistema a partir de las peticiones de los diferentes módulos. También genera las señales de selección para cada módulo cuando se accede a ellos. Para optimizar el área, el control del acceso a los diferentes módulos se ha centralizado en MainCtrl y si se modifica la estructura o la aplicación, este módulo deberá ser rediseñado para realizar su tarea de la manera más eficiente.
2. **FreqGen** (Generador de frecuencias). Es el encargado de generar los pulsos de estimulación en función de los parámetros que lo definan, consiguiendo una frecuencia constante sin interacción desde el exterior. Ésto simplifica el control externo puesto que sólo se precisa programar la frecuencia, activarla y desactivarla según las necesidades del momento. Este módulo es capaz de controlar y generar 16 frecuencias de valor independiente, pudiendo modificar su valor, activar y desactivar la generación de eventos en cualquier momento.
3. **FifoEstim** (FIFO para estimulaciones). Para evitar las colisiones del estimulador (situación que se da si se produce una estimulación mientras se está generando otra) y mantener el orden de generación, se ha dispuesto una memoria FIFO de 8 niveles de profundidad y 4 bits por palabra. Con ella se permite almacenar hasta 8 estimulaciones, además de la actual, sin tener que poner lógica adicional para este control. La idea es muy simple, como sólo se puede acceder a la fifo una vez por ciclo y por un solo módulo, entonces no puede haber colisión en la generación de estimulaciones y como se vacía en función de la escritura más antigua permite mantener el orden. La ventaja de este método es que no

3.3. CONTROL DEL ESTIMULADOR

incluye lógica de control, con lo que la implementación es más óptima en velocidad y en área requerida.

4. **StimCtrl** (Control del estimulador). Este módulo se encarga de generar y controlar todas las señales necesarias para realizar las estimulaciones: control del conversor DAC, selección de las escalas, control de los transistores de salida del estimulador, etc.
5. **RAM** (Ram del sistema). El sistema global necesita una RAM para almacenar todos los parámetros de estimulación, frecuencias, etc. Se ha escogido de 256 palabras y 12 bits porque este tamaño permite almacenar la información para 16 formas de onda convencionales. La información almacenada en ésta depende de cada módulo según la funcionalidad que se le da y de manera más global, la función asociada según la dirección. Las direcciones de la RAM, al igual que cualquier otro módulo, están mapeadas dentro del rango de direcciones del BUS Local.

Para poder asegurar el funcionamiento dentro de los requisitos del sistema, se ha dispuesto un bloque de control de la RAM *RAMCtrl*, que hace de interficie entre el Bus Local y el Bus de la Memoria. Éste permite asegurar e independizar el funcionamiento de la memoria (de la librería de celdas) del Bus local.

6. **ComIO** (Módulo de Comunicación de Entrada/Salida). Este módulo es básicamente el encargado de la comunicación con el exterior, convirtiendo las tramas de datos, en peticiones de acceso al Bus Local y de esta manera, se realizan las diferentes acciones o programaciones en el estimulador. Este módulo se puede substituir por un sistema de telemetría que acceda al bus directamente o bien se puede utilizar para realizar una aplicación final, en la que el estimulador forme parte de una aplicación más grande.

Para dotarle de una mayor versatilidad, se han implementado dos tipos de comunicación (serie y paralelo). La comunicación serie es síncrona y se basa en un reloj que determina cuando el dato, en la línea de datos, es bueno. Mientras que la paralela es de 8 bits de datos y 2 bits de direcciones. En ambos casos, la comunicación se realiza mediante una secuencia de bits que forman una trama con identidad propia y que permite toda la funcionalidad del estimulador, al igual que puede ser utilizada para otras posibles aplicaciones.

7. **OtrosCtrl** Este bloque identifica la posibilidad de incluir más funcionalidad al sistema sin necesidad de modificar el comportamiento del resto. Ésto permitiría incluir un sistema de registro e incluso realizar un control en el propio estimulador para realizar una aplicación autónoma o en lazo cerrado. La única limitación impuesta al sistema completo estaría en la complejidad, que podría ser implementada para permitir su integración y posterior aplicación implantable.

3.3.1 Funcionamiento del bus local y del control central (MainCtrl).

La conexión de un módulo al Bus local sigue un estándar definido para simplificar su funcionamiento y diseño. La idea es normalizar cada uno de los bloques permitiendo la abstracción

de cada entidad y simplificando la interacción entre ellas. Hay un grupo de señales que llegan a todos los módulos por igual, éstas son:

Address (In/Out(Ent. Activas), In(Ent. Pasivas)): Determina la dirección sobre la que se quiere actuar. En el caso de ser una entidad pasiva sólo dispone de direcciones de entrada, puesto que no puede acceder por cuenta propia sobre el Bus, por otro lado la entidad activa debe especificar sobre qué elemento accede a través de la dirección y a la vez, ha de saber a qué partes están accediendo desde otro bloque por tanto, dispone de entradas y salidas de las líneas de direcciones (Address). En el caso del estimulador, se ha definido un ancho de *9bits* siendo suficiente para el control de la aplicación.

Data (In/Out): En estas señales aparece la información que se está transfiriendo de una entidad a otra, siendo el ancho de *16bits*.

RdNWr (In): Determina si la forma a la que se accede al bus es de lectura o escritura, siendo ésta una acción de lectura si la señal vale “1” ó “0” si es de escritura.

Adicionalmente, se dispone de unas líneas de control independiente para cada uno de los módulos disponibles en el bloque digital. Estas líneas vienen y van al controlador del bus para señalar que módulos se activan y quienes quieren acceder al bus, todo ello es controlado por el arbitro (MainCtrl). Las señales de control del bus son:

Hang (Out): Utilizada para indicar al controlador del Bus que se necesita acceder a éste para realizar alguna acción.

HRd (Out): Empleada para determinar si la acción a realizar es de lectura (“1”) o escritura (“0”).

CsHn (In): Es generada por el controlador del Bus y determina cuando un módulo tiene permiso para acceder al Bus (nivel alto).

nCs (In): Es generada por el controlador cuando se está accediendo a un módulo en concreto. Es similar al Cs(Chip Select) de cualquier dispositivo y es activa a nivel bajo.

También existen otras líneas independientes del bus que se utilizan para señalar algunos estados que afectan a más de un módulo, como puede ser la señal que determina si hay alguna estimulación pendiente para generarse. Ésto se realiza con la señal de *FifoNotEmpty* que identifica que la FIFO no está vacía y por tanto el control de las estimulaciones tiene que ejecutar la estimulación que hay almacenada en la FIFO.

El funcionamiento del bus está gobernado por el arbitro, bajo la petición por parte de un módulo de acceso al bus. Cuando un módulo requiere acceder, lo indica al arbitro mediante un (*Hang=1*) y el tipo de acceso que requiere con (*HRd=“1”* lectura; “0” escritura). Cuando el

3.3. CONTROL DEL ESTIMULADOR

Prioridad	Módulo
Alta	FreqGen
.	ComIO
Baja	StimCtrl

Tabla 3.2: Prioridades en el acceso al bus local del estimulador.

arbitro le da acceso al módulo se lo indica con $CsHn$. A la vez y con la dirección se determina el nCs para acceder a un módulo determinado.

El arbitro, a la hora de asignar el bus, funciona por una tabla de prioridades que se fija en función de los requerimientos del módulo y de las implicaciones que tiene el introducir un retardo en el acceso. En el caso del estimulador propuesto, las prioridades se muestran en la tabla 3.2.

El módulo más restrictivo es el generador de frecuencias (FreqGen), la razón es que un retardo en los accesos al bus podría suponer un fallo con los tiempos que precisa para el cálculo, lo que terminaría produciendo frecuencias erróneas. La segunda prioridad más restrictiva es referente a la comunicación con el exterior (ComIO); si hay un dato que proviene del exterior, éste ha de ser procesado lo antes posible, porque en caso contrario, podría llegar otro que lo sobrescribiría y por tanto se produciría un error. Finalmente, el menos prioritario es el control de estimulación (StimCtrl), ya que un retardo inferior a un μs en la generación de un estímulo no supondría un error en la acción asociada. Para asegurar un buen funcionamiento y que un módulo no pueda acaparar el bus, se dispone que un mismo módulo no pueda acceder dos veces consecutivas. Esta regla evitaría que un módulo que fallara bloquease el bus. También asegura que el control del estimulador podrá acceder antes de 4 ciclos de reloj y asegurar que el control responderá a la velocidad suficiente para funcionar correctamente.

Cada módulo tiene asignada una o varias direcciones según precise el mismo. La funcionalidad asociada a la información y dirección vendrá dada por cada módulo y la interpretación que el haga. Con ello, se pretende simplificar el control y la manera de actuar, permitiendo que sea independiente del funcionamiento, la comunicación será similar y por tanto simplificará la utilización.

Para la programación desde el exterior se propone la misma filosofía. Se dispone de un bloque que hace de interficie entre fuera y dentro del estimulador. De hecho se accede con tramas, de las que el módulo de comunicación (ComIO) realiza la conversión a las señales equivalentes para el bus local del estimulador. Con ésto, se tiene que la programación interna del dispositivo, viene dada por la propia estructura y filosofía de diseño y no por el Hardware que debería interpretar las tramas y determinar la acción a realizar. Como resultado se obtiene un cierto grado de optimización, puesto que la lógica de este bloque será mucho más simple y la forma de acceder a cada una de las entidades es trivial y similar para todas ellas. También es posible cambiar el protocolo de comunicación, modificando el ComIO pero no haría falta

alterar el funcionamiento del propio estimulador.

Con esta estructura es posible diseñar cada uno de los bloques de forma independiente, permitiendo la optimización por separado y conjunta, tanto en la síntesis como en el Place&Route. Ésto también facilita la localización y la corrección de errores.

La estructura del control digital, inicialmente es independiente de la aplicación a diseñar, permitiendo que el diseño original del proyecto se le pueda posteriormente incluir, eliminar o modificar sin la necesidad de rediseñar las partes verificadas.

3.3.2 Generador de frecuencias de estimulación (FreqGen)

El módulo encargado de generar las frecuencias de estimulación es el *FreqGen*, éste es capaz de controlar 16 frecuencias de manera programable e independiente, tanto en frecuencia como en momento de activación y desactivación. Con el objetivo de optimizar el área e indirectamente reducir la potencia, se considera que la parte que consume más recursos son los registros que almacenan el valor de las frecuencias. Para ello, se propone utilizar la memoria que optimiza el área de las registros utilizados. El segundo recurso de mayor área son los divisores del reloj principal, para generar 16 frecuencias harían falta 16 divisores, no obstante se pretende eliminar los divisores y tener un contador principal que será la base para determinar el momento del evento.

Para generar las frecuencias se pretende utilizar el tiempo de manera que se programa el periodo y no la frecuencia, de manera que cuando se llega al final de un tiempo se genera el evento de la frecuencia asociada. Ésto permite obtener una optimización en área y consumo, porque se tiene menos recursos al compartir todas las frecuencias el mismo contador y a la vez se obtiene mayor precisión porque al utilizar el periodo es posible definir un solo incremento sobre una frecuencia muy elevada y el mismo incremento ser utilizado para una frecuencia baja, lo que resulta una resolución muy alta. Por ejemplo, si se utiliza un contador de 19bits y se tiene una precisión de 12bits con un reloj de 4MHz es posible obtener la frecuencia inferior de $7,629\text{Hz}$ y considerando la resolución de los 12bits también es posible diferenciar una frecuencia $7,627\text{Hz}$ o una variación de $0,0018\text{Hz}$

El generador de frecuencias se implementa con una estructura como la mostrada en la fig. 3.11 compuesta por:

rContadorPrincipal: es el contador que define la base del tiempo. Consiste en un contador decrementador para definir el tiempo, su tamaño es de 19bits , que con un reloj de 4MHz es capaz de contar hasta $7,629\text{Hz}$. El contador no tiene fin, por lo que una vez llega a cero éste sigue con el valor más alto.

rDato: Es un registro que se utiliza temporalmente para realizar el procesado de la frecuencia.

3.3. CONTROL DEL ESTIMULADOR

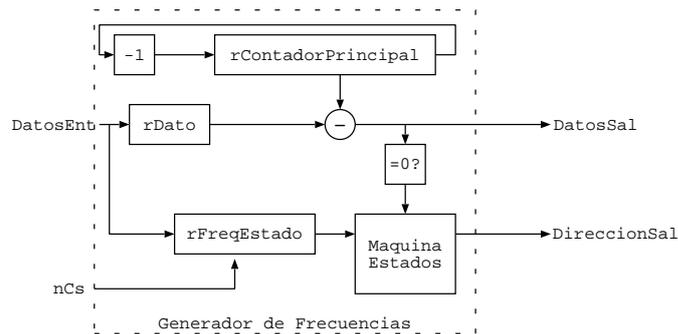


Figura 3.11: Esquema simplificado del generador de frecuencias para las estimaciones.

rFreqStado: Es un registro de 16bits que se utiliza para determinar el estado (habilitado, deshabilitado) de cada una de las frecuencias.

Máquina de estados: Es el control del módulo de generación de frecuencias. Se encarga de generar las peticiones de acceso al bus en función del estado y condiciones del momento.

Restador: Es un restador que se utilizará tanto para el cálculo del tiempo como para saber si se ha producido un evento de una frecuencia.

La máquina de estados que gestiona los demás componentes para generar las frecuencias, sigue unos pasos o flujo de estados, éstos se repiten continuamente para cada una de las frecuencias. Los pasos y el flujo se muestran en la fig. 3.12 y se especifican a continuación:

1. EsperaFrec: Espera a que los 4 bits de la parte baja del contador (rContadorPrincipal) lleguen a 0 con lo que se sincroniza el procesado de las frecuencias y de esta manera asegura que el sistema es determinista. En este estado, pueden darse cuatro condiciones diferentes que son:
 - (a) Frecuencia desactivada (1a1): En este caso no se modifica el estado y se espera a que los 4 bits bajos vuelvan a estar a 0 para procesar la siguiente frecuencia.
 - (b) Frecuencia activada (1a2): Se determina el estado de si está activado por el registro rFreqStado, si está activa la frecuencia se pasa al siguiente estado para continuar con el procesado de la generación de la frecuencia.
 - (c) Se activa frecuencia con estimulación (1a4): En este caso se ha realizado una activación de la frecuencia y se pretende tener un estímulo en el mismo instante, por tanto se salta a la escritura de la frecuencia (*EscribeEvento*) para su generación.
 - (d) Se ha activado la frecuencia sin un estímulo (1a5): Esta opción se utiliza para realizar secuencias de estimulación que están compuestas por diferentes estímulos en los que la frecuencia también se modifica. Al terminar una parte de la secuencia, el siguiente evento se ha de producir en función de la nueva frecuencia, por tanto hay

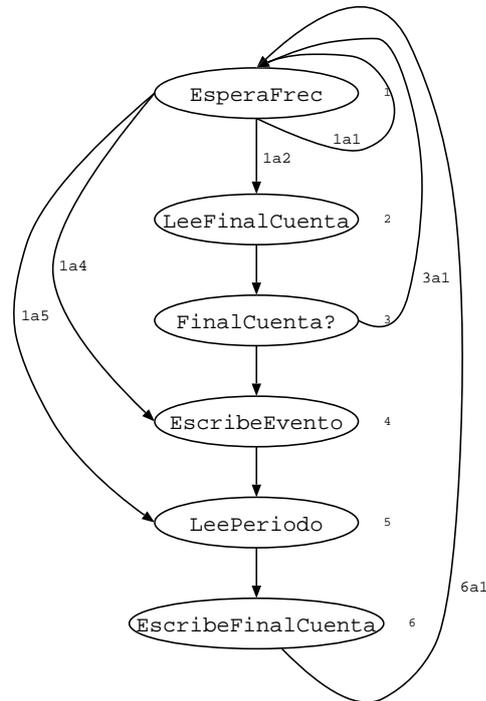


Figura 3.12: Flujo de la máquina de estados del control de las frecuencias.

que desactivar la frecuencia antigua y activar la nueva, por otro lado no se debe producir una nueva estimulación, sino que hay que esperar un nuevo periodo porque en caso contrario, se tendrían dos estimulaciones consecutivas. Para realizar dicha acción se salta directamente a la lectura del periodo (*LeePeriodo*).

2. *LeeFinalCuenta*: Se realiza una lectura a la RAM donde se almacenan los valores del final de cuenta para el tiempo. Los valores de final de espera se almacenan en la RAM porque éstos no se precisan todo el rato y de esta manera, se optimiza el área al tener los registros bien organizados. En este tiempo, no se realiza ninguna otra acción y se pasa al siguiente estado.
3. *FinalCuenta*: Se verifica si se ha llegado al final del tiempo para seguir el procesado y generar el evento asociado a la frecuencia. Si por el contrario no se ha llegado al final del tiempo, se pasa directamente al paso *EsperaFrec* (3a1) a la espera de iniciar el procesado para la siguiente frecuencia. Si se ha llegado al final, se pasa al siguiente estado que seguirá con el procesado del evento.
4. *EscribeEvento*: Se escribe en la memoria FIFO, la frecuencia que se está procesando. Esta FIFO tiene la finalidad de evitar que se pierdan estimulaciones, en el caso de haber colisiones generando los estímulos en el orden que se producen.

3.3. CONTROL DEL ESTIMULADOR

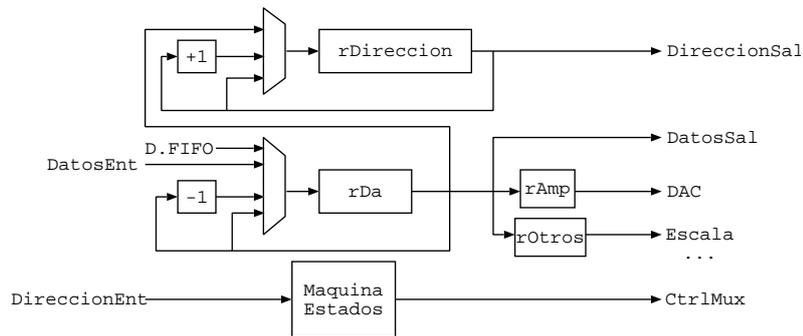


Figura 3.13: Esquema simplificado del módulo de control de las estimaciones.

5. LeePeriodo: Para poder determinar cual es el momento para generar el siguiente evento, se lee de la memoria RAM el periodo que tiene asignada la frecuencia que se está procesando. El periodo se resta del contador principal para obtener el nuevo valor de final de cuenta. En este paso, no se tiene ninguna condición y se pasa al siguiente estado para finalizar el procesado.
6. EscribeFinalCuenta: Se escribe en la memoria RAM el próximo final de cuenta, terminando el procesado de una frecuencia y pasando a la espera para la siguiente (6a1).

Como esta secuencia se repite para cada una de las frecuencias de manera ininterrumpida cada una de las frecuencias es totalmente independiente de las otras mientras que las diferentes opciones de activación y desactivación, permiten realizar trenes de pulsos de estimulación en las que una trama se para y a un tiempo posterior se activa la siguiente con diferente frecuencia. Ésto permite generar secuencias complejas de estimulación con diferentes formas de estimulación y/o frecuencias dentro la trama.

3.3.3 Control del estimulador (StimCtrl)

Este módulo es el encargado de realizar las estimaciones y el control de todos los bloques analógicos que intervienen en la generación de los estímulos. Para la implementación se ha optado por un sistema que procesa los parámetros de estimulación, en vez de definir una forma fija de realizar los estímulos que se implementaría con una máquina de estados prefijada. Esta opción permite proporcionar una gran versatilidad a la aplicación mientras que simplifica y reduce el control del estimulador. En la fig. 3.13 se muestra esquemáticamente la estructura del control del estimulador. Se basa en dos registros rDirección y rDa que se utilizan como puntero de lectura del parámetro a ejecutar de la estimulación y como registro intermedio de datos para el procesado. Todo el sistema se gobierna por una máquina de estados que implementa el control del procesado que según la programación del estímulo, actuará sobre cada uno de los controles de la etapa de salida del estimulador (DAC, Escala, SemiH).

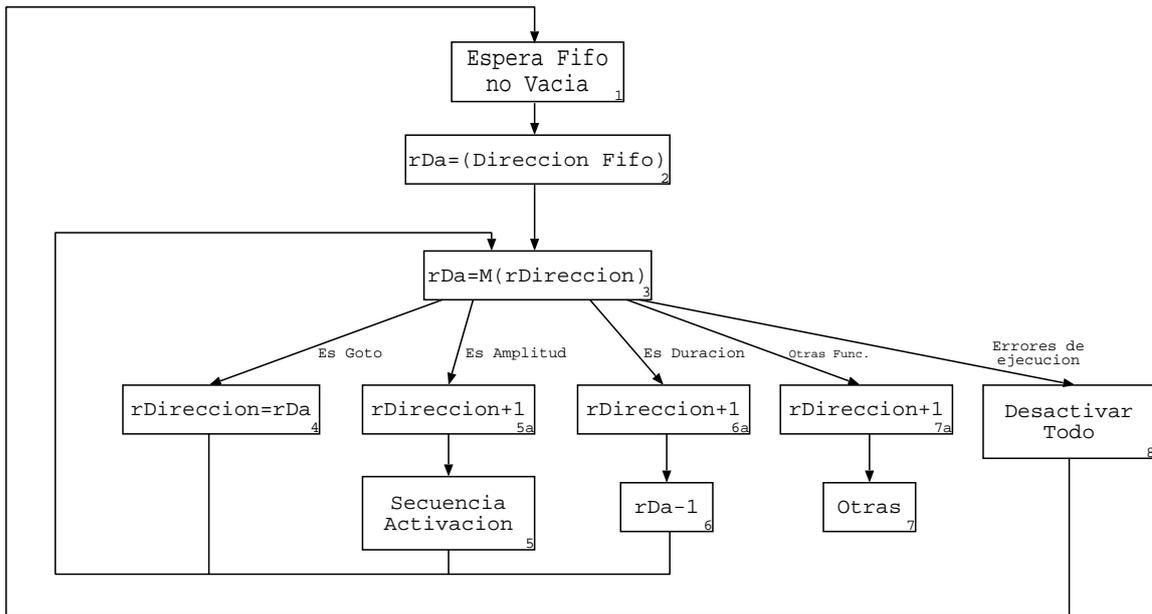


Figura 3.14: Esquema simplificado de la máquina de estados que implementa el control de las estimula-ciones.

Para asegurar que el procesador de los estímulos no entre en un estado del que no pueda salir, debido a una mala programación, el mismo control tiene una serie de limitaciones que aseguran su funcionamiento continuo, tal y como se obtendría si la estructura fuera la de una máquina de estados fija que realizará un sólo tipo de estímulo.

En general, los estímulos utilizados en sistemas similares son de tipo bifásico con una fase de estimulación que puede o no contener un prepulso y una fase de recuperación de la carga inyectada para evitar problemas de acumulación de carga, que podrían dañar los tejidos próximos al electrodo. Sin embargo, otras formas de onda más complejas pueden utilizarse incrementando notablemente el número de parámetros que las definen. Con el fin de permitir dicha posibilidad y a la vez poder realizar tramas o trenes de estimulación se ha optado por disponer los parámetros que definen las estimulaciones de manera consecutiva en la memoria RAM. De esta manera se tiene que una estimulación empieza desde una posición inferior y se va incrementando una dirección para cada uno de los parámetros que definen la estimulación. De aquí se obtiene la primera restricción impuesta y es que si se define el acceso a una dirección inferior a la que se está procesando, la estimulación se para y se pasa a realizar la siguiente estimulación. Esta restricción tiene otra implicación, si se llega al final de la memoria la siguiente dirección sería la inferior por lo que también se pararía el estímulo. Esta condición se utiliza indirectamente, puesto que se define el final de la estimulación como el salto a la dirección más baja de la memoria (0). Con la misma función de saltar (Goto), se puede utilizar dentro de la secuencia de estimulación, para realizar una secuencia final como la recuperación de carga exponencial al final de una estimulación.

El funcionamiento del estimulador está basado en una máquina de estados que implementa

3.3. CONTROL DEL ESTIMULADOR

el procesado de los estímulos, ésta se muestra simplificada en la fig. 3.14, donde se pueden apreciar los estados básicos que describen el funcionamiento del control y que se describen a continuación:

1. Espera FIFO no vacía: La máquina de estados se inicia en este estado y solamente sale de él cuando la FIFO, que guarda la cola de eventos de estimulación, no está vacía, lo que indica que hay una estimulación pendiente de ejecución. En dicho caso, se pasa al estado siguiente.
2. $rDa=M(\text{Dirección FIFO})$: Se carga en el registro de dirección de ejecución la dirección que tiene asignada la FIFO, con lo que se accederá a ésta en lectura, para obtener la dirección que será interpretada como un salto al inicio de la estimulación. Hay que observar que la FIFO solo devuelve un valor entre 0 y 15 asociado a la frecuencia, por tanto la posición que identifica el valor que devuelve la FIFO no es directamente el inicio de una estimulación, sino el puntero al inicio de la estimulación. Ésto quiere decir que en la posición 0 hasta la 15, deberá haber la instrucción (Goto (Inicio estimulación)) o bien (Goto 0) que identifica estimulación desactivada. Esta secuencia no tiene ninguna lógica de ejecución, ni la máquina de estados de ningún otro estado intermedio porque estos pasos están implícitamente implementados en el funcionamiento normal de la ejecución de los siguientes estados como son la lectura de la dirección a la que apunta rDa y tener la instrucción Goto.
3. $rDa=M(r\text{Dirección})$: Se carga en el registro interno (rDa) el valor de la instrucción o parámetro que se debe procesar. Éste normalmente identifica una instrucción que define la forma de onda, como puede ser la selección del canal. En tal caso el valor que se ha almacenado en rDa pasará a ser escrito en el registro pertinente para realizar la estimulación sin alterar el flujo de la máquina de estados, puesto que no requiere ningún procesado.
4. $r\text{Dirección}=rDa$: Éste es el paso que se ejecuta en el caso de que la instrucción sea la de realizar un salto, de manera que el valor del registro rDa se almacena en el registro de dirección ($r\text{Dirección}$), para poder acceder a la nueva posición en el siguiente paso de ejecución.
5. Secuencia de activación: Éste no es sólo un estado, de hecho consta de diferentes pasos que son los necesarios para realizar la secuencia de activación de la etapa de salida del estimulador (sec. 3.2.3). A continuación, se vuelve al estado previo para poder ejecutar la siguiente instrucción o parámetro. Previamente, se ha incrementado el registro de dirección ($r\text{Dirección}$) (5a) para que apunte a la siguiente instrucción a ejecutar.

Para realizar la secuencia de activación del canal se verifica si el valor de la amplitud ha sido modificado respecto a la última fase. Si el valor es diferente pero se encuentra en la misma escala, la secuencia no se ejecuta, pero si son de escalas diferentes la corriente de salida se desactiva y se vuelve a ejecutar la secuencia de activación. Ésto se realiza para evitar los picos de corriente que pueden suceder al conmutar los transistores de potencia del escalado de corriente (sec. 3.2.2), no obstante si no se modifica la escala los transistores se encuentran en el mismo estado por lo que la secuencia no se hace necesaria.

6. rDa-1: Este estado se utiliza para realizar la duración de una fase de una estimulación. En rDa se tiene el valor del tiempo que debe durar la fase y se va decrementando a una velocidad de $1\mu s$ o $4\mu s$ según la escala seleccionada. Esta cuenta se realiza hasta que llega a cero, momento que vuelve al estado 3 para proseguir con la ejecución de la estimulación.
7. Otras: En este caso se realizan otras operaciones de forma similar a la 5 y 6. Algún ejemplo puede ser definir un registro como la selección del canal de estimulación, ánodo y cátodo, etc. Éstas no tienen mayor implicación en la ejecución de la máquina de estados pero son indispensables para el funcionamiento del estimulador con el objetivo de proporcionar mayor funcionalidad.
8. Desactivar Todo: En este estado se entra si se dan ciertas circunstancias que se suponen no pueden darse en una estimulación. Ésto se realiza para evitar que se pudiera entrar en un bucle sin fin o que alguna mala programación pudiera producir una estimulación no deseada. Algunas de las verificaciones que se realizan son, que el registro de dirección (rDirección) siempre se incrementa y que no hay un salto a una posición inferior o que después de una amplitud siempre tiene que haber una duración, condición que evita que pudiera haber una activación de la salida durante un tiempo que no esté controlado. Si se ejecuta este estado el siguiente paso es volver al estado inicial a la espera de que haya otra estimulación para ejecutarse.

Aunque la máquina de estados es la implementación del propio control del estimulador, la secuencia de funcionamiento del estímulo vendrá dada por las instrucciones y parámetros de una estimulación. Los pasos que sigue para ejecutar una estimulación convencional terminan siendo los siguientes y se muestran en la fig. 3.15:

1. LecturaVectorEstimulo (1): Inicialmente se espera que la FIFO no esté vacía y se lee el valor del evento que corresponde a la frecuencia que lo ha generado (0). Este valor termina generando una lectura en una posición de memoria que corresponde a una tabla donde solamente se puede disponer de una instrucción por evento, por tanto en ella se almacena nuevamente una instrucción que corresponde al salto del inicio de la estimulación, que equivale a tener una tabla de vectores de inicio de estimulaciones. Ésto permite diferentes opciones, una de ellas es asignar una misma estimulación a diferentes frecuencias con lo que se podría generar una trama de una estimulación en la que la frecuencia fuera variando. También permitiría desactivar una estimulación con una sola instrucción al escribir en el vector correspondiente la instrucción, de fin de estimulación, que no deja de ser Goto a la posición 0.
2. SeleccionarCanal (1): Éste es en realidad la primera instrucción y parámetro de la estimulación. En el se define el canal por el que se realizará la estimulación. Ésto en principio no tiene mayor importancia que definir los registros que identifican que canal de salida está activo y en ningún caso implica una estimulación. Tampoco tiene implicaciones de tiempo porque se ejecuta en un ciclo de máquina y no hay una corriente activa.

3.3. CONTROL DEL ESTIMULADOR

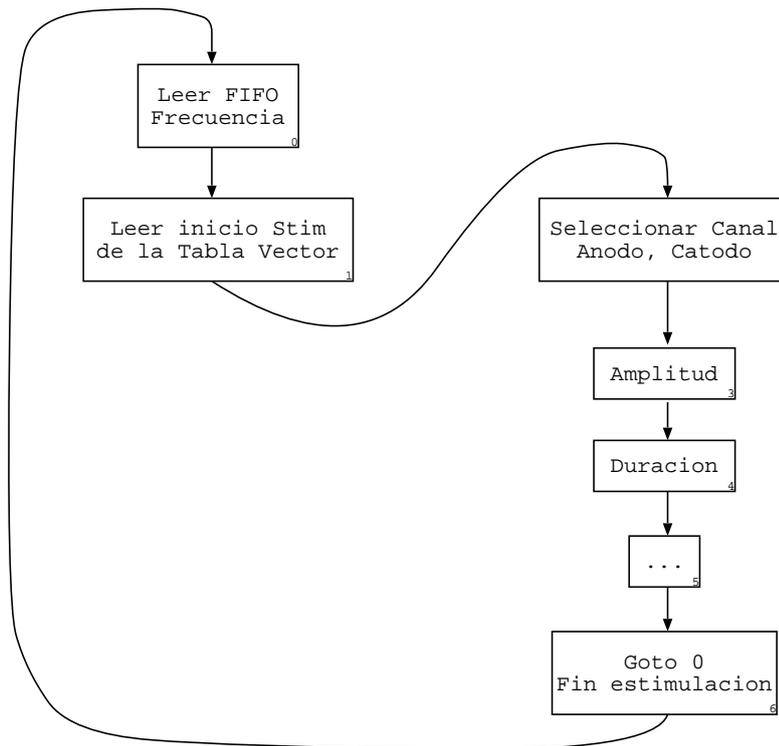


Figura 3.15: Secuencia de pasos que sigue una simulación en el control digital encargado de gestionar los estímulos y todos los parámetros que la definen.

3. **SeleccionarAmplitud (2):** Para iniciar una estimulación es necesario la selección de la amplitud que además implicará la secuencia de activación del canal y la activación de la corriente. Para evitar cualquier problema y tal como se ha dicho anteriormente, la siguiente instrucción a ejecutarse debe ser una duración, ésto asegura que el par de parámetros Amplitud-Duración definen una fase de estimulación y que el estimulador no ejecute nada que pudiera producir un descontrol de la corriente de estimulación.

Como caso particular se considera la recuperación de carga exponencial, en este caso y puesto que la amplitud se define con el valor absoluto y el sentido de la corriente a través del electrodo por el signo, se ha dispuesto que el valor “-0” sea utilizado para la recuperación exponencial.

4. **EsperarDuración:** Se lee el siguiente parámetro que naturalmente deberá ser una duración y se contabiliza el tiempo. Los dos últimos pasos se repiten tantas veces como sea preciso para definir una forma de onda en una estimulación, naturalmente estará limitado por la cantidad de memoria disponible en el sistema.
5. **FinalizarEstimulación:** Como se ha dicho previamente para finalizar una estimulación solamente habrá que realizar un salto a la dirección 0, lo que haría que el control de estimulación descartara las siguientes instrucciones y volviera al paso inicial de verificar si la FIFO no está vacía *FIFO*no*Vacia*, repitiéndose el ciclo de estimulación.

Ésta es la forma genérica de realizar una estimulación que se define mediante una forma de onda. Con ello es posible implementar la forma de onda estándar en las que se utilizan 5 pares para definir la estimulación, éstos son: un prepulso, una fase de estimulación, un tiempo de relajación sin estimulación y una recuperación de carga controlada, opcionalmente se puede añadir una recuperación de carga exponencial para asegurar una recuperación total de la carga. Esta estimulación implica un conjunto de 5 pares amplitud-duración que junto a la selección del canal y el paro de una estimulación, requiere de 12 instrucciones y/o posiciones de memoria para ser definido. Esta opción permite utilizar el soft de programación desarrollado para otros estimuladores y utilizarlo con pequeñas modificaciones que traducirían la secuencia fija y preestablecida a la nueva programación de este control de estimulación.

Para permitir más versatilidad y aprovechando la estructura propuesta se han incluido algunas instrucciones adicionales que permiten realizar secuencias de estimulación y tramas. Algunas de éstas son:

1. **Decrementar y Saltar:** Esta instrucción permite contabilizar el número de veces que se ejecuta esta instrucción y cuando llega a cero, se reinicializa con un valor por defecto y no ejecuta la siguiente instrucción. Esto permite realizar una determinada acción durante un número de veces para después realizar otra acción.
2. **Desactiva una frecuencia:** Ésta, junto a la instrucción anterior permite realizar una secuencia de estimulación compuesta por un conjunto de estimulaciones a una frecuencia fija. Por ejemplo podría hacerse un tren de estímulos a una frecuencia fija y forma de onda específica para después pararse sin ninguna orden externa. Ésto permite definir patrones de estimulación que se ejecutarían con solo mandar la orden de activar el patrón, que sería la de activación de una frecuencia, la cual tendría referenciada esta forma de onda.
3. **Activa una frecuencia:** Al igual que la anterior, es posible activar una frecuencia sin estímulo inmediato, ésto permitiría realizar una secuencia de trenes de pulsos en la que se modifica la forma de onda y/o la frecuencia de estimulación, ya que al desactivar la frecuencia actual y activar otra frecuencia se tendría un nuevo tren de pulsos totalmente diferente.

Estas instrucciones se implementan utilizando el registro rDa y el de rDirección, de manera que no hace falta mucha lógica adicional para su implementación y aunque parezca que el sistema es muy complejo, su implementación es muy simple.

Para realizar una medida de impedancia (sec. 3.2.4) se utiliza la propia versatilidad del control de la estimulación y de la definición de la forma de onda. El funcionamiento básico es ir reprogramando una secuencia de estimulación con el propósito de encontrar la amplitud que más se aproxima al valor del comparador, el cual con la relación de la corriente de estimulación permitirá determinar el valor de la impedancia. Lo único que se requiere para su implementación es una nueva instrucción que se inserta entre la secuencia de estimulación, esta instrucción que no modifica la respuesta del estímulo, registra el valor del comparador y lo almacena en un

3.3. CONTROL DEL ESTIMULADOR

registro temporal que deberá ser leído desde el exterior para su posterior procesado. Como hay que buscar el valor de amplitud más próximo se propone realizar dicha tarea con la búsqueda dicotómica, en la que se especifica el valor más elevado de la estimulación que permite limitar el rango de medida y la corriente utilizada.

3.3.4 Comunicación externa (ComIO)

Para controlar el bloque digital y por tanto el estimulador o aplicación desarrollada se precisa una comunicación con el exterior. Esta comunicación será útil para la configuración, programación y control de los diferentes módulos e incluso si se desarrolla una aplicación autónoma en el que la propia aplicación incorpora el procesado necesario para discernir la acción a realizar. Con objeto de tener una comunicación más versátil en función de las diferentes aplicaciones que se puedan desarrollar en un sistema implantable, se definen el protocolo y dos tipos de comunicación (serie y paralelo) descritos a continuación.

Configuración Serie

El tipo de comunicación que se propone considera el entorno en el que se puede encontrar la aplicación. Una de las restricciones más severas en la conexión de diferentes sistemas es el número de cables necesarios para comunicarse, por ello se propone un sistema serie síncrono que permite realizar la comunicación bidireccional con varios circuitos mediante 3 cables que identifican las señales de datos de entrada, datos de salida, y el reloj de sincronismo para los datos.

Esta comunicación permitiría una configuración como la mostrada en la fig. 3.16 donde la aplicación final se compone de 3 dispositivos especializados en tareas diferentes. 1- El circuito de telemetría se encargaría de realizar una comunicación con un control externo y enviar las órdenes a los circuitos internos para poderlos controlar. 2- El dispositivo de estimulación se encargaría de las posibles estimulaciones y 3- El dispositivo de registro obtendría las señales necesarias que después de procesarlas en el exterior permitirán realizar una acción determinada sobre el estimulador. Aunque ésto es un ejemplo, las posibilidades son varias y diferentes pero hay que definir el funcionamiento del bus y el formato de los datos que se utilizan.

Para el funcionamiento de este sistema se hace necesario definir un circuito como maestro mientras que los demás serán esclavos. El reloj de los datos será generado por el maestro y el mismo se encargará de determinar que tipo de información viaja por el bus al definir el acceso que se realiza.

Para realizar la comunicación se define una trama que se utiliza como base para los datos transmitidos y/o recibidos. Esta trama ha de permitir la lectura y escritura desde el maestro hacia los esclavos y a la vez con varios esclavos. Para ello se define la trama con el formato mostrado en la tabla 3.3 en la que se describen su significado a continuación:

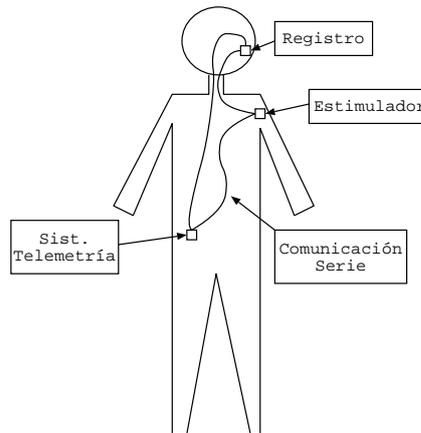


Figura 3.16: Esquema representativo de la conexión que permitiría la configuración serie en la que se disponen diversos circuitos que implementan una o varias tareas gobernadas por un circuito maestro (Sist. de telemetría), que a la vez puede ser controlado desde el exterior.

RdWrn	ICNum	Tamaño Trama	Dirección	Cuerpo (palabras de 16 bits)
15	14-12	11-9	8-0	Tamaño * 16bits

Tabla 3.3: Trama utilizada en la comunicación con el estimulador a través del módulo ComIO

RdWrn: Sirve para determinar el tipo de trama si es de lectura (“1”) del esclavo o por el contrario si se le envía (“0”) será de escritura.

ICNum: Determina que esclavo procesará la trama, o sea a quien va dirigido. Como éste tiene un tamaño de 3 bits permite distinguir 8 posibilidades. No obstante hay que considerar el dispositivo maestro y la opción de querer enviar una trama a todos los esclavos, ésto reduce el número de posibles esclavos a 6. De esta manera el maestro se define como (ICNum=0), mientras que si se desea enviar una trama a todos los dispositivos se utiliza la identificación de ICNum=7.

TamañoTrama: Determina el tamaño del cuerpo de la trama, lo cual permite determinar cuantos datos se envían en la trama y ajustarla a las necesidades de la comunicación. El tamaño de la trama puede variar ente 0 y 7, utilizándose el tamaño de 0 en el caso de querer utilizar la cabecera de la trama para identificar señales de control y el 7 para realizar una trama con un tamaño de 15 palabras, lo que permitirá optimizar comunicaciones que requieran un ancho de banda más elevado.

Dirección: Identifica la dirección interna del dispositivo, al que van destinados los datos. Como los dispositivos tiene internamente un bus (sec. 3.3.1) es necesario identificar hacia que módulo del dispositivo van dirigidos. De hecho las direcciones no están prefijadas y estarán definidas por cada aplicación en el momento del diseño, lo que permite reutilizar el bus para un sinnúmero de aplicaciones.

3.3. CONTROL DEL ESTIMULADOR

Cuerpo: Son los datos que se leen o escriben en el dispositivo, consta de un número de palabras igual al indicado en “Tamaño Trama” siendo cada palabra de 16bits.

Para poder distinguir entre un dispositivo u otro cada uno de ellos dispondrá de un registro interno (rICNum) que identificará y diferenciará cada circuito de los demás, no obstante y aunque la trama define para quien son los datos que viajan por el bus, hay que considerar que al inicializarse todos los circuitos se identifican con el rICNum=0. Ésto es debido a que no se puede conocer previamente que dispositivos habrá y como se conectarán. Para solucionar este problema se propone una inicialización del bus que consiste en una enumeración de cada uno de los dispositivos conectados de manera que queden personalizados y con ello poder distinguirlos.

Al inicio todos los dispositivos tienen asignado el rICNum=0 de manera que lo primero que se hace, es enviar una trama de escritura redefiniendo el rICNum a 1 para el dispositivo ICNum=0. Los dispositivos solo procesan las tramas que tienen identificado su ICNum, pero como inicialmente todos valen 0, la primera trama de enumeración programará el primer dispositivo a 1. Para evitar que esta misma trama programe a los siguientes dispositivo del bus, la trama de salida se le modifica el tipo y pasará a ser de lectura por lo que el siguiente dispositivo no podrá ser programando con la misma dirección. Para enumerar el segundo dispositivo y los consecutivos se van enviando tramas similares, tramas dirigidas al ICNum=0, pero reescribiendo el registro con valores de 2, 3, etc. Ahora el primero no los procesará por que van dirigidos al 0 y este ya tendrá una dirección asignada diferente.

Este procedimiento permite enumerar de manera única a todos los dispositivos que se encuentran conectados al bus, pero para poderlos utilizar de manera personalizada en función de lo que es capaz de hacer, la segunda acción a realizar es identificar la funcionalidad de cada dispositivo. Para ello se realiza una lectura de un registro que permita identificar que tipo de dispositivo es y que revisión tiene. Esto permitirá identificar de forma única el funcionamiento de cada aplicación y con ello que el control externo pueda actuar en concordancia.

Para permitir esta inicialización hace falta definir por defecto algunas direcciones con el fin de que todos los dispositivos funcionen de la misma manera en la inicialización. Para ello las direcciones 0, 1, 2 y 3 están prefijadas por el protocolo de comunicación. En éstas se identifican los siguientes parámetros, en la dirección 0- se dispone el rICNum, 1- la aplicación, 2- la versión y revisión, 3- es opcional y permite guarda cualquier valor que pueda ser útil para la propia aplicación.

Otra característica del bus es que, al realizarse con cables se considera que es una comunicación segura y por tanto no incluye ningún tipo de verificación de datos. Finalmente y aun teniendo en cuenta que la conexión es segura se debe considerar el punto en que se inicia una trama o bien que no siempre se está transmitiendo información. Para poder procesar la trama de manera correcta y evitar incertidumbre en el arranque de los dispositivos se propone un sincronismo de inicio de trama por tiempo, se define un tiempo máximo entre flancos del reloj de datos de manera que se fija una velocidad mínima de 500kbps, si el reloj es inferior a este tiempo, a partir del próximo flanco de reloj se supone el inicio de una trama nueva, por el contrario también se fija una velocidad máxima de reloj de 2Mbps, limitada por suponer que un

dispositivo puede trabajar con un reloj de $4MHz$ para el bloque digital.

Este bus también puede generalizarse un poco más y definir 3 líneas más que comparten todos los dispositivo y de esta manera optimizar área y consumo, estas líneas serían la de alimentación (V_{cc} , Gnd) y el reloj del bloque digital que se fija a $4MHz$ siendo suficiente para la mayoría de aplicaciones.

Configuración Paralela

La configuración está basada en la conexión paralela de datos, direcciones y líneas de control que se pueden compartir entre diferentes dispositivos. Ésta se ha pensado para ser utilizada en el caso de realizar un implante en el que se precisa una aplicación en la que los diferentes dispositivos se encuentran localizados en un mismo punto, por ejemplo un implante de registro junto a un estimulador. En esta opción se obtiene mayor velocidad de comunicación a costa de tener más conexiones, lo que a la vez dificulta que pueda ser distribuido en diferentes puntos del paciente.

Esta configuración se basa en un bus de 8 bits que se utiliza para enviar la misma trama empleada en la configuración serie. Se utiliza los mismos datos porque de esa manera la misma programación puede ser utilizada sea cual fuese la configuración utilizada. Para ello se dispone de 4 direcciones de datos de las cuales las dos más bajas se utilizan para identificar la cabecera de la trama y las dos más altas para los datos. Las líneas que lo componen son:

Datos ($D<7..0>$): Son de entrada-salida implementadas con tri-state. Para limitar el número de cables que se requieren en la realización de esta comunicación se ha definido un bus de datos de 8bits que se multiplexarán en función de la dirección de acceso.

Dirección de acceso ($AIO<2..0>$): Identifica que parte de los datos de la trama se está utilizando. Se define que si la dirección es 0, los datos identifican la parte baja de la cabecera de la trama, mientras que la dirección 1 identifica la parte alta. De la misma manera la dirección 3 y 4 identifican la parte baja y alta de las palabras del cuerpo de la trama. Cada dato se procesa cuando se escribe la parte alta de una palabra con la cabecera previamente definida. Con esta estrategia la misma trama podrá ser utilizada con este tipo de comunicación pero con una velocidad de transferencia superior a la utilizada por la configuración serie.

Acceso listo ($RdyIO$): Identifica cuando una palabra de la trama se ha procesado. Como este tipo de comunicación puede ser rápido, para asegurar que el dato que se ha enviado se ha procesado correctamente y que se ha trasladado al bus local, el dispositivo dispone de esta señal que permite determinar cuando esta acción ha sucedido. De la misma manera si la acción es de lectura esta señal identificara cuando el dato al que se accede esta listo para ser leído desde el exterior.

3.3. CONTROL DEL ESTIMULADOR

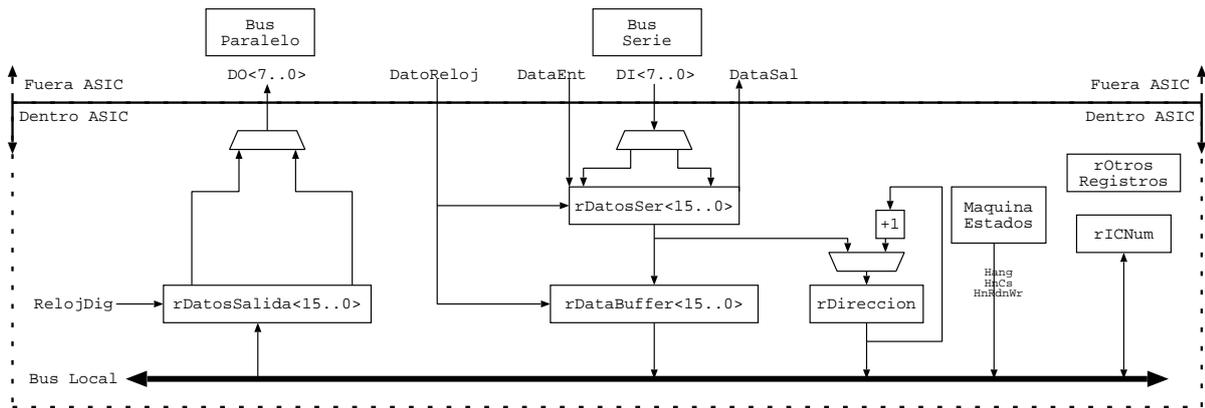


Figura 3.17: Esquema simplificado del módulo de comunicación que conecta las dos opciones de bus externo con el bus local del bloque digital del estimulador.

Lectura/Escritura (RdWrN): Identifica el tipo de acceso al bus paralelo, de lectura o escritura. Debe tenerse en cuenta que aún en el caso de querer leer del dispositivo, primero hay que escribir en el dispositivo la cabecera mediante escritura en las direcciones 0 y 1, mientras que si se leen o escriben los datos estos se realizarán a través de la lectura o escritura de las palabras accediendo a través de las direcciones 3 y 4.

Selección (CsN): Esta señal permite seleccionar el dispositivo activo y será utilizada si se disponen de más de uno.

Implementación

Siguiendo con la topología de diseño previamente propuesta en la implementación del bloque digital del estimulador, la comunicación con el exterior se realiza con un módulo (ComIO). Este puede ser cambiado si el protocolo utilizado es diferente o puede ser empleado en otra aplicación si el protocolo es funcional para ella. En cualquier caso el módulo de comunicación puede ser substituido por otro que implemente otro protocolo siempre que tenga en cuenta el funcionamiento interno del bus local.

Para la implementación de este módulo se propone una estructura como la mostrada en la fig. 3.17. Se basa en un registro que almacena temporalmente una palabra (`rDatosSer`) y en función de ésta, la máquina de estados controla las acciones a realizar. Para evitar problemas de set-up, hold y permitir a la vez una máxima velocidad de transferencia, el registro de entrada/salida (`rDatosSer`) y el registro intermedio o buffer (`rDataBuffer`) funciona con el reloj de datos que no tiene porque ser el mismo que el del bloque digital, no obstante cuando el registro de entrada se ha llenado se realiza un volcado al registro `rDataBuffer`; posteriormente y puesto que se dispone de 16 ciclos de reloj, antes no llegue un nuevo dato, se realiza el acceso al bus local del circuito integrado con el reloj del bloque digital y con tiempo suficiente para asegurar que no habrán problemas de set-up y hold.

Los datos que llegan ya sea en formato serie o paralelo son almacenados temporalmente en rDataSer también pueden dirigirse al registro rDirección que es utilizado para determinar a que dirección del bus local se está accediendo en cada momento. Este registro se llena con el valor de la cabecera de una trama y se irá incrementando en cada acceso al bus local para permitir escribir toda la trama de manera consecutiva.

Los registros internos (ICNum, etc) que precisa el módulo de ComIO, se acceden a través del bus local como si se tratara de otro módulo, haciendo que la implementación final sea más simple, por no requerir un control adicional que interprete si la trama está dirigida al módulo de comunicación.

3.4 Integración del estimulador

El sistema de estimulación propuesto está constituido por dos grandes bloques con características totalmente diferentes, éstas son la parte analógica y la digital. Cada una de ellas sigue diferentes flujos de diseño para terminar uniéndose en la etapa final y obteniendo el circuito de estimulación.

El circuito se ha fabricado y testado en laboratorio para su caracterización eléctrica, previa a su utilización “in vivo”. Para realizar la caracterización y poderlo utilizar in vivo se ha diseñado una unidad externa que hace de interficie entre la aplicación y el estimulador. Esta unidad externa forma parte de la implementación digital y está estrechamente ligada con la filosofía de diseño utilizada, en la que la base del diseño, es el entorno final de test. De esta manera para poder entender el flujo en la implementación del bloque digital se parte del entorno de verificación.

3.4.1 Implementación

La parte analógica ha seguido una filosofía de diseño bottom-up, partiendo del convertor DAC, escalado de corrientes, hasta la etapa de salida y finalmente los convertor step-up utilizados para las alimentaciones. El entorno de desarrollo ha sido Cadence con editor de esquemáticos, simulación eléctrica con Spectre, layout, DRC y el LVS como verificación del layout. Cada uno de los módulos se ha realizado por separado para ser unidos en bloques más grandes y terminar con todo el bloque analógico del estimulador.

Para el bloque digital se ha utilizado un entorno de simulación y de test como el mostrado en la fig. 3.18. Primeramente se ha desarrollado el entorno de trabajo que es la base, tanto del diseño digital, como del test. El entorno constituye básicamente las funciones de bajo nivel (4), los módulos de conexión para los diferentes alternativas USB, sockets (5, 6), y el servidor de eventos para el simulador (9), que se encargará de generar las señales para el simulador. Las señales generadas serán similares a las que se requerirán por el estimulador real (10) y que

3.4. INTEGRACIÓN DEL ESTIMULADOR

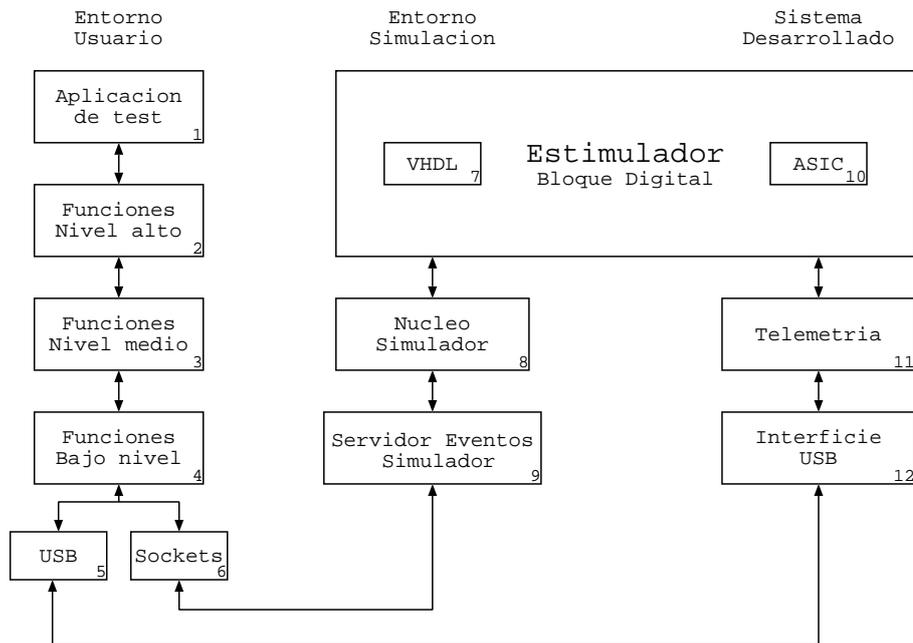


Figura 3.18: Estructura y bloques que componen el sistema de diseño y test del estimulador.

en el sistema desarrollado serán generadas por el sistema de telemetría (11) o similar. Este se conectará al PC mediante una conexión por USB implementada por la interficie USB (12).

El entorno de simulación se realiza sobre el simulador Modelsim y el diseño se ha descrito con VHDL. Por otro lado el servidor de eventos para el simulador al igual que todo el software desarrollado se ha escrito en C. El servidor de eventos de simulación se ha desarrollado para trabajar bajo Linux y a través de sockets, lo que permite ser reutilizado en cualquier máquina o Sistema Operativo (S.O.) que siga la topología Unix y disponga de Modelsim con un entorno de programación similar. A la vez la conexión a través de sockets permite el escribir software sobre cualquier plataforma y poder ser testeado sobre el simulador.

El flujo utilizado en el diseño digital parte de la utilización de la base de diseño desarrollada y descripción del bloque digital del estimulador en código VHDL, que posteriormente a la verificación funcional, se sintetiza con synopsys. Tras la síntesis y exportación con verilog, con el resultado obtenido se realiza una simulación y verificación en paralelo con la descripción funcional. Ésto permite verificar el funcionamiento y determinar errores de síntesis o problemas de retardos, como pueden ser los de setup-hold de registros.

El software tiene una estructura por capas que va desde la aplicación, de más alto nivel (usuario), hasta las de más bajo. Éste depende directamente del Sistema Operativo utilizado y realiza la conexión con el simulador o con el sistema desarrollado. Estas capas y descripción son:

1. Aplicación de Test: Es la capa superior e implementa la interficie con el usuario. Permite definir patrones de estimulación o realizar modificaciones en los parámetros, realizar si-

mulaciones con los estímulos generados, el test del circuito ó también experimentación en vivo.

En esta capa también se incluye un interprete de funciones que permite automatizar algunas tareas a la hora de la simulación o test en vivo y facilitar el tener que utilizar un mismo patrón de configuración o patrón de estimulación.

2. Funciones de alto nivel: Permiten hacer una abstracción del estimulador y lo muestran como si fuera genérico. También hacen posible la programación de todas las especificaciones que tiene el estimulador, aunque en este caso, la aplicación será la encargada de gestionar todos los parámetros en función de las necesidades.
3. Funciones de nivel medio: En éstas se engloban todas las que realizan una conversión de los parámetros que van dirigidos al estimulador mediante tramas que son utilizadas en la comunicación con el módulo ComIO (tabla 3.3). Éstas solamente consideran los datos a enviar, la dirección y los empaquetan en las tramas necesarias con el formato correspondiente.
4. Funciones de nivel bajo: Aquí se tiene las rutinas que realizan la comunicación con el demostrador a través del USB o mediante la conexión con el servidor de simulación a través del socket. Están implementadas en un array de una estructura compuesta por punteros a un conjunto de funciones que definen las acciones básicas sobre un tipo de conexión (USB, sockets). Las funciones que se implementan son similares a las que dispone el S.O. para trabajar sobre ficheros y/o dispositivos [13, 14], con lo que se crea una nueva capa de abstracción a nivel de aplicación que permite diferentes conexiones.

La aplicación de test junto a las funciones requeridas se han realizado en paralelo en la etapa de diseño, lo que ha permitido junto a la base del diseño, asegurar una mayor fiabilidad. A la vez se tiene un ahorro de tiempo porque muchas tareas se han podido automatizar como son la verificación de la síntesis y la simulación de diferentes tipos de test al poder ser reprogramados con facilidad.

Aunque en el diseño no se dispuso de la parte de test, el banco de diseño fue pensado como si estuviera y formara parte del conjunto completo, permitiendo diseñar con la propia aplicación que después sería utilizada en el test. Ésto permite disminuir los errores de diseño debidos a conexionado y generación de vectores de test, puesto que la propia aplicación es la que genera los vectores y define el funcionamiento.

Tras el diseño del bloque digital, la síntesis y verificación, éste fue importado a Cadence y se realizó una simulación mixta con el bloque analógico, con el objetivo principal de verificar el conexionado entre ambas partes, se utilizaron los vectores de test que verificaban el comportamiento básico del estimulador.

Posteriormente se hizo un Place & Route con Silicon Ensemble y el resultado final se unió al layout analógico. Después se verifico el DRC y LVS para asegurar que la implementación final correspondía al diseño realizado.

3.4. INTEGRACIÓN DEL ESTIMULADOR

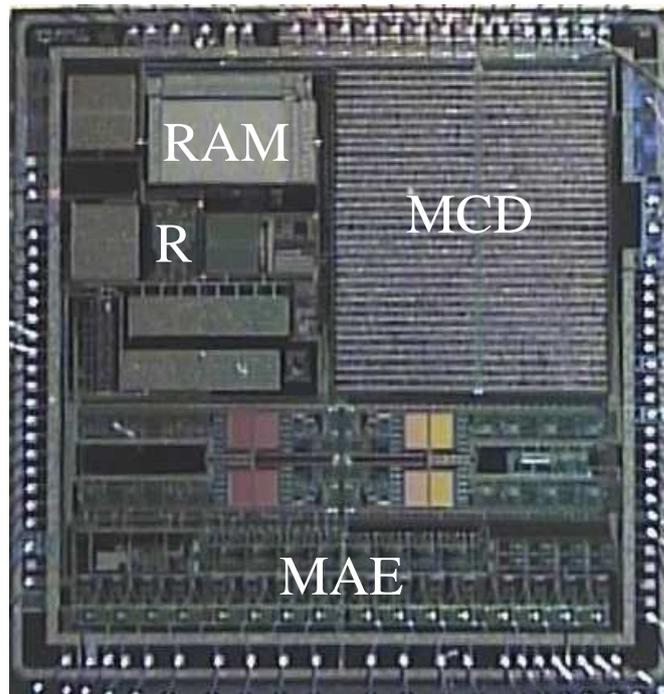


Figura 3.19: Fotografía del circuito de estimación integrado en tecnología $CMOS 0,7\mu m$, $i2t 100$ de 2 capas de polisilicio, 2 metales y dispositivos de potencia (100V). El tamaño del circuito es de $5917 \times 6052 \mu m^2$ y lleva incorporado: el bloque digital (MCD) comparte el control con la parte de registro capítulo 4, la memoria RAM de 254 palabras de 12bits (RAM), el control de los reguladores DC/DC (R) y el bloque analógico del estimador (MAE).

El circuito ha sido fabricado con la tecnología $CMOS 0,7\mu m I2T 100$. Esta tecnología se basa en un proceso $CMOS$ de $0,7\mu m$, con 2 capas de polisilicio, 2 metales con capacidad para dispositivos de potencia que pueden soportar 100V, que en este caso, es ideal para las etapas analógicas del estimador.

El circuito de estimación desarrollado se muestra en la fig. 3.19 en el que se incluye el bloque digital, la RAM, el bloque analógico de estimación con 8 canales independientes y los 2 controles de regulación DC/DC Step-Up necesarios, ocupando una área total de $5,9 \times 6 mm^2$.

3.4.2 Resultados

Para el test y caracterización del circuito de estimación se ha diseñado una unidad que hace de interficie entre un bus USB y un sistema de comunicación serie síncrona compatible con el bus del módulo digital *ComIO* (sec. 3.3). Esta unidad externa basada en un Cypress AN2131Q y una FPGA EP1C6 permite testear el circuito tanto con el bus serie como con el paralelo.

El equipo de test ha sido un ordenador PC con Linux, que ha sido la plataforma de diseño del sistema completo y de las herramientas de test (aplicación, fig. 3.18 (1)). Todo ello estaba par-

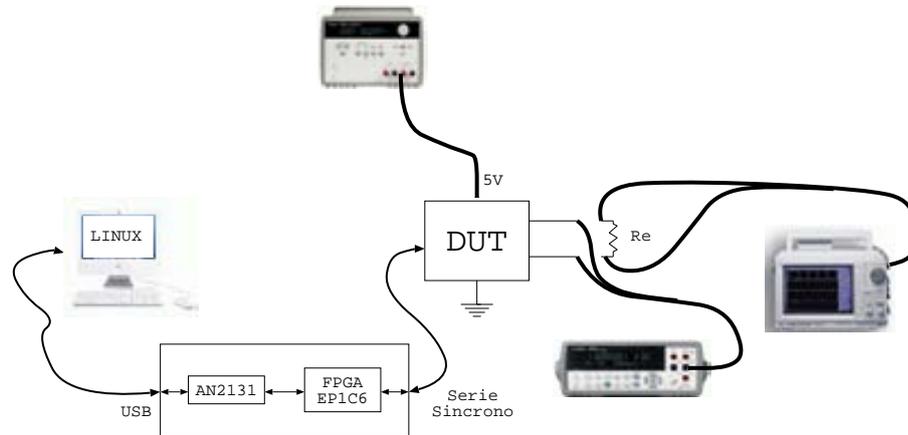


Figura 3.20: Montaje esquemático para el test del estimulador implementado.

Escala	Ganancia	Resolución ($\frac{\mu A}{LSB}$)	INL (LSB)	DNL (LSB)
0	1	2.22	<0.22	<0.13
1	5	9.6	<0.23	<0.1
2	10	22.7	<0.22	<0.15
3	50	94.31	<0.22	<0.1

Tabla 3.4: Resumen de las características de las escalas de corriente del estimulador.

cialmente implementado y solamente se requería la comunicación de USB (5) que comprendía un driver para el S.O. [15] que conecta con la placa de desarrollo.

Para analizar las corrientes de estimulación se ha utilizado la unidad externa y como equipamiento de medida un multímetro Agilent 34410A y un osciloscopio diferencial Yokogawa DL701E, mientras que la alimentación para el estimulador (5V) se han obtenido de una fuente de alimentación Agilent E3631. Las restantes alimentaciones necesarias para el correcto funcionamiento del estimulador se obtienen internamente a partir de los reguladores DC/DC que tiene el propio estimulador y diseñados a tal efecto. El montaje utilizado se puede ver en la fig. 3.20

El primer test realizado es la caracterización de las corriente de estimulación como son resolución, linealidad, errores, etc. para ello se ha realizado un barrido de todos los valores del convertor para cada una de la escalas. Para determinar la bondad del diseño se ha caracterizado 8 muestras diferentes y se ha obtenido el error integral no lineal (INL) y el error diferencial no lineal (DNL).

Los resultados obtenidos para la escala 2 se muestra en la fig. 3.21, en ellas se puede ver el valor absoluto en función del dato introducido en el convertor, el INL y el DNL que en ambos casos no superan el $0,25LSB$. Como resumen se muestra en la tabla. 3.4 los valores obtenidos para las diferentes escalas.

3.4. INTEGRACIÓN DEL ESTIMULADOR

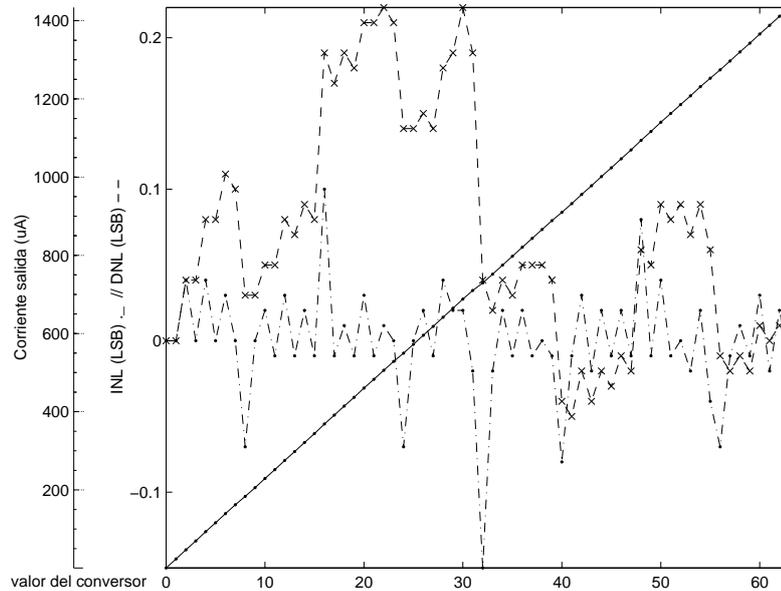


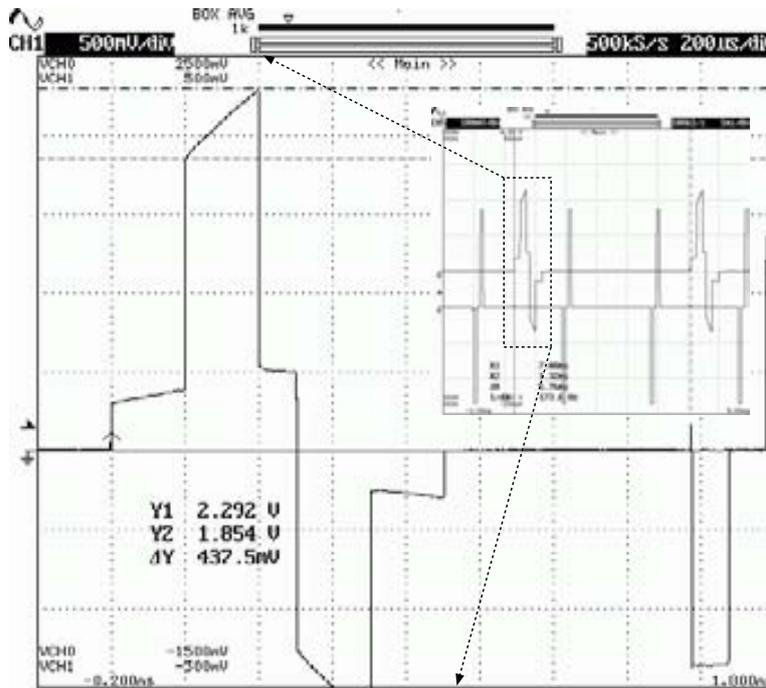
Figura 3.21: Característica de la corriente de estimulación para la escala 2. Se muestra el valor de la corriente de salida, el error integral de no linealidad (INL) y el error diferencial de no linealidad (DNL).

También se puede observar una variación de la pendiente entre el obtenido experimentalmente y el teórico esperado, no obstante, este error no es importante porque en caso de requerir una gran precisión en la estimulación este se puede corregir por software. El valores más significativos son el INL y DNL que permiten asegurar que el estimulador es monótonico en todo el rango de funcionamiento.

Para comprobar el funcionamiento del control digital se ha realizado diferentes estimulaciones en las que se destacan las diferentes formas de estimulación, distintas frecuencias, etc. Una primera forma de onda es la mostrada en la fig. 3.22 junto a los parámetros de programación utilizados que sirve como muestra de como se programa. Se puede ver la tensión en bornes de los condensadores utilizados para el desacoplamiento en serie con una resistencia que hace de electrodo. La pendiente que aparece es debido a la carga de los condensadores, mientras que los saltos bruscos son consecuencia de la caída de tensión en la resistencia al hacer circular la corriente de estimulación. Lo más significativo de la gráfica es el poco error acumulado entre la fase positiva y negativa porque la fuente de corriente utilizada en ambas fases es la misma, siendo las puertas de paso de la estructura en H la que permite el cambio de sentido.

Para verificar el buen comportamiento del generador de frecuencias y el control de las colisiones a partir de la FIFO se ha generado varias estimulaciones con frecuencias diferentes; estas se muestran en la fig. 3.23(a). Se puede observar la generación de dos frecuencias iguales y una tercera múltiplo de las anteriores, esta gráfica permite ver claramente como el bloque digital controla la diferentes frecuencias y el tratamiento de las colisiones haciendo que se ejecuten en orden.

De la misma gráfica se tiene diferentes formas de ondas totalmente autónomas entre los



(a) Estimulo

Dirección	Acción	Parámetros
0x130	Sel AnKa	n°Canal
0x131	Amp	250μA
0x132	Dur	200μs
0x133	Amp	1500μA
0x134	Dur	200μs
0x135	Amp	0
0x136	Dur	100μs
0x137	Amp	-1500μs
0x138	Dur	200μs
0x139	Amp	-250μs
0x13a	Dur	200μs
0x13b	Finalizar	Goto 0

(b) Parámetros

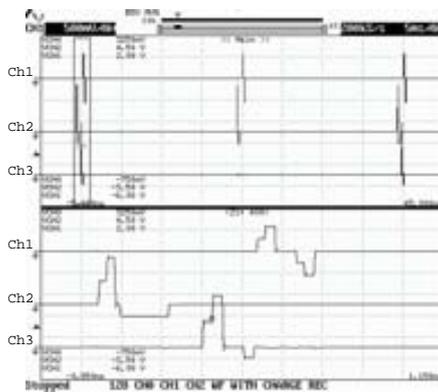
Figura 3.22: En esta gráfica muestra la respuesta transitoria de la corriente a través de un electrodo resistivo y de las capacidades de desacoplamiento.

diferentes canales y frecuencias. La primera estimulación (Ch2) está formada por un prepulso, pulso, un intervalo entre recuperación muy pequeño y una recuperación de carga controlada por un pulso negativo. En la segunda estimulación (Ch3) se dispone de un pulso con prepulso y una recuperación con amplitud negativa desplazada del pulso, en este caso la carga no está totalmente compensada, pero no tiene mayor problema porque es una caracterización eléctrica con un electrodo totalmente resistivo. En el caso del tercer estímulo (Ch1) se trata de dos pulso, positivo y negativo, de iguales características.

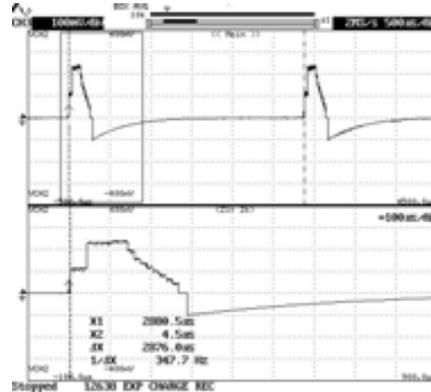
Para verificar que el bloque digital es capaz de sintetizar cualquier forma de onda se dispone de la fig. 3.23(b). Se ve una estimulación definida por un prepulso, un pulso de estimulación y en la que la desactivación se realiza escalonadamente, utilizando muchos pares de amplitud-duración y con ello definir con precisión la forma que se desea. Finalmente se utiliza una recuperación exponencial para evitar cualquier acumulación de carga en el electrodo.

Para verificar el consumo del sistema desarrollado se ha utilizado un multímetro para medir la corriente mientras el bloque digital funcionaba con un reloj de 4MHz generando una estimulación a una frecuencia constante de 50Hz. La forma de onda utilizada era bifásica con una duración de 200μs y una corriente de estimulación idéntica en ambas fases de 1mA. El consumo ha sido de 15mW para el bloque digital mientras que la parte analógica incluido los conversores de tensión han requerido 2mW. Se observa que mayoritariamente el consumo es debido al

3.5. CONCLUSIONES



(a) Estimulación simultánea de diferentes canales y frecuencias



(b) Forma de onda de estimulación compleja.

Figura 3.23: En la fig. 3.23(a) se muestran tres estimulaciones a diferentes frecuencias, con diferentes formas y canales, se puede ver como todas ellas son totalmente independientes gracias a la versatilidad del control digital; el electrodo utilizado para esta caracterización es exclusivamente resistivo, lo que permite ver con claridad la corriente y los pequeños picos en las activaciones. En la fig. 3.23(b) se muestra una estimulación y la ampliación de una estimulación para ver con mejor precisión la forma. Esta es compuesta por dos ciclos ascendentes y una desactivación progresiva seguida de una recuperación de carga exponencial.

bloque digital debido a la frecuencia de trabajo y tensión de alimentación, mientras que en las estimulaciones la potencia que se requiere es muy baja como consecuencia del poco tiempo que se estimula y que viene fijado por la duración del estímulo.

3.5 Conclusiones

En este capítulo se han diseñado los módulos y bloques de un estimulador que sirve como base para investigar un sistema implantable con estimulación y/o registro con telemetría. El diseño permitirá estudiar diferentes alternativas en la estimulación tanto en forma de onda, tipo de electrodos, etc y conseguir con ello mayores prestaciones en los sistemas implantables.

Para que el sistema desarrollado pueda ser utilizado en el diseño de aplicaciones implantables se ha premiado la optimización en área y potencia, manteniendo al máximo la versatilidad de todos los elementos. Se ha realizado el estudio, análisis y diseño de cada una de las etapas con la finalidad de que éstas puedan ser utilizadas para realizar un estimulador o una aplicación final en la que se requiera la funcionalidad aquí desarrollada.

Con el propósito de optimizar al máximo una posible aplicación final, se incluyen el control de dos reguladores DC/DC step-up que a partir de una alimentación única de 5V permite obtener el rango más adecuado para cada tipo de electrodo.

El bloque analógico propuesto basado en un puente en H permite obtener estimulaciones de corriente bifásicas que se generan a partir de la misma fuente de corriente lo que permite compensar mejor la carga resultante de la estimulación porque el mismo error se obtiene en ambos pulsos. Adicionalmente y para evitar cualquier carga residual el propio estimulador incorpora la posibilidad de recuperar la carga inyectada mediante una recuperación exponencial que se consigue al cortocircuitar los extremos de la salida del estimulador. Ésto permite asegurar una carga resultante nula sea cual sea la estimulación o error que pudiera haber.

Para un buen funcionamiento de la etapa de salida y evitar picos de corriente como consecuencia de la activación de los transistores de la etapa de salida se ha propuesto una secuencia de activación de toda la etapa de salida que junto al transistor de control de picos hace posible eliminar (reducir) el error de carga producido por la carga descontrolada al activar los transistores de salida.

En la generación de la corriente se utiliza un DAC diseñado para proporciona directamente la corriente de base que será escalada para producir la estimulación. Ésto permite optimizar el área requerida para la etapa de salida puesto que los conversores de librería tiene unas especificaciones que no se requieren en esta aplicación y que lo harían poco óptimo. Con ello el conversor utilizado es de 6bits con una configuración cascodo para optimizar la linealidad de la corriente de salida. Para obtener un buen rango de estimulación se ha dispuesto de un escalado de corriente que será útil para poder utilizar diferentes tipos de electrodos y aplicarse a diferentes situaciones.

Todos los elementos del bloque analógico de salida se controla por un bloque digital que se ha diseñado de manera modular lo que permite optimizar cada uno de estos módulos de manera independiente y poderlos reutilizar para una nueva aplicación si es necesario. Para poder realizar el sistema completo se propone una conexión entre módulos a través de un bus local controlado por un módulo que da prioridad en función de la finalidad del módulo. Ésto asegura un buen funcionamiento del bus a la vez que asegura una distribución del tiempo de acceso para que el control permita su correcto funcionamiento.

Para optimizar el área y considerando que la celda más grande en un sistema digital suele ser el registro biestable, se ha optado por utilizar una memoria RAM donde se almacenan todos los parámetros de las estimulaciones y frecuencias accediéndose a través del bus local y solo utilizar registros locales para el cálculo y procesado de las diferentes acciones que controla el bloque digital.

En cuanto a los módulos del control digital del estimulador se destacan el diseño del generador de eventos para tener las estimulaciones a frecuencia constante que es capaz de controlar 16 frecuencias totalmente independientes y ser programado por periodo y no por frecuencia. Esta alternativa proporciona mucha resolución porque el paso de tiempo más pequeño que es capaz de distinguir para frecuencias bajas permite obtener una resolución de mHz para frecuencias de $7Hz$.

En el control de la estimulación, desde el que se gobiernan todas las señales de los bloques

3.5. CONCLUSIONES

analógicos, se ha optado por un módulo basado en una filosofía de ejecución de parámetros de estimulación lo que permite obtener una gran flexibilidad en las estimulaciones a la vez que optimiza el área y el consumo por tener una lógica de procesado mucho más simple que una máquina de estados capaz de ejecutar un tipo de estimulación complejo y fijo.

El diseño propuesto se ha implementado en una tecnología de alta tensión *CMOS 0,7 μ m* que permite la realización de todos los elementos, salida analógica, control digital y control reguladores, obteniendo de los prototipos testeados en el laboratorio, una respuesta similar a la obtenida en simulación y por tanto se ha obtenido una buena respuesta.

También se ha desarrollado un sistema de test, basado en una unidad que permite la conexión entre el PC y el estimulador a través de un bus USB y aísla el estimulador para que pueda ser utilizado en experimentación en vivo. Al mismo tiempo se ha desarrollado un driver para el S.O. Linux y se ha utilizado la aplicación de diseño para el test del estimulador. La aplicación de test se ha realizado en base unas funciones de alto nivel que permiten el desarrollo de nuevas aplicaciones en poco tiempo y que abstraen el estimulador de manera que se pueda utilizar como un estimulador genérico que se adapta a las necesidades de la aplicación.

Bibliografía

- [1] J. Sacristan and M.T. Oses. Programmable Stimulator-Recording Circuitry for Cuff and Sieve Electrodes. *IFESS*, 2004.
- [2] G.T.A. Kovacs, C. W. Storment, and J.M. Rosen. Regeneration Microelectrode Array for Peripheral Nerve Recording and Stimulation. *IEEE Transactions on Biomedical Engineering*, 39:893–902, 1992.
- [3] K. Yoshida and K. Horch. Selective Stimulation of Peripheral Nerve Fibers using Dual Intrafascicular Electrodes. *IEEE Transactions on Biomedical Engineering*, 40:492–494, 1993.
- [4] D. K. Leventhal and D. M. Durrand. Subfascicle Stimulation Selectivity Using a FINE. *Proceedings of the 22nd Annual EMBS International Conference*, pages 1610–1612, Jul 2000.
- [5] L. N. S. Andreasen, J. J. Struijk, and M. Haugland. An Artificial Nerve Fiber for Evaluation of Nerve Cuff Electrodes. *19th International Conference - IEEE/EMBS*, pages 1997–1999, Oct 1997.
- [6] J. Sacristan, D. Marin, A. Uranga, and M.T. Oses. Implantable Multichannel Neural Stimulator. *IFESS*, 2002.
- [7] S. Bourret, M. Sawan, and R. Plamondon. Programmable High-Amplitude Balanced Stimulus Current-Source-for Implantable Microstimulators. In *19th International Conference - IEEE/EMBS*, pages 1938–1941, Oct. 30 - Nov. 2 1997.
- [8] Grip. ESPRIT GRIP project LTR-26322.
- [9] Naples GG, Mortimer JT, and Yuen TGH. *Overview of peripheral nerve electrode design and implantation. In: Neural Prostheses, Fundamental Studies*. Prentice Hall, 1990.
- [10] A. Ramachandran, M. Schuettler, N. Lago, T. Doerge, K. P. Koch, X. Navarro, K.P. Hoffmann, and T. Stieglitz. Design in Vitro and In Vivo Assessment of a Multi-Channel Sieve Electrode with Integrated Multiplexer. *Journal of Neural Engineering*, pages 114–124, 2006.

BIBLIOGRAFÍA

- [11] Phillip E. Allen and Douglas R. Holberg. *CMOS Analog Circuit Design*. Oxford University Press, 2002.
- [12] C. Olmo Parejo. Diseño de Reguladores DC/DC Microelectrónicos. Proyecto fin carrera, UAB, Junio 2003.
- [13] Alessandro Rubini and Jonathan Corbet. *Linux Device Drivers*. O'REILLY, 2 edition, 2001.
- [14] Jonathan Corbet, Alessandro Rubini, and Greg Kroah-Hartman. *Linux Device Drivers*. O'REILLY, 3 edition, 2005.
- [15] N. Aparicio Alfaro. Driver USB para Linux. Proyecto fin carrera, UAB, Junio 2005.

Sistema para el registro de señales nerviosas

EN este capítulo se estudia y diseña un amplificador para el registro de señales nerviosas. Partiendo de las especificaciones del amplificador se analizarán las diferentes alternativas y se propone un diseño de amplificador junto al análisis, descripción y parámetros a considerar para su implementación. Finalmente, se presentan los resultados obtenidos en la caracterización y las conclusiones del sistema de registro propuesto.

4.1 Amplificador propuesto

Está comprobado que las estructuras diferenciales son las más adecuadas para el registro de señales nerviosas ya que permiten tener las interferencias externas al nervio en modo común, mientras que la señal de interés se tiene en modo diferencial (sec. 2.4). Ello lleva a considerar que la etapa de amplificación ha de ser diferencial y que el CMRR sea lo más elevado posible para eliminar, en la medida de lo posible, el efecto de las señales externas no deseadas.

Aunque la señal es diferencial y ello permite reducir las interferencias, uno de los problemas que aparece en la interficie con el electrodo es la componente DC u offset. Ello obliga a disponer de filtros con un cero en el origen que lo eliminen permitiendo amplificar únicamente la señal de interés sin que se sature. Las opciones más interesantes son aquellas que no requieren filtros entre el electrodo y el amplificador que reducirían el CMRR y con ello la eficiencia del amplificador diferencial.

Estas restricciones llevan a plantear como objetivo básico la implementación de estructuras con entrada diferencial y filtros que no requieran elementos a la entrada del amplificador, permitiendo eliminar la componente DC, reducir las señales fuera de la banda y mantener el CMRR del amplificador diferencial para minimizar el efecto de las interferencias procedentes del exterior del electrodo.

4.1. AMPLIFICADOR PROPUESTO

Al proponer la estructura a utilizar en el diseño del amplificador hay que considerar las restricciones de tamaño y consumo del circuito. Si el nivel de la señal es muy bajo ($\sim \mu V$) el nivel de ruido también debe serlo, lo que lleva a situar el ruido total del amplificador al equivalente de la resistencia del electrodo, pudiendo ser del orden de $1k\Omega$ [1]. También habrá de considerarse la necesidad de incluir filtrado para evitar las interferencias de las señales fuera de la banda e incorporar una ganancia elevada para facilitar el post procesado de la señal. Todo ello deriva en un aumento del tamaño y consumo requerido del amplificador. Por otro lado si el nivel de la señal es relativamente elevado ($> 10\mu V$) el circuito necesario no requiere ganancias tan elevadas y la relación ruido-área-consumo se puede relajar, lo que lleva a una área y consumo menor.

Considerando que la ganancia ha de tener dos rangos y que el ruido estará en función del nivel de la señal se propone realizar un amplificador que responda a los requerimientos de las señales más elevadas e incluir una etapa adicional de muy bajo ruido y con una ganancia extra para el caso de las señales más pequeñas.

Esta estrategia permitirá optimizar el sistema de registro de señales nerviosas en función de la aplicación y tipo de electrodos, que indirectamente determinarán el rango de señal de entrada.

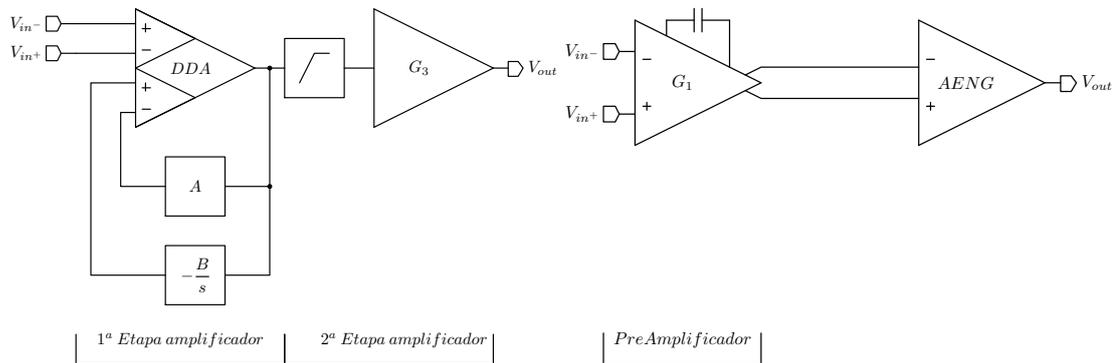
Estructura completa del sistema de registro

De las dos opciones consideradas (señales $> 10\mu V$ o $> 1\mu V$) se parte de la menos restrictiva que será la base del amplificador, para ello se proponen dos etapas de amplificación con filtrado tal y como se muestra esquemáticamente en la fig. 4.1(a).

En el segundo caso, en el que el ruido debe ser muy bajo y el amplificador requeriría de un área y consumo considerable, se opta por una etapa previa de preamplificación, permitiendo aprovechar las características de ganancia y filtrado del amplificador para obtener una mejor respuesta del sistema. Esta estructura se muestra en la fig. 4.1(b).

De esta manera el sistema completo consta de 2 o 3 etapas que se utilizarán según el tipo de señal a registrar. Estas etapas se caracterizan por:

1. **1ª Etapa amplificación:** Es una etapa de amplificación con entrada diferencial y salida simple provista de un filtro paso banda que permite registrar señales nerviosas. Con el objetivo de minimizar el área y la potencia se diseña sin componentes externos, lo que implicará una resistencia del filtro grande. Ésta resistencia utilizada por el filtro también fijará el ruido de la etapa e indirectamente el consumo. Como características se fija el ruido a un nivel equivalente a una resistencia de $100k\Omega$, lo que permitiría registrar señales superiores a $10\mu V$. En cuanto al filtro se caracterizará por disponer un cero en el origen que elimine la continua a la vez que defina una respuesta frecuencial de paso banda con frecuencias de corte entre $100Hz$ y $5kHz$. También se propone que pueda disponer de varias frecuencias de corte inferior que permitan adaptar el filtro a la señal o a los requerimientos de la aplicación. Esta etapa no ha de disponer componentes a la entrada que



(a) Amplificador ENG Rango $10\mu V - 400\mu V$ (AENG)

(b) Amplificador ENG Rango $1\mu V - 200\mu V$ (PAENG)

Figura 4.1: Estructura de la que se compone el amplificador de señales ENG propuesto y el preamplificador. Se basa en tres etapas: 1- Preamplificador, 2- Amplificador, 3-Buffer, que compondrán el amplificador con preamplificador (PAENG) para rangos de señal de $1\mu V - 200\mu V$ y sin preamplificador para rangos de $10\mu V - 400\mu V$ (ANG).

disminuyan la calidad de la señal o reduzcan el CMRR del amplificador completo. Como prestación adicional dispondrá de varias ganancias para adaptar el nivel de la señal al máximo rango que permita la última etapa.

2. **2ª Etapa amplificación:** Es la encargada de adaptar la señal del amplificador al rango máximo de salida; la entrada no es diferencial puesto que la etapa previa tiene salida única. El ruido no es un parámetro importante y no requiere ninguna consideración a la hora del diseño ya que la etapa anterior hará que la señal tenga un nivel superior al ruido que pudiera tener esta etapa.

Esta etapa es necesaria para proporcionar una ganancia suficiente y eliminar la necesidad de implementar un amplificador con un producto ganancia ancho de banda (GBW) relativamente grande que implicaría un coste elevado en el diseño y en potencia. También incluye un filtro paso alto que elimina la continua para evitar que el offset residual de la etapa previa pudiera limitar el rango de salida, a la vez que elimina señales no deseadas de la entrada fuera de la banda.

3. **Preamplificador:** Esta etapa se situaría delante del amplificador de 2 etapas. Se utilizaría en el caso de que fuera destinado a una aplicación de muy bajo ruido en la que se requiera una ganancia adicional. Esta etapa ha de cumplir con los requisitos de tener una entrada y salida diferencial para poder ser conectada con la 1ª etapa amplificadora. Un alto CMRR para reducir el efecto de las interferencias externas al electrodo y ha de incorporar un filtro que permita eliminar la componente DC del electrodo y no requiera componentes a la entrada que pudieran reducir el CMRR. El ruido de esta etapa deberá ser de nivel muy bajo lo que a la vez implica que el área y el consumo serán elevados. Además es interesante disponer varias ganancias que permitan adaptar la señal de registro a la entrada del amplificador. Como especificaciones de la etapa se propone un ruido equivalente de

4.1. AMPLIFICADOR PROPUESTO

$1,5k\Omega$ que permitiría registrar señales del orden de $\sim \mu V$, un filtro paso alto de $100Hz$ que elimine el offset de la entrada y el CMRR deberá ser en la medida de lo posible $> 90dB$ a la frecuencia de interés ($1kHz$).

Aunque desde el punto de vista del nivel de ruido, el preamplificador tiene justificado el consumo y el área, es importante disponer de la etapa amplificadora sin preamplificador porque permitirá reducir el área y el consumo para sistemas que tengan que registrar señales $> 10\mu V$ o con electrodos de impedancias $> 100k\Omega$ y de esta manera, poder registrar un número mayor de canales.

Así pues el diseño se basa en tres etapas que según la aplicación deberá implementar las dos etapas de amplificación o incluir adicionalmente el preamplificador. Para realizar el estudio y diseño se propone empezar con el preamplificador que definirá el análisis de ruido, por ser el más restrictivo en este aspecto, siguiendo con el amplificador de dos etapas.

4.1.1 Preamplificador de registro

Para el diseño del preamplificador de registro se han considerado las características de la señal de entrada [2, 3, 4] y las especificaciones que ha de tener el preamplificador. Una de las que dificulta más el diseño es la necesidad de incluir una etapa de desacoplo a la entrada, porqué el circuito ha de tener una carga neutra con el paciente y por la necesidad de eliminar la componente DC que suele ser algunos ordenes de magnitud superior al de la señal a registrar.

En este caso, se propone una etapa que no requiere circuito de desacoplo, puesto que al estar implementada con transistores MOSFET, éstos, vistos desde la puerta, son una capacidad, con lo cual no permite el paso de corriente DC a través de ellos.

En la fig. 4.2(a) se puede ver de forma esquemática la estructura del preamplificador propuesto. Se basa en un par diferencial implementado con los transistores MOS ($M_{P_{1,2}}$), que se puede conectar directamente a los electrodos por los terminales V_{in+-} . Las fuentes de corriente (I_{P_i}) implementadas con espejos introducen la corriente de polarización para los transistores de entrada. La salida diferencial se obtiene a través de la carga de amplificación (R_l) en los nodos V_{out+-} . El filtro se implementa con la capacidad C_{fl} que se sitúa en el nodo común del preamplificador. Al disponer la capacidad en el nodo común es posible implementar el filtro y no tiene problemas de apareamiento en el punto de polarización del par de entrada, por lo que se mantiene el CMRR.

El circuito de pequeña señal se puede ver en la fig. 4.2(b). En este se han simplificado las fuentes de corriente de polarización (I_{P_i}) para simplificar los cálculos, ya que se supone tienen una impedancia muy elevada. De esta manera, la respuesta en pequeña señal de la etapa está determinada por la relación entre la transconductancia de los transistores de entrada y la

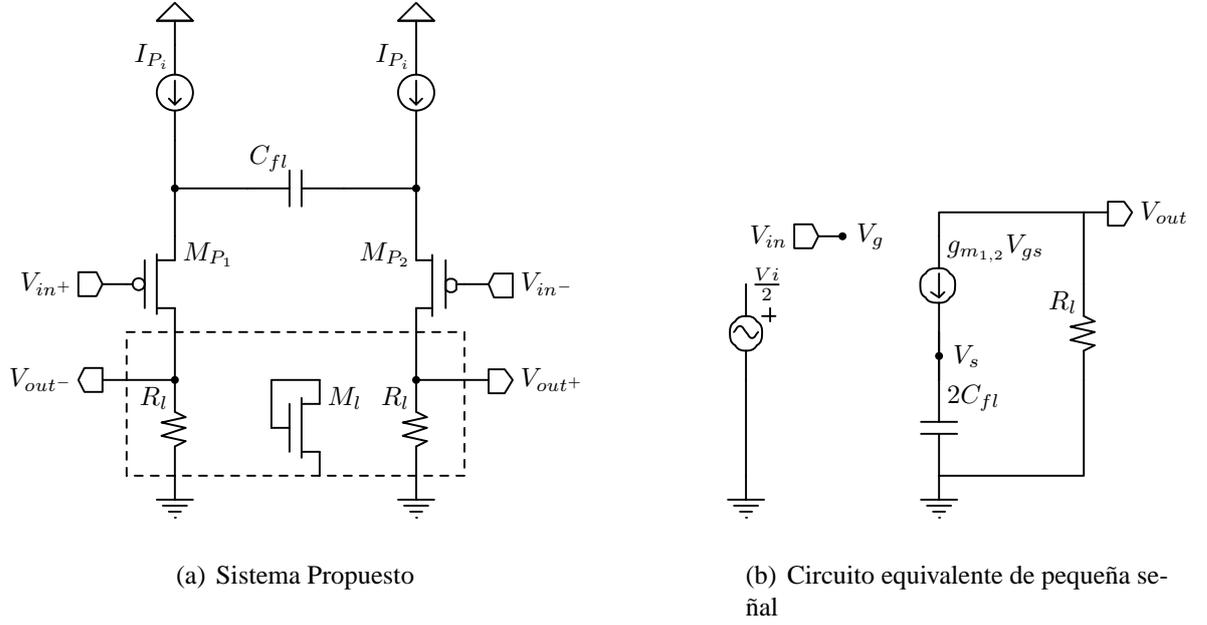


Figura 4.2: Esquemático simplificado del preamplificador de registro de señales nerviosas. Consta de una etapa con entrada-salida diferencial y filtro.

resistencia de carga, valiendo:

$$\frac{V_{out}}{V_{in}} = \frac{R_l g_{m_{1,2}} s}{s + \frac{g_{m_{1,2}}}{2C_{fl}}} \quad (4.1)$$

De la función de transferencia se obtiene un cero en el origen y un polo que equivale a decir que la continua no se amplificará mientras que las señales alternas a partir de la frecuencia de corte tendrá una ganancia. La frecuencia de corte viene dada por $f_l = \frac{g_{m_{1,2}}}{2\pi 2C_{fl}}$, mientras que la ganancia en la banda pasante vale:

$$G_1 = g_{m_{1,2}} R_l \quad (4.2)$$

A partir de las especificaciones ganancia y frecuencia de corte para la etapa y de la función de transferencia (ecu. 4.1) se observa que el valor de la R_l y de la capacidad del filtro C_{fl} están dadas en función de $g_{m_{1,2}}$ y ésta a su vez estará en función del ruido asociado a los transistores de la entrada, es por ello que hay que analizar el ruido que introducen y los parámetros que lo definen.

Análisis ruido

En el análisis del ruido se deben considerar todos los componentes, incluso las fuentes de corriente, ya que en la realidad estarán implementadas con transistores. Para una implementación tradicional, en el que la carga está implementada con transistores [5, pag168-196], la corriente de polarización pasa por la carga (R_l) y está definida por la gm del transistor. El ruido del amplificador vendrá dado por:

$$\bar{v}_{eq}^2 = \bar{v}_1^2 + \left(\frac{g_{m_l}}{g_{m_{1,2}}} \right)^2 (\bar{v}_l^2 + \bar{v}_i^2 g_{m_i}^2) \quad (4.3)$$

Donde \bar{v}_1 , \bar{v}_l , \bar{v}_i son el ruido equivalente de los transistores de entrada, carga y fuente de corriente respectivamente.

Debido a que las contribuciones de ruido de la carga y las fuentes de corriente de polarización están referenciadas a la entrada por un factor $\frac{g_{m_l}^2}{g_{m_{1,2}}^2}$ el resultado es que el ruido predominante es debido a los transistores de entrada ($M_{P_{1,2}}$). Para simplificar el análisis se definen las contribuciones de ruido en la entrada (N_1), carga (N_L) y la relación entre ellos (r_{il}) como:

$$\begin{aligned} N_1 &= \bar{v}_{1,2}^2 \\ N_L &= \left(\frac{g_{m_l}}{g_{m_1}} \right)^2 (\bar{v}_l^2 + \bar{v}_i^2 g_{m_i}^2) \\ r_{il} &= \frac{v_{i,rms}}{v_{L,rms}} = \sqrt{\frac{N_1}{N_L}} \end{aligned} \quad (4.4)$$

Si el ruido total del amplificador se define como el ruido equivalente al de la resistencia del electrodo R_e y se tiene en cuenta la relación de ruido entre la entrada y la carga r_{il} , el transistor de entrada deberá tener un ruido equivalente a una resistencia $R'_e = r_{il}^2 R_e$. Para el cálculo del dimensionado del transistor de entrada se deberá utilizar como referencia la resistencia R'_e con el objeto de simplificar los cálculos y prescindir de la contribución de la carga.

Débil inversión

Una característica interesante de los transistores MOS es que la transconductancia es mayor cuando trabajan en la región subumbral valiendo $g_m = \frac{I_D}{nU_T}$, por tanto se obtendrá mejor relación ruido-consumo si éstos se encuentran en esta zona [6], no obstante, si la carga y el transistor se sitúan en subumbral y puesto que g_m está en función de la corriente de polarización (I_D), la ganancia de dicha etapa sería $\simeq 1$ lo que equivale a decir que esta configuración no tendría sentido como amplificador. Por otro lado si el transistor de carga está en fuerte inversión se puede obtener una ganancia y éste es el caso de análisis con una polarización en subumbral.

Para dimensionar el transistor de entrada se ha considerado que ha de permitir el registro de señales para un electrodo de R'_e con un ancho de banda de la señal (Bw_s) de $100Hz$ a $5kHz$. Si se pretende optimizar el diseño del preamplificador, éste ha de tener el mismo ruido que el introducido por la resistencia del electrodo en el ancho de banda de trabajo, por tanto:

$$\bar{v}_{R'_e}^2 = N_1 = \bar{v}_T^2 + \bar{v}_F^2 \rightarrow 4KTR'_eBw_a = \frac{8kTBw_a}{3g_m} + \frac{K_F}{2C_{ox}WLK'} \ln \left[\frac{Bw_a}{f_l} + 1 \right] \quad (4.5)$$

Donde Bw_a es el ancho de banda del amplificador. En el caso de que se trabaje en una configuración lineal se tiene $Bw_a = Bw_s$.

Para el cálculo de la g_m se debe considerar si el transistor está polarizado en débil o fuerte inversión. La condición para que se encuentre en la zona subumbral es $I_C < \frac{1}{5}$ donde I_C es el factor de inversión definido por:

$$I_C = \frac{I_D L}{I_{S_c} W} \quad (4.6)$$

Donde I_{S_c} es la corriente específica por cuadro y vale $I_{S_c} = 2n\beta U_t^2$, donde n es la pendiente en subumbral, β es el factor de corriente para una relación de $\frac{W}{L}$ y U_t es el potencial térmico. Además se tiene que en la zona subumbral $g_{m|weak} = \frac{I_D}{nU_t}$. Con estas consideraciones y simplificando ecu. 4.5 se obtiene el tamaño del transistor de entrada si está en subumbral, valiendo:

$$W = \frac{40Bw_a C_{ox} k L^2 T + 3K_F U_t \ln \left[1 + \frac{Bw_a}{f_l} \right]}{24\beta Bw_a C_{ox} k L R'_e T U_t} \quad (4.7)$$

De esta ecuación se deduce que para una tecnología, resistencia del electrodo o ruido equivalente, ancho de banda y longitud de canal del transistor queda determinado la anchura del transistor de entrada y a la vez el área requerida.

Aunque el consumo vendrá fijado por el ruido térmico del transistor, éste está en función de la relación con el flicker y a la vez con el dimensionado utilizado e indirectamente con el coeficiente de inversión (I_C), por tanto una vez determinado el dimensionado de los transistores y considerando la ecu. (4.5) se puede obtener la contribución de ruido térmico y flicker, que valdrán:

$$\bar{v}_T^2 = \frac{20kTBw_a L}{3n\beta U_t W} ; \bar{v}_F^2 = \frac{K_F}{2C_{ox} W L \beta} \ln \left[\frac{Bw_a}{f_l} + 1 \right] \quad (4.8)$$

La frecuencia de corte entre flicker y térmico (f_{ft}) se puede deducir al igualar las contribu-

4.1. AMPLIFICADOR PROPUESTO

ciones de ruido (ecu. 4.5), que para un transistor en subumbral viene dada por:

$$f_{ft} = \frac{Bw_a}{-1 + e^{\frac{40Bw_a C_{ox} k T L^2}{3K_F U_t}}} \quad (4.9)$$

Se puede observar que f_{ft} depende de la longitud, del ancho de banda y de las especificaciones de la tecnología y no depende del valor equivalente esperado o del ruido térmico equivalente. Nuevamente, el consumo no interviene en la ecuación puesto que éste está relacionado con el dimensionado y el coeficiente de inversión, que una vez fijado y por la corriente específica por cuadro fijan el consumo.

Configuración chopper

Como la propuesta de diseño utiliza los transistores MOS y éstos a bajas frecuencias tienen predominantemente ruido flicker, se analizan las características del amplificador en el caso de tener una configuración chopper, la cual pretende minimizar los efectos del ruido flicker. Con este objetivo y de manera similar se pueden hacer los cálculos para una configuración chopper. En este caso hay que tener en cuenta que el ancho de banda del amplificador es el doble del de la señal, debido a las dos bandas laterales que se obtienen al desplazar la entrada a frecuencias más elevadas. Por tanto el ancho de banda a utilizar por el amplificador será $Bw_a = r_{lc} Bw_s$, donde $r_{lc} = 2$ en una configuración chopper y $r_{lc} = 1$ para un amplificador lineal. También hay que considerar que relación de ruido térmico/flicker que se quiere, para ello se define el coeficiente $r_{ft} = \frac{N_F}{N_T}$, ($N_T = v_T^2$, $N_F = v_F^2$) que determinará dicha relación. Bajo estas consideraciones y teniendo en cuenta la ecu. (4.7) la anchura (W) del transistor a utilizar vendrá dada por:

$$W = \frac{40r_{lc} Bw_s C_{ox} k L^2 T + 3K_F r_{ft} U_t \ln \left[1 + \frac{r_{lc} Bw_s}{f_i} \right]}{48\beta r_{lc} Bw_s C_{ox} k L R'_e T U_t} \quad (4.10)$$

Por otro lado la frecuencia a la que deberá trabajar una configuración chopper en la que se pretende minimizar la contribución del ruido flicker valdrá:

$$f_{ft_{chp}} \geq Bw_s \left[1 + \frac{r_{lc}}{-1 + e^{\frac{40r_{lc} Bw_s C_{ox} k T L^2 r_{ft}}{3K_F U_t}}} \right] \quad (4.11)$$

De la ecu. (4.11) se observa que $f_{ft_{chp}}$ es proporcional al ancho de banda. Esto lleva a plantear que la configuración chopper es menos útil cuanto más ancho de banda se requiera en la aplicación.

La ecuación (4.10) relaciona el tamaño del transistor de entrada en subumbral, no obstante las dimensiones de los transistores de entrada puede que hagan la implementación muy costosa y que deje de ser útil por otros aspectos tales como la capacidad asociada, que modificaría

la respuesta en la interficie con el electrodo disminuyendo el ancho de banda. Ello hace que también se deba considerar como alternativa la opción de trabajar en fuerte inversión, sabiendo a priori que el consumo será mayor.

Fuerte inversión

En el caso de trabajar en fuerte inversión la transconductancia está definida por $g_m = \sqrt{2K'I_D \frac{W}{L}}$, por tanto si se tiene:

$$N_{R'_e} = 4kTR'_e Bw_s = \frac{8kT r_{lc} Bw_s}{3\sqrt{2K'I_D \frac{W}{L}}} + \frac{K_F}{2C_{ox}WLK'} \ln \left[1 + \frac{r_{lc} Bw_s}{f_l} \right] \quad (4.12)$$

Para simplificar la ecu. (4.12) y obtener el valor de W se define N'_T y N'_F como:

$$N'_T = \frac{8kT r_{lc} Bw_s}{3} \sqrt{\frac{L}{2K'I_D}} \quad (4.13)$$

$$N'_F = \frac{K_F}{2C_{ox}LK'} \ln \left[1 + \frac{r_{lc} Bw_s}{f_l} \right] \quad (4.14)$$

Sustituyendo estos valores en la ecu. 4.12 y resolviendo para W y f_{ft} se obtiene:

$$W = \frac{N'^2_T + 2N'_F N_{R'_e} + N'_T \sqrt{N'_T + 4N'_F N_{R'_e}}}{2N'^2_{R'_e}} \quad (4.15)$$

$$f_{ft} = \frac{r_{lc} Bw_s}{-1 + e^{\frac{8\sqrt{2}r_{lc} Bw_s C_{ox} k L^2 r_{ft} T \sqrt{\frac{K_P I_d W}{L}}}{3I_d K_f}}} \quad (4.16)$$

Como conclusión de los cálculos realizados en el dimensionado de los dispositivos en función de la zona de operación (fuerte inversión, subumbral), configuración (chopper, lineal) y de las especificaciones de la entrada como son ruido equivalente (R_e) y relación de ruido entre la carga y los transistores de entrada r_{il} se obtiene una tabla (tbl. 4.1) con las ecuaciones que definen la anchura y la frecuencia de corte entre ruido térmico y flicker y por tanto la frecuencia mínima de trabajo para la estructura chopper, tanto en la zona en subumbral como en fuerte inversión.

4.1. AMPLIFICADOR PROPUESTO

Región de trabajo	W	f_{ft}
Subumbral	$\frac{40r_{lc}Bw_s C_{ox}kL^2T + 3K_F r_{ft} U_t \ln \left[1 + \frac{r_{lc}Bw_s}{f_l} \right]}{24\beta r_{lc}Bw_s C_{ox}kLR'_e T U_t}$	$\frac{r_{lc}Bw_s}{-1+e \frac{40r_{lc}Bw_s C_{ox}kL^2 r_{ft}}{3K_F U_t}}$
Fuerte inversión	$\frac{N_T'^2 + 2N_F'N_{R_e}' + N_T' \sqrt{N_T' + 4N_F'N_{R_e}'}}{2N_{R_e}'^2}$	$\frac{r_{lc}Bw_s}{-1+e \frac{8\sqrt{2}r_{lc}Bw_s C_{ox}kL^2 r_{ft} T \sqrt{\frac{K_{P1}I_d W}{L}}}{3I_d K_f}}$

Tabla 4.1: Dependencia del tamaño de un transistor (W), en función del ruido equivalente R'_e , el ancho de banda Bw_s y frecuencia de corte inferior del ancho de banda f_l . También se considera la región de trabajo del dispositivo y la configuración (lineal $r_{lc} = 1$ o chopper $r_{lc} = 2$). La f_{ft} se define como la frecuencia de corte entre contribución ruido térmico y flicker, considerando r_{ft} como la relación entre ambos ruidos. La frecuencia mínima de trabajo para la configuración chopper es $f_{ft} + Bw_s$.

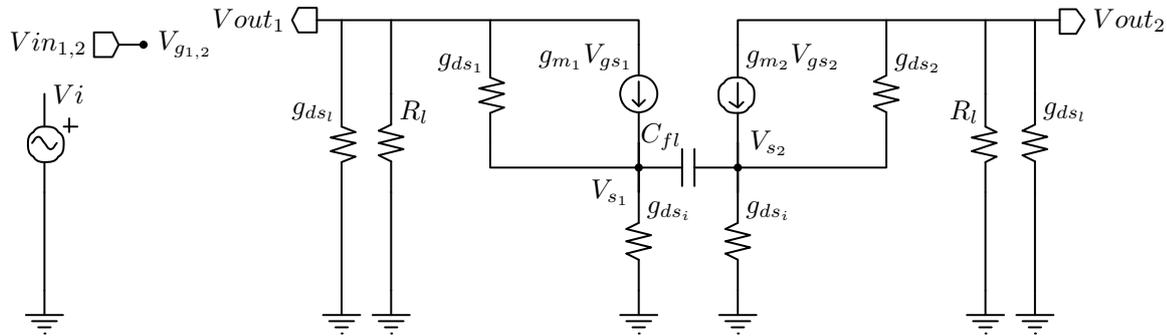


Figura 4.3: Esquemático simplificado del circuito equivalente de pequeña señal para realizar el análisis del CMRR.

Relación de rechazo en modo común (CMRR).

Otro parámetro de suma importancia para el preamplificador es el CMRR. Éste ha de ser tan grande como sea posible porque de esta manera reducirá el efecto no deseado de las interferencias externas al nervio. Para analizarlo se utiliza el circuito de pequeña señal mostrado en la fig. 4.3 que es equivalente al preamplificador pero simplificando la g_{ds} del transistor de entrada y de la carga por suponerse son mucho más pequeñas que las g_m respectivas.

Claramente el CMRR dependerá del apareamiento de los dispositivos. Si el error de apareamiento es 0%, el CMRR de la entrada del preamplificador es infinito ya que en la salida se tendría la señal en modo común por la relación de ganancia en modo común. No obstante ésta situación, lo que limita el CMRR es el desapareamiento de los dispositivos utilizados para el preamplificador. Si hay un error por apareamiento se produce una diferencia de ganancia en cada uno de los lados del amplificador reduciendo el modo común. Si se desprecia la $g_{ds1,2}$ y la g_{ds_l} por tener poca contribución, hay 3 elementos que pueden variar su valor que son la g_{ds_i} de la fuente de corriente de polarización, R_l de salida y la $g_{m1,2}$ de los transistores de entrada.

En el caso de tener un error en R_l se define que los valores de la misma valen R_l y $R_l(1 + \frac{\Delta R_l}{R_l})$. El valor obtenido de la ganancia de salida diferencial respecto a la entrada en modo común vale:

$$A_{MC|_{R_l}} = \frac{V_{out1} - V_{out2}}{V_{in1,2}} = \frac{1}{2} \Delta R_l \frac{g_{ds_i} g_{m_{1,2}}}{g_{ds_i} + g_{m_{1,2}}} \quad (4.17)$$

Si se define el $CMRR = \frac{A_{Dif}}{A_{MC}}$, al considerar la ganancia diferencial (ecu. (4.2)) y simplificar la ecu. (4.17) si $g_{ds_i} \ll g_{m_{1,2}}$, se obtiene:

$$CMRR|_{R_l} \simeq 2 \frac{R_l}{\Delta R_l} \frac{g_{m_{1,2}}}{g_{ds_i}} \quad (4.18)$$

En el caso de analizar el apareamiento debido a las resistencias de las fuentes de polarización (g_{ds_i} , $g_{ds_i}(1 + \frac{\Delta g_{ds_i}}{g_{ds_i}})$) se obtiene que la ganancia en la salida diferencial respecto a la entrada modo común, vale:

$$A_{MC|_{g_{ds_i}}} = \frac{1}{2} \frac{\Delta g_{ds_i} g_{m_{1,2}}^2 R_l}{(g_{ds_i} + g_{m_{1,2}})(g_{ds_i} + \Delta g_{ds_i} + g_{m_{1,2}}) + C_{fl} \left[(\Delta g_{ds_i} + 2(g_{ds_i} + g_{m_{1,2}})) \right] s} \quad (4.19)$$

Que si se considera $g_{m_{1,2}} \gg g_{ds_i} \gg \Delta g_{ds_i}$ se puede aproximar y obtener:

$$A_{MC|_{g_{ds_i}}} \simeq \frac{1}{2} \frac{\Delta g_{ds_i} R_l}{1 + s \frac{2C_{fl}}{g_{m_{1,2}}}} \quad (4.20)$$

$$CMRR_{MC|_{g_{ds_i}}} \simeq 2 \frac{g_{ds_i}}{\Delta g_{ds_i}} \frac{g_{m_{1,2}} (1 + s \frac{2C_{fl}}{g_{m_{1,2}}})}{g_{ds_i}} \quad (4.21)$$

En el caso de variar la $g_{m_{1,2}}$ el efecto es que no se produce ninguna ganancia por tanto los errores de apareamiento en los transistores de entrada no modifican el $CMRR$. De igual manera pero esta vez es por tener un solo dispositivo, la capacidad no modifica el $CMRR$ y sólo está afectado por el apareamiento de la g_{ds_i} y de la R_l tal y como demuestran las ecu: (4.17, 4.19) y directamente por la g_{ds_i} .

Este resultado muestra claramente que para mejorar el $CMRR$ hay que tener un buen apareamiento en las resistencias de carga y unas fuentes de corriente con una resistencia (g_{ds_i}) lo más grande posible. Por otro lado, al no tener el filtro de desacoplo se obtiene una mejora permitiendo que esta etapa disponga directamente el propio $CMRR$ del amplificador y que a la vez

4.1. AMPLIFICADOR PROPUESTO

dispone del filtro que elimina la componente continua del electrodo.

Implementación

Aunque las ecuaciones de la tabla 4.1 relacionan el ruido y el tamaño, el dimensionado vendrá determinado por el ruido térmico equivalente esperado y la viabilidad de la implementación de los dispositivos. El ruido equivalente está dado por el valor de la impedancia del electrodo y con ello queda fijado el nivel mínimo de señal que será detectable. Si se considera que el amplificador tiene un ruido equivalente al de una $R_e = 1,5k\Omega$ a la entrada y considerando que la propia resistencia del electrodo R_e contribuye con el mismo ruido, el valor de pico de la señal detectable será 3 veces el nivel rms de la contribución del ruido del amplificador y de la resistencia ($\sqrt{2}\sqrt{RkTBw_s} = 496nV_{rms}$) [7], lo que permitirá ver señales de $\simeq 1,5\mu V$.

Puesto que el ruido total estará compuesto básicamente por la contribución del transistor de entrada y el de carga, se realizará una primera aproximación fijando una relación entre la contribución de cada uno de ellos. De esta manera se define $r_{il} = 0,75$ es decir, el 75% del ruido proceda del transistor de entrada mientras que el resto (25%) sea debido a la carga y circuito de polarización.

Una vez escogida la tecnología, teniendo en cuenta los parámetros tecnológicos [8] y las especificaciones de diseño correspondientes al ancho de banda ($100 - 5000Hz$), entrada diferencial, resistencia del electrodo ($R'_e = 0,75^2 \frac{R_e}{2}$), se pueden substituir en las ecuaciones de la (tabla 4.1) para obtener unos valores orientativos del tamaño del transistor requerido para la entrada del amplificador.

De los resultados obtenidos y reflejados en la tabla 4.2, se puede observar que para el caso de utilizar una configuración chopper y con los transistores de entrada en subumbral, tal y como se ve en la fila de f_{ft} de la opción en subumbral con un dimensionado de $L \geq 2\mu m$, la frecuencia de codo es inferior a los $100Hz$, esto equivale a decir que principalmente el ruido es térmico y por tanto no tiene sentido utilizar dicha configuración. Ésto se asocia a que para el chopper el ruido térmico es el doble y si se requiere de un tamaño considerable para el transistor de entrada debido al bajo ruido equivalente, el codo ruido térmico/flicker se desplaza a bajas frecuencias.

Si el dispositivo se encuentra en fuerte inversión la frecuencia de muestreo del chopper lo hacen casi inviable por el producto GBW necesario de la etapa amplificadora, puesto que una ganancia que lo haría interesante ($G = 40dB$) implicaría una frecuencia de codo entre ruido térmico y flicker muy elevada por tanto se opta por un diseño basado en una configuración lineal.

Si se considera la configuración lineal, la opción de trabajar en subumbral es muy interesante en cuanto a consumo, puesto que proporciona la mejor relación ruido/consumo, pero el área requerida para la implementación hace que sea inviable dicha opción. En el caso de la longitud más pequeña que dispone la tecnología no se considera apropiada por los efectos que se obtienen al utilizar un canal corto, como son modulación de la longitud del canal y saturación de la

velocidad de los portadores [9]. A la vez esta configuración de transistor ancho y corto requiere de un área considerablemente superior para realizar el conexionado puesto que los contactos de surtidor, drenador y los de polarización del transistor requieren un área superior al propio dispositivo. Por tanto y aun a costa del consumo, se opta por una configuración lineal en la que se fija el máximo de corriente en $200\mu A$ siendo los valores mostrados en la tabla 4.2 los valores aproximados necesarios para la implementación. Se observa que dentro de las opciones disponibles la longitud que cumple con los requerimientos estará entre $4\mu m < L_{1,2} < 6\mu m$, en el que el ruido térmico y flicker tendrán un contribución similar con el fin de optimizar los parámetros de área, consumo y ruido.

Para obtener el ruido restante hay que considerar el que proviene de las fuentes de corriente y el de la carga. Ambas componentes introducen el mismo ruido y la ecu. (4.3) describe su contribución. Uno de los inconvenientes en el momento de implementar la carga R_l de la fig. 4.2(a) es que el transistor que lo implementa (M_l) debe hacer circular la corriente de polarización. Ésto implica que para mantener el transistor de entrada $M_{P_{1,2}}$ en saturación, por la tensión de polarización V_{GS_l} la L_l estará limitada e indirectamente se definirá el ruido flicker. De hecho si la alimentación del circuito es de $5V$ y la referencia $V_{Ref} = 2,5V$ la máxima tensión que puede tener V_{GS_l} es de $V_{Ref} + V_T$.

Para minimizar este efecto se propone el circuito que se muestra en la fig. 4.4. Este es similar al de la fig. 4.2(a), pero incluye unas fuentes de corriente ($M_{N_{3,4}}$) que recogen la corriente de polarización y una R_l que determinará la ganancia.

En este caso el ruido introducido por las fuentes de polarización no varía y hay que añadir el ruido térmico debido a la R_l que será una resistencia integrada. No obstante, si el ruido predominante de los transistores ($M_{N_{3,4}}$) es flicker por el tamaño relativamente más pequeño que los transistores de entrada como limitación del área disponible y más aun al requerir transistores tipo N. Esta configuración permite que la $L_{3,4}$ sea mayor puesto que la máxima tensión en $V_{GS_{3,4}}$ es de $V_{Ref} + 2V_T$. La implicación más directa es que al poder tener una tensión de polarización mayor que si estos transistores están como una resistencia de carga, éstos pueden ser más largo, contribuyendo con menos ruido flicker, de hecho si $V_T = 0,7V$ se tiene que la relación de ruidos es de $\left[\frac{2,5}{2,5+0,7} \right]^2 = 2,68$, lo que lleva a considerar este circuito como más interesante para la polarización y la carga.

En este caso las fuentes de corriente son para recoger la corriente de polarización. Como éstas tiene una impedancia elevada el punto de polarización de la salida no estará bien definido por lo que se hace necesario utilizar un nodo de baja impedancia entre la R_l que defina el punto de continua de la salida, ésto se realiza con un OTA. En cuanto al ruido del OTA no es importante porque este se introduce en modo común y será atenuado por el CMRR de la siguiente etapa. De la misma manera no modifica la respuesta frecuencial del preamplificador porque la señal a amplificar es diferencial mientras que el punto de polarización se define en modo común.

Una característica indirecta del dimensionado es el valor de la R_l y la capacidad a utilizar para obtener una determinada ganancia y frecuencia de corte. En el caso de la ganancia el valor que interviene es la $g_{m_{1,2}}$ y estará fijado por el ruido térmico. Si este es de $0,75^2 * 750\Omega = 421\Omega$

4.1. AMPLIFICADOR PROPUESTO

$L \mu m$	1.2	2	4	6
Lineal, Subumbral				
$W \mu m$	15270	15165	21651	30066
$I_D \mu A$	111	66	47	43
$f_{ft} Hz$	560	8.54	<0.01	<0.01
Chopper con 10 % flicker, Subumbral				
$W \mu m$	12387	19438	-	
$I_D \mu A$	90	85	-	
$f_{ft} kHz$	22	7.8	<7.8	
Chopper con 1 % flicker, Subumbral				
$W \mu m$	11368	18826	-	
$I_D \mu A$	83	82	-	
$f_{ft} kHz$	217	78	<78	
Lineal, Fuerte inversión $I_D = 200 \mu A$				
$W \mu m$	11256	7484	4820	4107
f_{ft}	5373	2302	392	59
Chopper con 1 % flicker, Fuerte inversion $I_D = 200 \mu A$				
$W \mu m$	1140	1674	3150	5669
$f_{ft} kHz$	2383	915	236	105

Tabla 4.2: Dimensionado teórico de los dispositivos PMOS de entrada en la tecnología $I2T$, considerando una resistencia de electrodo de $R'_e = 1,5k\Omega$ ($R'_e = \frac{R_e}{2} r_{il}^2$), para una configuración diferencial, un ancho de banda de $Bw_s = 5kHz$, la frecuencia inferior $f_l = 100Hz$ y considerando que el transistor de entrada introduce un 75% del total del ruido, que equivale al ruido térmico de una resistencia de 421Ω . Los parámetros mostrados son la anchura necesaria del transistor (W) considerando una longitud (L), el consumo necesario para conseguir el ruido especificado (I_D) y la frecuencia de codo entre el ruido térmico y flicker (f_{ft}).

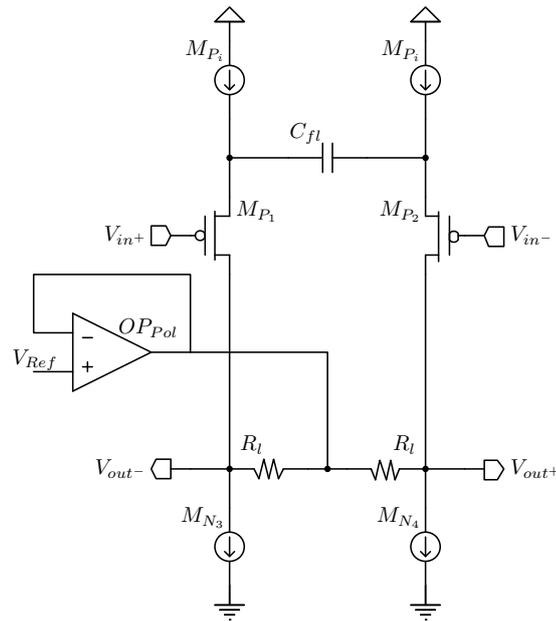


Figura 4.4: Esquema simplificado del circuito del preamplificador propuesto para el registro de señales nerviosas

	$M_{1,2}$	$M_{N_{3,4}}$	$M_{I_{1,2}}$	R_l	C_{fl}
$\frac{W}{L} (\frac{\mu m}{\mu m})$	$20 \frac{200}{5}$	$20 \frac{10}{50}$	$5 \frac{80}{5}$	$50k\Omega$	$2,2\mu F$

Tabla 4.3: Dimensionado de los dispositivos que componen el preamplificador.

y teniendo en cuenta la ecu. (4.1) la R_l que se deberá utilizar para tener una ganancia de $\sim 40dB$ es de $42k\Omega$. En el caso de la frecuencia de corte la misma $g_{m_{1,2}}$ determina la capacidad necesaria, que para una frecuencia de $100Hz$ es de $1,8\mu F$, que es imposible integrarla en el propio ASIC y por tanto deberá ser externa.

Una primera aproximación para el dimensionado de los dispositivos que componen esta etapa se ha realizado basándose en los cálculos teóricos que proporcionan un valor orientativo y de las modificaciones propuestas en la configuración de la carga. El dimensionado final se ha obtenido mediante simulación eléctrica que permite ajustar los valores de manera más exacta puesto que el simulador utiliza modelos y parámetros más precisos que los utilizados en el cálculo teórico. Los valores de los tamaños utilizados para el diseño del preamplificador de la fig. 4.4 se muestran en la tabla 4.3.

La respuesta frecuencial obtenida en simulación es la mostrada en la fig. 4.5, en la que se observa una ganancia diferencial de $40dB$ con una frecuencia de corte inferior de $80Hz$. La frecuencia de corte superior no se ha fijado en esta etapa ya que estará definida por las siguientes etapas del amplificador de señales ENG. Por otro lado, la propia frecuencia de corte superior

4.1. AMPLIFICADOR PROPUESTO

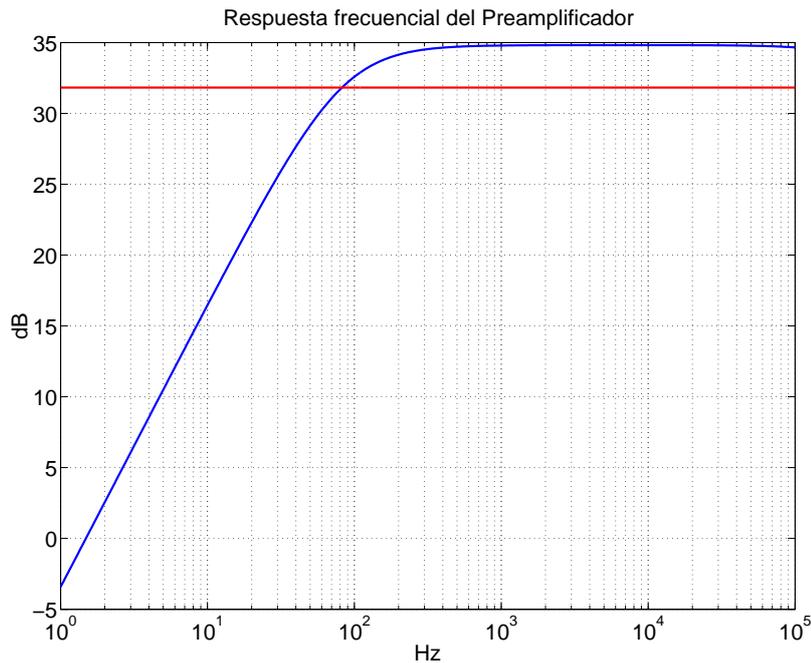


Figura 4.5: Respuesta frecuencial del preamplificador, la respuesta es para una de las salidas diferenciales considerando la salida diferencial hay que sumar $+6dB$. La frecuencia de corte se sitúa a $80Hz$.

de esta etapa es muy elevada y está definida por las capacidades parásitas de los transistores utilizados en la entrada y fuentes de polarización. No obstante, al unirse con la siguiente etapa la frecuencia de corte superior vendrá dada por la capacidad de puerta de la siguiente etapa y por la R_I . Con ello la máxima carga admisible por el amplificador diferencial será $C_{I_{max}} = \frac{1}{5kH_z * 2 * \pi * 42k\Omega}$.

Una de las características más importantes del preamplificador es que la capacidad de filtrado en el nodo común hace que la señal diferencial de entrada este desacoplada en DC, por lo que es posible tener más de $0,5V$ en diferencial entre terminales sin que deje de funcionar, ésto hace que no sea necesaria una etapa adicional de desacoplo a la entrada y de esta manera no se reduce el CMRR en la interficie entre electrodo y preamplificador.

Como la ganancia de la etapa preamplificadora se fija con la R_I , al circuito de la fig. 4.4 se le ha incluido un interruptor que permite tener dos valores de R_I y con ello dos ganancias diferentes. Ello permite adaptar la respuesta a las necesidades de la señal de entrada y optimizar el rango dinámico de todo el sistema de registro.

La verificación del CMRR y PSRR del preamplificador se ha realizado mediante simulación de montecarlo con 100 muestras en las que se considera los errores en los transistores y resistencias debidas a los variaciones de los parámetros de la tecnología y al apareamiento de los dispositivos utilizados. No obstante este análisis se ha realizado conjuntamente con toda la etapa de amplificación (3 etapas de registro ENG) puesto que el resultado final también se vera afectado por las misma. (Los resultados se muestran en la sec. 4.1.4 (pag. 4-26).

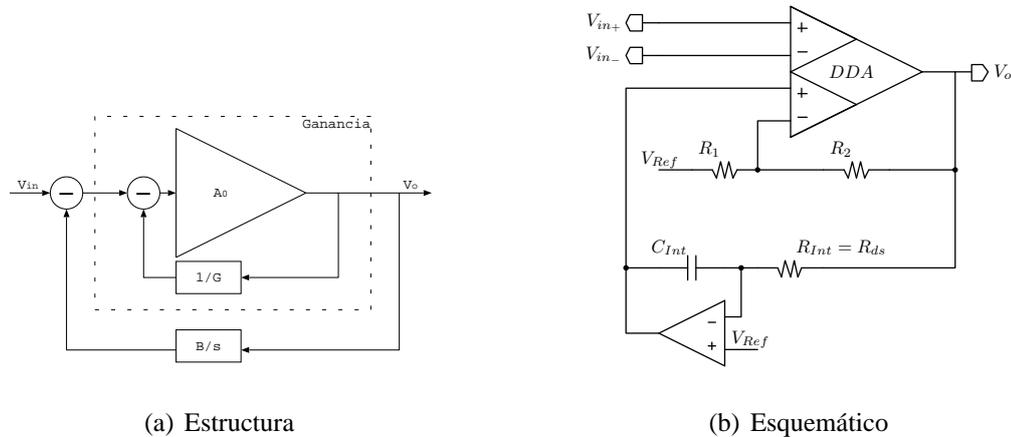


Figura 4.6: En la fig.4.6(a) se muestra la estructura del amplificador propuesto, mientras que en 4.2(b) se tiene el esquemático simplificado del amplificador diferencial de señales ENG, con filtro paso banda

4.1.2 1ª Etapa del amplificador de registro

Esta etapa amplificadora pretende cubrir las necesidades para señales con un nivel $> 10\mu V$, adaptando la señal de manera que pueda ser tratada con facilidad, eliminando la componente DC inherente en los electrodos y filtrando las interferencias, lo que hace que sea necesario incluir filtros para la banda.

Una de las limitaciones que se obtienen a la hora de desarrollar un amplificador de registro con una frecuencia de corte de $100Hz$ totalmente integrado, es el ruido introducido por el filtro y más si no se dispone de elementos externos al ASIC. Al considerar el tamaño de las capacidades que pueden ser integradas en el ASIC con un coste razonable ($C < 20pF$), la impedancia requerida para fijar la frecuencia de corte es del orden de $> 80M\Omega$, que a la vez implica un ruido de $81\mu V_{rms}$ si se considera un ancho de banda de $5kHz$ [4, 10].

Aquí se propone una estructura en la que la resistencia se fija en la realimentación para que el ruido equivalente que se ve a la entrada sea inferior, permitiendo disponer de una etapa amplificadora con filtro y con todos los componentes integrados. No obstante el ruido de la entrada seguirá siendo relativamente elevado permitiendo registrar señales de $10\mu V$, que es suficiente si los electrodos tiene una impedancia relativamente elevada como puede ser $100k\Omega$. Este amplificador permitirá desarrollar aplicaciones en las que se requiere un mayor número de canales de registro puesto que el área y el consumo son menores que el del preamplificador, que sólo deberá utilizarse junto al amplificador si la aplicación lo requiere.

En la fig. 4.6(a) se muestra la etapa amplificadora y todos los bloques funcionales que permitirá analizar las limitaciones y/o posibilidades que se tienen para su implementación.

De un primer análisis de la estructura resulta que el bloque más interno define la ganancia de la etapa G que queda determinada mediante la realimentación negativa. Su función de trans-

4.1. AMPLIFICADOR PROPUESTO

ferencia vale $H_0(s) = \frac{A_0}{1 + \frac{A_0}{G}}$, en la que A_0 es la ganancia en lazo abierto del camino directo y que ha de ser muy elevada, mientras que el factor $\frac{1}{G}$ de la realimentación fijará la ganancia de la etapa.

Por otro lado para la implementación del filtro se utiliza una segunda realimentación que, teniendo en cuenta que el bloque interior tiene una ganancia fija G y que B es la constante del integrador, la función de transferencia vale:

$$H(s) = \frac{G}{1 + \frac{GB}{s}} = \frac{Gs}{s + GB} \quad (4.22)$$

La función de transferencia de la ecu. (4.22), presenta un cero en el origen que, permitirá eliminar la componente DC procedente de los electrodos y el offset que pudiera tener el amplificador.

La ganancia fijada por G y la constante del integrador, determinarán la frecuencia de corte inferior del filtro, que valdrá: $f_l = \frac{GB}{2\pi}$

En la fig. 4.6(b) se muestra esquemáticamente la etapa; está compuesta por un Amplificador Diferencial de Diferencias (DDA) [11]. El DDA es un amplificador equivalente al OTA que tiene diferentes entradas diferenciales permitiendo aplicar la señal diferencial directamente en una de las entradas, mientras que las otras se pueden utilizar para la realimentación y definir las características de la etapa.

Para la entrada se dispone de un par diferencial realizado con transistores MOSFET, que permite ser utilizado directamente con los electrodos sin necesidad de desacoplo. Esto consigue que el CMRR en la interficie electrodo-amplificador, no se vea reducido por el desapareamiento de los componentes necesarios en una etapa de desacoplo, a la vez que disminuye el área externa por no requerir de dicha etapa.

En este caso, el circuito propuesto utiliza una de las entradas diferenciales para la conexión con los electrodos, mientras que la segunda entrada diferencial la emplea para la realimentación con dos finalidades: fijar la ganancia y definir un filtro paso alto con un cero en el origen que permite eliminar la continua.

Para el análisis se toma la función de transferencia del circuito que se puede aproximar por $A(s) = \frac{A_0 p_1}{s + p_1} (V_A + V_B)$, donde $V_{A,B}$ son las entradas diferenciales y $V_A = V_{in+} - V_{in-}$, A_0 es la ganancia en lazo abierto y p_1 es el polo dominante del amplificador (DDA), que definirá la frecuencia de corte superior.

El comportamiento de la etapa estará determinado por la función de transferencia en lazo abierto del DDA ($A(s) = \frac{A_0 p_1}{s + p_1}$) y por las realimentaciones. Si se considera el circuito de la fig.

4.6(b), la función de transferencia se puede escribir como:

$$G(s) = \frac{V_o(s)}{V_A(s)} = \frac{A(s)(R_1 + R_2)R_{Int}C_{Int}s}{(R_1 + R_2)R_{Int}C_{Int}s + A(s)[R_1R_{Int}C_{Int}s + R_1 + R_2]} \quad (4.23)$$

Si se supone que la ganancia en lazo abierto es muy elevada $A_0 \rightarrow \infty$, la función de transferencia se puede simplificar, obteniendo la siguiente respuesta:

$$\frac{V_o(s)}{V_A(s)} \simeq \frac{(R_1 + R_2)R_{Int}C_{Int}s}{(R_1R_{Int}C_{Int}s + R_1 + R_2)} \quad (4.24)$$

De la ecu. 4.24 se obtiene que la ganancia de la etapa a frecuencias elevadas ($s \rightarrow \infty$) es $G = \frac{R_1 + R_2}{R_1}$ y de la respuesta en frecuencia que aparece un cero en el origen y un polo que determina la frecuencia de corte inferior del filtro paso alto, que valdrá:

$$f_l \simeq \frac{G}{2\pi R_{Int}C_{Int}} \quad (4.25)$$

En la implementación del filtro paso bajo de la etapa se propone utilizar la respuesta del DDA ($A(s) = \frac{A_0 p_1}{s + p_1}$) y el producto ganancia ancho de banda que vale $GBW = A_0 \frac{p_1}{2\pi} Hz$. Para saber que parámetros determinan la frecuencia de corte superior de la etapa, se coge ecu. (4.23) y se supone que $R_1 R_{Int} C_{Int} s \gg R_1 + R_2$ y que $A_0 p_1 \gg (R_1 + R_2) R_{Int} C_{Int} s$, obteniendo que la frecuencia de corte superior esta a $f_h \sim A_0 \frac{p_1}{2\pi} (\frac{R_2}{R_1} + 1)$ o $f_h \sim \frac{GBW}{G}$.

En cualquier caso el primer parámetro a definir es el GBW del DDA que junto con la ganancia de la etapa fijarán la frecuencia de corte superior. Aunque en las especificaciones del sistema de registro se ha definido una frecuencia de corte de $5kHz$, debido a que al tener una etapa posterior modificará la respuesta del sistema completo, se define la frecuencia de corte superior en $f_h = 7kHz$. Como en esta etapa se define una ganancia $G = 30$, el producto ganancia ancho de banda del DDA será de $GBW = 210kHz$.

El DDA tiene una estructura similar a la de un OTA, las ecuaciones que describen su comportamiento son iguales, el producto ganancia ancho de banda vendrá fijado por la capacidad Miller de compensación C_c y la transconductancia de los transistores que se utilizan en el par de entrada g_{m1} , con ello se tiene que $GBW \simeq \frac{g_{m1}}{C_c}$ [5, pág. 270].

Por otro lado la g_{m1} fija el ruido del DDA, considerando el estudio del ruido realizado (sec. 4.1.1) y de la ecu. 4.15; en el caso de tener una $R_e = 100k\Omega$, si se define un consumo de $5\mu A$, y una relación de ruido respecto a R_e de un $r_{il} = 50\%$ con una $L = 15\mu m$, se obtiene una $W = 105\mu m$. El resultado final es que el ruido predominante es térmico por lo que no se justifica una topología chopper para el diseño de esta etapa.

Una vez obtenido el tamaño de los transistores de entrada, teniendo en cuenta la corriente de

4.1. AMPLIFICADOR PROPUESTO

polarización y frecuencia de corte superior, se puede calcular el valor de la capacidad Miller (C_c) para la compensación del DDA que proporcione el GBW deseado, obteniendo una $C_c = 12pF$.

Para determinar la frecuencia de corte inferior, se utiliza la realimentación positiva de la segunda entrada diferencial del DDA que junto a un integrador inversor, permite obtener la realimentación negativa que define el filtro. Este integrador al estar a la vez realimentado por el camino directo del DDA, no requiere una resistencia de perdidas que evite que el condensador C_{Int} se cargue. Además el mismo integrador introduce un cero en el origen, tal y como se muestra en la ecu. (4.22), que elimina la componente DC de la entrada y el offset del DDA.

De la ecu. (4.24) se observa que la frecuencia de corte se fija por el valor de la C_{Int} , R_{Int} y la ganancia de la etapa. En el caso de definir la ganancia de la etapa ($G = 30$) y que un valor posible en la realización de una capacidad integrada de $20pF$, para una frecuencia de corte de $100Hz$ se obtiene una $R_{Int} \sim 3G\Omega$. Esta resistencia es muy difícil de implementar por el área requerida y por los efectos de segundo asociados a las corrientes de perdidas. Por otro lado si se disminuye la ganancia o se aplica un atenuador a la salida del integrador se puede obtener una reducción de la relación de $C_{Int}R_{Int}$ y sería posible obtener el filtro deseado con una $R_{Int} \sim 100M\Omega$.

Para realizar una resistencia de valor tan elevado ($R_{Int} \sim 100M\Omega$) se opta por utilizar un transistor en subumbral el cual se polariza con un circuito que permite reducir los efectos indeseados de derivas térmicas, de alimentación y de parámetros tecnológicos.

Circuito de polarización del MOS en subumbral.

Para la realización de la resistencia R_{Int} se propone utilizar un transistor MOSF en subumbral. La ecuación que describe el comportamiento de un transistor en la región de subumbral es:

$$I_{ds} = I_{d0} \frac{W}{L} e^{\frac{V_{gs}-V_{th}}{nU_T}} \left[e^{\frac{-V_{sb}}{nU_T}} - e^{\frac{-V_{db}}{nU_T}} \right] \quad (4.26)$$

En el caso en que los terminales fuente y substrato estén a la misma tensión ($V_{sb} = 0$) y que la tensión drenador-fuente sea muy pequeña ($V_{ds} < \pm 25mV$) la ecu. (4.26) se puede expresar como:

$$I_{ds} \cong I_{d0} \frac{W}{L} e^{\frac{V_{gs}-V_{th}}{nU_T}} \left\{ 1 - \left[1 - \frac{V_{ds}}{nU_T} \right] \right\} = I_{d0} \frac{W}{L} e^{\frac{V_{gs}-V_{th}}{nU_T}} \frac{V_{ds}}{nU_T} \quad (4.27)$$

Por tanto la utilización del MOS en subumbral debe cumplir que la tensión V_{ds} debe ser baja, lo que limita el rango dinámico de la señal y más si se considera que está en la salida.

Al derivar la ecu: 4.27 respecto V_{ds} , se obtiene el equivalente a una resistencia que viene

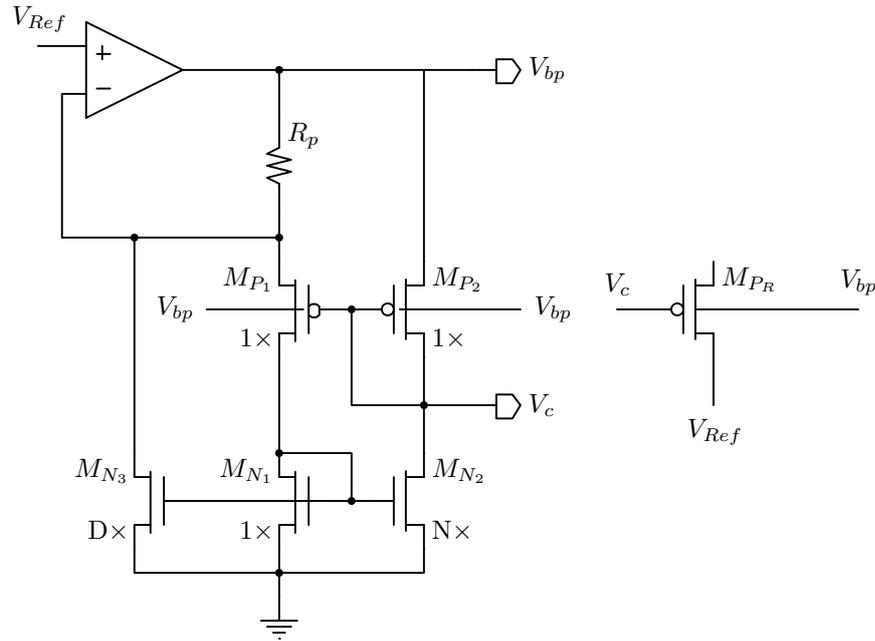


Figura 4.7: Esquema simplificado del circuito de polarización para el transistor en subumbral que implementa una resistencia de valor elevado ($\sim 100M\Omega$).

dada por:

$$\frac{\partial I_{ds}}{\partial V_{ds}} = \frac{I_{d0} \frac{W}{L} e^{\frac{V_{gs} - V_{th}}{nU_T}}}{nU_T} \equiv \frac{1}{R_{ds}} \quad (4.28)$$

Para poder controlar el valor de la resistencia (ecu. (4.28)) se realiza un circuito de polarización que defina con precisión su valor y minimice los efectos de segundo orden debidos a variaciones en las tensiones de alimentación, la temperatura y parámetros tecnológicos.

Una consideración a tener en cuenta a la hora de realizar el circuito de polarización es que la tensión a la que está referenciada la resistencia R_{Int} es V_{Ref} y no es la tensión más baja del ASIC. Esto y junto a que la tecnología es *nwell*, implica que el transistor a utilizar debe ser un PMOS ya que el substrato deberá estar a V_{Ref} o a un valor próximo para poder hacer la aproximación de $V_{bs} \simeq 0$.

El circuito de polarización propuesto se muestra en la fig. 4.7. Este circuito esta basado en los circuitos de polarización para obtener una corriente [12, 13], al que se le han aplicado algunas modificaciones para reducir el área y referenciarlo a una tensión diferente a la de alimentación.

Una de las modificaciones es que la tensión de polarización del transistor que actuará como resistencia no es la del transistor M_{P2} referenciada a V_{bp} sino que se utiliza la tensión en M_{P1} (V_{gs1}). Ésto hace que el tamaño para el transistor que implementa la resistencia (M_{PR}) sea menor

4.1. AMPLIFICADOR PROPUESTO

puesto que la tensión de polarización también lo es. Para ello se coloca un amplificador operacional (Op) que determina la tensión en V_{bp} para que en V_{s1} haya V_{Ref} que es la tensión a la que está referenciado el transistor M_{PR} . La segunda modificación que se realiza tiene que ver con el dimensionado que se ve disminuido al insertar la fuente de corriente implementada con M_{N3} .

Para determinar el funcionamiento y el dimensionado de los dispositivos se parte de las corrientes de los transistores $M_{P1,2}$ que valdrán:

$$I_{d1,2} = I_{d0} \frac{W_{1,2}}{L_{1,2}} e^{\frac{V_{gs1,2} - V_{th}}{nU_T}} \quad (4.29)$$

De la ecu. (4.29) y considerando la relación de corrientes ($1 : N$) debidas a los espejos $M_{N1,2}$, se tiene que $N I_{d1} = I_{d2}$ y de ésta se obtiene la siguiente igualdad.

$$N e^{\frac{V_{gs1} - V_{th}}{nU_T}} = e^{\frac{V_{gs2} - V_{th}}{nU_T}} \Rightarrow N e^{\frac{V_{gs1}}{nU_T}} = e^{\frac{V_{gs2}}{nU_T}} \quad (4.30)$$

Debido a la caída de tensión en la resistencia R_p (V_{Rp}), se cumple que $V_{gs1} + V_{Rp} = V_{gs2}$ y la igualdad ecu. (4.30) se puede reescribir como:

$$N = e^{\frac{V_{Rp}}{nU_T}} \quad (4.31)$$

Por tanto la tensión en la resistencia vendrá dada por: $V_{Rp} = nU_t \ln N$. No obstante y debido a la introducción de una corriente adicional producida por M_{N3} con la misma característica que I_{ds1} , se tiene que la corriente que pasa por R_p , es $(D + 1)I_{ds1}$, y a la vez $I_{ds1}(D + 1)R_p = V_{Rp}$, por lo que I_{ds1} será igual a:

$$I_{ds1} = \frac{V_{Rp}}{(D + 1)R_p} = \frac{nU_t \ln N}{(D + 1)R_p} \quad (4.32)$$

Al igualar las ecu. (4.31) y (4.32) se obtiene:

$$I_{ds1} e^{\frac{V_{gs1} - V_{th}}{nU_t}} = \frac{L_{P1,2}}{W_{P1,2}} \frac{nU_t \ln N}{(D + 1)R_p} \quad (4.33)$$

Aunque la corriente que circula por los dispositivos depende tanto de la temperatura como de los parámetros tecnológicos, la misma relación aparece en la ecu. (4.28), por tanto substituyendo en la ecu. (4.33) se tiene que la resistencia equivalente (R_{ds}) para el transistor M_{PR} vendrá

definida por (R_{P_R}):

$$R_{P_R} = \frac{nU_t}{\frac{W_{P_R}}{L_{P_R}} \frac{L_{P_{1,2}}}{W_{P_{1,2}}} \frac{nU_t \ln N}{(D+1)R_p}} = \frac{L_{P_R} W_{P_{1,2}} (D+1)R_p}{W_{P_R} L_{P_{1,2}} \ln N} \quad (4.34)$$

Se puede observar que, la resistencia equivalente R_{P_R} está en función de la resistencia de polarización R_p , del tamaño de los transistores y de la relación de corrientes (N, D), pero no depende de la temperatura, tensiones de alimentación ni de los parámetros tecnológicos.

Aunque en teoría se puede utilizar cualquier valor de N y D , hay que considerar algunas limitaciones debido a las implicaciones que tienen, por ejemplo el utilizar una N pequeña el resultado es una resistencia $R_{P_R} \rightarrow \infty$ lo que implica que los efectos de segundo orden no considerados empezarán a tener efecto y el resultado no será el esperado, además los errores relativos en las corrientes serán mucho mayores y por tanto el resultado más incierto. Para el caso de la D valores grandes harán que la corriente de polarización $I_{ds_{1,2}}$ sean pequeñas y a la vez esto puede ocasionar problemas por las corrientes de perdidas de los dispositivos. Por tanto valores que se puede utilizar para asegurar un buen funcionamiento son $N = 10$ y la $D = 1$. Aunque puede parecer que la D es muy pequeña y que ésta se puede aumentar, un valor de 1 reduce el dimensionado del transistor en un 50% el inicial.

Mientras que en algunas aplicaciones, la frecuencia de corte, es un aspecto importante, en el registro de señal nerviosa no es un punto crítico, ya que las componentes frecuenciales no están totalmente definidas. Además en función de la aplicación final la información de interés puede requerir un espectro más ancho aunque el máximo de energía, en este tipo de señales, se encuentra alrededor de $1kHz$. Por consiguiente, puede ser interesante filtrar las frecuencias bajas según se precise en cada momento definiéndose la frecuencia inferior de corte alrededor de $100Hz$. Para ello, en el circuito de polarización, se dispone una serie de interruptores que activarán diferentes R_p en función de la características concretas del filtro a implementar y se podrá modificar la frecuencia de corte en función de las señales obtenidas al registrar.

Dimensionado

Del circuito realizado en el circuito de polarización se ha visto que el valor de la resistencia equivalente del transistor que implementa la resistencia de valor muy elevado solamente depende de relaciones y no de parámetros tecnológicos o de efectos de segundo orden como temperatura. No obstante para abordar el tema del dimensionado se debe tener en cuenta el número de etapas del filtro, si se supone que habrá una etapa adicional y que tendrá un filtro paso alto con una frecuencia de corte similar, ésta se debe desplazar para asegurar que el resultado final sea de $100Hz$, es por ello que se escoge una frecuencia de corte de $f_l = \frac{100}{\sqrt{2}}$.

Puesto que la frecuencia de corte inferior viene definida por la ecu. 4.25, el primer parámetro a tratar, es la ganancia del amplificador (G). También hay que tener en cuenta que con esta

4.1. AMPLIFICADOR PROPUESTO

$M_{P_{1,2}}$	M_N	M_{P_R}	D	N	R_p
$\frac{220}{6}$	$\frac{3}{110}$	$\frac{10}{57}$	1	10	200k, 400k, 700k, 800k

Tabla 4.4: Dimensionado de los dispositivos que componen el circuito de polarización para el transistor MOS en subumbral que implementa una resistencia de valor elevado.

ganancia la resistencia a utilizar tiene un valor muy elevado, incluso para una implementación mediante un transistor en subumbral, por ello se dispone un atenuador (A_t) a la salida del integrador, que reduce la resistencia necesaria. Si se tiene una $G = 13$, una ($A_t = 12$), $C_{Int} = 17pF$ y una $f_l = 70Hz$ la resistencia que se precisa vale:

$$R_{Int} = \frac{G}{2\pi f_l C_{Int} A_t} = 145M\Omega \quad (4.35)$$

De la ecu. 4.34 que proporciona el valor de la $R_{ds} = R_{Int}$, en función de los parámetros de diseño se ha fijado la D , N y el tamaño de los transistores con el fin de obtener la R_{Int} ; los valores utilizados se muestran en la tabla 4.4. Se le ha incluido diferentes resistencias R_p que permiten modificar la frecuencia de corte inferior con el propósito de ajustar la respuesta frecuencial de la etapa amplificadora a la señal y/o interferencias, estas frecuencias se fijan aproximadamente para un filtro de dos etapas en (100Hz, 120Hz, 200Hz, 400Hz).

Para verificar el funcionamiento de toda la estructura propuesta, se ha simulado el amplificador con el integrador y circuito de polarización. El resultado de la respuesta frecuencial para cada una de las resistencias R_p utilizadas, se muestran en la fig. 4.8. Se puede observar el efecto de filtro paso alto con un cero en el origen y una pendiente de $20\frac{dB}{dec}$. También se puede ver la respuesta completa del filtro paso banda en la que se ha utilizado la característica de GBW del amplificador DDA .

4.1.3 2ª Etapa del amplificador de registro

Para finalizar la etapa de registro y con el objeto de ajustar la señal obtenida de la primera etapa al máximo rango en la salida, se dispone una segunda etapa de filtrado y amplificación. La 1ª etapa proporciona un nivel limitado por el funcionamiento del filtro (sec. 4.1.2) y por tanto es necesario añadir una nueva etapa de amplificación para poder tratar la señal con mayor facilidad. Además, como el amplificador tendrá un offset residual debido a la utilización de los OTA's, se requiere un filtro paso banda con un cero en el origen, que elimine la continua y a la vez reduzca las interferencias de las señales que se encuentran fuera de la banda.

Por consiguiente, esta etapa consistirá en un filtro paso alto junto con el buffer amplificador.

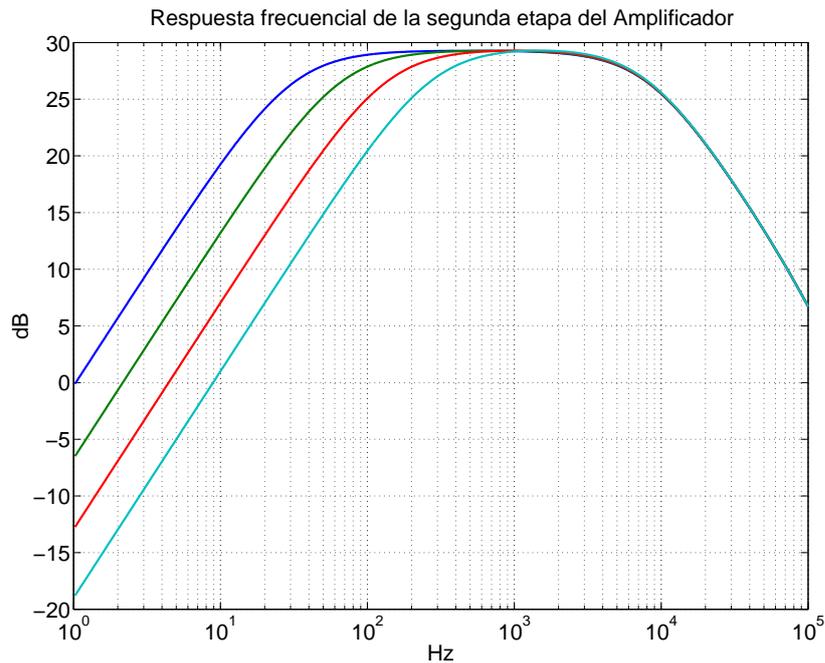


Figura 4.8: Respuesta frecuencial del Amplificador de la 1ª etapa, para las cuatro frecuencias de corte disponibles al seleccionar la R_p

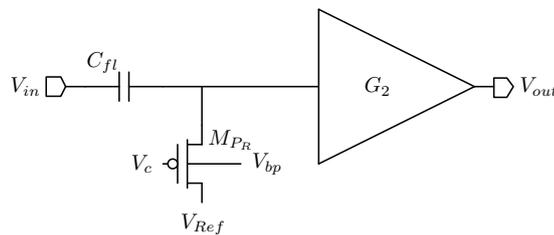


Figura 4.9: Esquema simplificado de la 2ª etapa de amplificación en la que se incluye un filtro paso alto realizado con la misma estructura que el integrador de la 1ª etapa (sec. 4.1.2).

Para ello se dispone un filtro RC en el que la capacidad y resistencia son de valores similares a los empleados en el integrador del amplificador (sec. 4.1.2), utilizando la misma estrategia para implementar la resistencia. Ello implica que el rango de tensión máximo que se le puede aplicar al filtro es $< 25mV$, que a la vez es el máximo útil de la etapa previa. Como resultado, después del filtro que limitará la continua y que tendrá una frecuencia de corte similar a la etapa anterior; se tiene un amplificador que permitirá obtener la señal en el rango máximo de salida, facilitando la posterior adquisición. La ganancia del amplificador será constante y fijada a $G_2 = 35dB$.

Basado en lo expuesto, la fig. 4.9 muestra un esquemático simplificado del buffer con el filtro a la entrada. Con la misma idea de la etapa anterior de utiliza el producto GBW , se fija la frecuencia de corte, con la ganancia que se fija con las resistencia de la realimentación negativa, de esta manera se simplifica el diseño y se optimiza el área al no requerir una capacidad adicional para la frecuencia de corte superior.

4.1. AMPLIFICADOR PROPUESTO

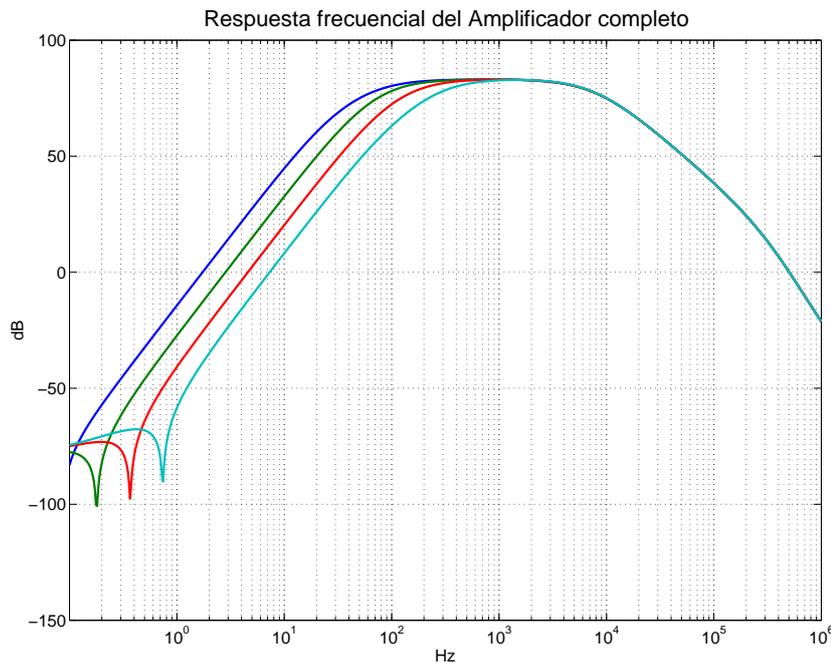


Figura 4.10: Respuesta frecuencial de todo el amplificador ENG, en el que se incluye preamplificador y las dos etapas amplificadoras.

4.1.4 Resultados de simulación.

Para verificar la estructura propuesta y el diseño implementado se han realizado diferentes simulaciones, entre las que destacan las representaciones frecuenciales de la etapa completa y los parámetros que se pueden extraer. Éstos determinan la característica del amplificador y la bondad del mismo en el diseño.

La primera simulación realizada ha sido en frecuencia para verificar el funcionamiento. El resultado se muestra en la fig. 4.10. Se puede observar como se trata de un filtro paso banda con una frecuencia de corte superior a $5,5kHz$ tal y como se ha planteado en el estudio teórico y una frecuencia de corte inferior que se puede seleccionar entre 4 opciones siendo el corte a $-3dB$ en 100, 132, 216, $388Hz$, aproximándose a los resultados teóricos iniciales.

También se puede ver claramente el orden de los filtros implementados a partir de las pendientes obteniendo los $40 \frac{dB}{dec}$ del filtro paso bajo a $5,5kHz$ obtenidos de las respuestas de los amplificadores de la 2ª y 3ª etapa y los $60 \frac{dB}{dec}$ de subida en el filtro paso alto debido a las 3 etapas de amplificación y filtrado. En cuanto al cero en el origen hay que destacar que las ecuaciones teóricas planteaban la aparición de 3 ceros, uno por etapa, debidos a los filtros paso altos, no obstante se puede observar en la gráfica que uno de ellos no existe, ésto es debido a la limitación en la construcción del integrador de la 2ª etapa, puesto que se realiza con un amplificador con una ganancia DC finita, el resultado es que la respuesta del filtro solo llegara a la máxima ganancia de dicho operacional para esta etapa..

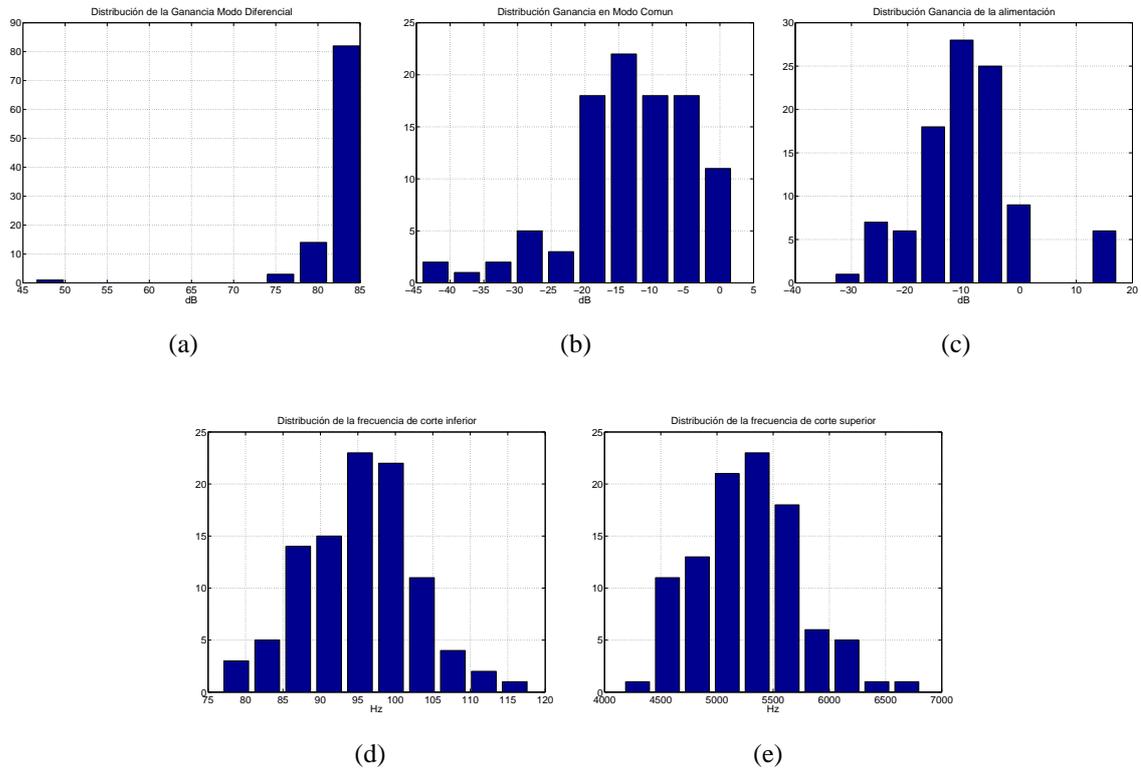


Figura 4.11: Gráficas de resultados sobre simulación de montecarlo con 100 muestras. Se considera la desviación de los parámetros tecnológicos en conjunto al circuito más la variación en función del apareamiento de los dispositivos. La fig. 4.11(a) muestra los resultados para la ganancia diferencial. La fig. 4.11(b) es la ganancia en modo común, la fig. 4.11(c) es la ganancia referenciada desde la alimentación del circuito. La fig. 4.11(d) muestra la variación de la frecuencia de corte inferior respecto a la opción de $100Hz$, y la fig. 4.11(e) la frecuencia de corte superior. En la tabla 4.5 se muestran los resultados numéricos.

Para verificar la bondad del circuito delante de alteraciones en los parámetros de fabricación y apareamiento de los dispositivos utilizados se ha realizado una simulación de montecarlo de 100 muestras. En éstas se varían los parámetros que definen los dispositivos en función de las especificaciones de la tecnología utilizada mediante dos desviaciones. La primera desviación representa la tolerancia por proceso y altera a todos los dispositivo por igual y la segunda desviación que se se le añade a la primera obedece a las variaciones en dispositivos bien apareados dentro del mismo circuito. El valor aplicado es calculado para cada uno de los dispositivo por separado y siguen el modelo de $\sigma_{V_{to}}^2 = \frac{A_{V_{to}}^2}{WL} + C_{V_{to}}^2$ [14, 15] donde $A_{V_{to}}$ y $C_{V_{to}}$ están extraídos de las especificaciones técnicas de la tecnología.

Los resultados de las simulaciones se muestran en la fig. 4.11 y la tabla 4.5. En ellos se observa la ganancia diferencial que se mantiene casi constante en los $83dB$ obtenidos en el valor nominal del diseño, la ganancia en modo común que permitirá obtener el $CMRR$ esperado del amplificador al sumarle el valor de la ganancia diferencial, obteniéndose un $CMRR = 94dB$.

4.2. CONTROL DIGITAL E INTERFICIE CON EL ESTIMULADOR

Parámetro	Valor Nominal	Valor Medio	Desviación
Ganancia diferencial (<i>dB</i>)	83	82	4
Ganancia modo común (<i>dB</i>)	N/A	-12	9,2
Ganancia alimentación (<i>dB</i>)	N/A	-9	9,5
Frecuencia corte inferior (<i>Hz</i>)	100	95	7,5
Frecuencia de corte superior (<i>Hz</i>)	5 <i>k</i>	5,2 <i>k</i>	462

Tabla 4.5: Resultados numéricos de las simulaciones de montecarlo sobre 100 muestras para el amplificador de registro.

De la misma manera se puede determinar el *PSRR* obteniendo un valor medio de $PSRR = 91dB$.

Para el caso de las frecuencias de corte se observa una pequeña variación pero no es importante para la aplicación a la que va destinada puesto que la señales a registrar no tienen una componente frecuencial bien determinada y por tanto es más interesante disponer una selección en la frecuencia que no un valor concreto.

4.2 Control digital e interficie con el estimulador

El sistema de amplificación que se ha presentado (sec. 4.1) corresponde a un único canal que permite adquirir señales nerviosas de forma continua. En general un sistema de registro dispondrá de varios canales idénticos a los que se deberá acceder y controlar de manera continua. Con esta idea y basado en el sistema de control e interficie del estimulador (capítulo 3) se propone el diseño de un control para el registro de 4 canales en los que se controlará la ganancia, frecuencia y se convertirá la señal analógica en formato digital para poder ser transmitida al exterior para su procesado.

Este sistema puede ser útil en una aplicación en la que los canales de registro van junto a un sistema de estimulación ya sea con el objetivo de realizar un único sistema o bien porque ambos deban compartir un mismo electrodo. En este caso las mismas conexiones son utilizadas en tiempos diferentes por el estimulador y el sistema de registro siendo necesario aislar la entrada del amplificador de las altas tensiones producidas por el estimulador.

Para permitir utilizar el sistema de registro junto al estimulador desarrollado y poder utilizar la interficie digital se ha diseñado un conjunto de elementos que permitan, aislar el amplificador de registro durante las estimulaciones, adaptar la salida del amplificador de registro ENG para realizar una conversión digital y controlar todo ello para que la información registrada pueda ser transmitida hacía el exterior.

La estructura del sistema de registro para señales nerviosas interconectado al estimulador

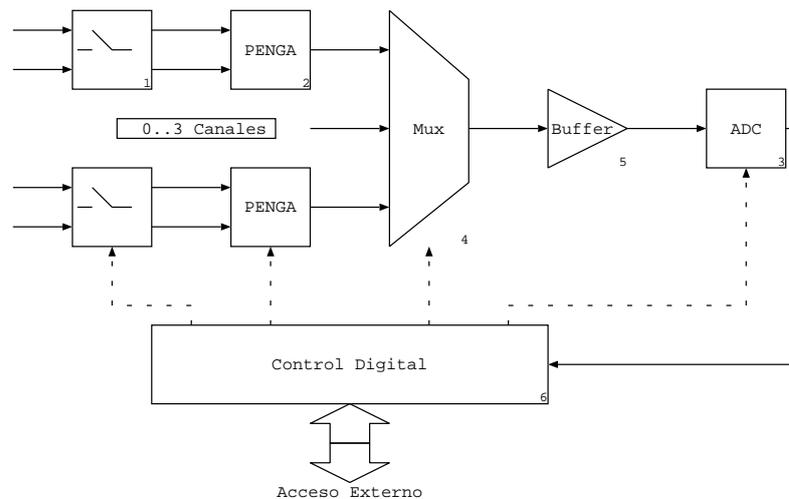


Figura 4.12: Estructura del sistema de registro con el interficie para poder ser conectado con un estimulador y el control digital para poderlo controlar.

propuesto consta de los bloques mostrados en la fig. 4.12

1. **Interruptor:** Encargado de aislar el amplificador del estimulador. Durante el tiempo en que se tiene activado el sistema de estimulación el interruptor se encuentra desactivado evitando que las tensiones elevadas, consecuencia de las estimulaciones, pudieran dañar las entradas de los amplificadores.
2. **Amplificador (PAENG):** Es el amplificador de señales nerviosas descrito anteriormente (sec. 4.1).
3. **Multiplexor:** Se encarga de seleccionar que señal procedente de los amplificadores será digitalizada. Ésto se realiza para minimizar costes en área y consumo con lo que se comparte el buffer y el conversor analógico a digital (ADC) entre todos los amplificadores.
4. **Buffer:** Como el amplificador estará limitado en impedancia de salida y el multiplexor incorpora una resistencia en serie adicional, se hace necesario incluir un adaptador de impedancias para atacar la impedancia del conversor ADC que incluye el Sample&Hold.
5. **Conversor analógico-digital (ADC):** Conversor que se requiere para poder pasar la señal registrada (analógica) a digital y de esta manera poder ser transmitida a un control externo por un sistema de telemetría.
6. **Control digital:** Será el encargado de controlar todos los bloques, activando o desactivándolos y generando las señales para el conversor. También se encargará de recoger las señales en su formato digital y almacenarla en una FIFO para su posterior transmisión hacia el exterior, utilizando la comunicación digital.

Para el diseño de los bloques hay que considerar ciertas aspectos que determinan su implementación y funcionamiento. Así de los interruptores (1) de aislamiento entre registro y

4.2. CONTROL DIGITAL E INTERFICIE CON EL ESTIMULADOR

electrodo de la fig. 4.12 deberán ser de potencia para permitir soportar las tensiones elevadas en los electrodos debidas a las estimulaciones; por tanto la conexión hacia el exterior deberá hacerse por drenador, puesto que es la parte del dispositivo de potencia capaz de soportar tensiones elevadas.

El uso de interruptores supone dos limitaciones para el al amplificador: 1- Se introduce un elemento resistivo que incorporará un ruido térmico adicional, por tanto el ruido equivalente del amplificador será mayor y no podrá registrar señales tan pequeñas. 2- Al introducir elementos a la entrada del amplificador se puede disminuir el CMRR. Como conclusión se tiene que si no se comparte los mismos electrodos y/o tierra, el registro estará mejor en un sistema aparte en el que no se requiera interruptores, pudiendo utilizar los mismos bloques y control digital para realizar un sistema de registro de varios canales.

A la hora de considerar el número de canales, se deberá considerar el área disponible, consumo y el bit rate para la posterior transmisión. Las especificaciones del conversor ADC y el ancho de banda de las señales a registrar. Si el conversor tiene una frecuencia de muestreo máxima de f_c y el ancho de banda de los amplificadores están caracterizados por una frecuencia superior de corte de f_h , según el criterio de Nyquist para el muestro de señales el máximo número de canales vendrá dado por $n < \frac{f_c}{2f_h}$. El multiplexor requerido para la selección del canal se realiza con puertas de paso implementadas con transistores PMOS, NMOS y controladas directamente desde el bloque digital.

Las características del ADC definirán las especificaciones del buffer que se incluye para adaptar las señales al conversor. Si el ADC tiene una frecuencia de trabajo interna f_c , una impedancia capacitiva de C_{ADC} y el número de canales es n entonces si la tensión de fondo de escala es V_f deberá proporcionar una corriente de $I_{max} = V_f C_{ADC} f_c$.

En el caso de la tecnología utilizada ($i2t$), el conversor ADC de librería tiene una capacidad de entrada de $C_{ADC} = 75pF$, una frecuencia de trabajo máxima de $f_c = 500kHz$ y un consumo de $I_{max} = 187\mu A$ que equivale a $\sim 1mW$. Para minimizar el consumo y asegurar las especificaciones de respuesta, se ha dispuesto un buffer no lineal el cual modificará la corriente de polarización en función de la diferencia entre la salida y la entrada.

En la fig. 4.13 se muestra un esquema simplificado del buffer propuesto. Los transistores M_{P1}, M_{N1} se conectan directamente a tierra y alimentación para asegurar que están saturados, mientras que M_{P2}, M_{N2} se conectan los drenadores entre si y a la salida, proporcionando la corriente en función de la diferencia entre entrada y salida. La corriente de polarización marcará el tiempo de carga de la capacidad que se conecte a la salida.

Si la diferencia no es muy elevada la corriente de polarización puede definirse en un valor relativamente bajo con lo que la potencia consumida será bajo, sin embargo cuando la diferencia de tensión entre entrada y salida es superior a un cierto valor, las fuentes de corriente I_{Ctrl_p}, I_{Ctrl_n} se activan, introduciendo una corriente adicional que permitirán cargar la salida en un tiempo menor.

El control de las corrientes de polarización extras (I_{Ctrl_p}, I_{Ctrl_n}) se controlan por unos com-

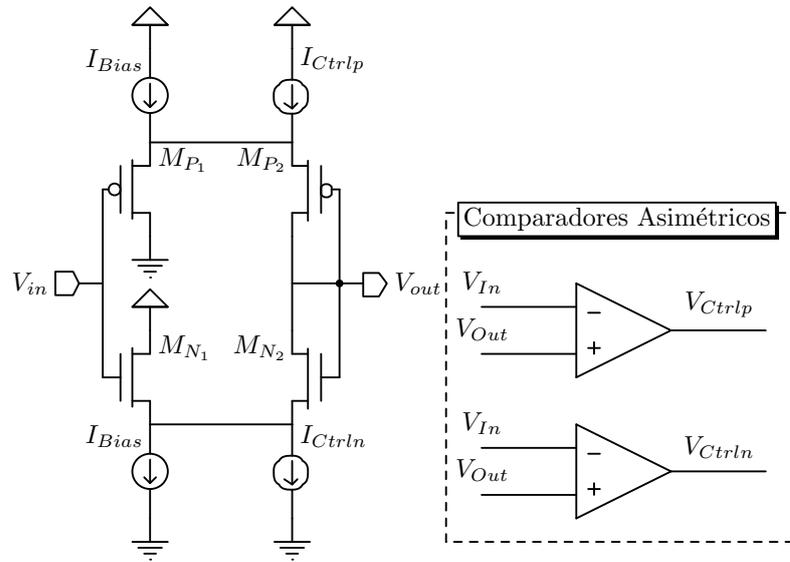


Figura 4.13: Esquemático simplificado del Buffer no lineal utilizado para adaptar la impedancia hacia el ADC.

paradores, en los cuales el par de entrada está desequilibrado. La estructura es la misma que en un comparador tradicional [5, pág 445], pero el dimensionado de los transistores de entrada $M_{N1,2}$ no es igual, ello lleva a que la diferencia de nivel en la entrada por el que se produce el cambio no sea 0 sino otro valor. El punto de conmutación se fija por la diferencia de tensiones en puerta ($V_{gs2} - V_{gs1}$) por la que producen el mismo paso de corriente ($I_{ds1} = I_{ds2}$) y que a la vez ha de ser la mitad que la de polarización (I_{ds0}). El punto de conmutación vendrá dada por:

$$V_{gs2} - V_{gs1} = \sqrt{\frac{I_{ds0}}{K}} \sqrt{\frac{L_1}{W_1}} - \sqrt{\frac{L_2}{W_2}} \quad (4.36)$$

Control Digital

Para controlar el sistema de registro se ha dispuesto un bloque digital que gobierna el funcionamiento de todos los elementos, multiplexor, ADC, etc. (fig 4.12). Teniendo en cuenta que este bloque puede ir junto al estimulador, se dispone la utilización de la misma interficie de control digital desde el exterior. Ello lleva a considerar que este módulo tendrá acceso al bus local del estimulador y que la programación de los parámetros del registro se realizará desde el mismo.

Uno de los objetivos del bloque digital es ofrecer la máxima versatilidad posible en el funcionamiento para el control del registro, para ello se propone una estructura como la mostrada en la fig. 4.14. Ésta se basa en la utilización de una máquina de estados que controla todos los registros y contadores que definen el resto del bloque digital; algunos de estos no intervienen directamente y sólo son utilizados para guardar el estado y configuración de los diferentes

4.2. CONTROL DIGITAL E INTERFICIE CON EL ESTIMULADOR

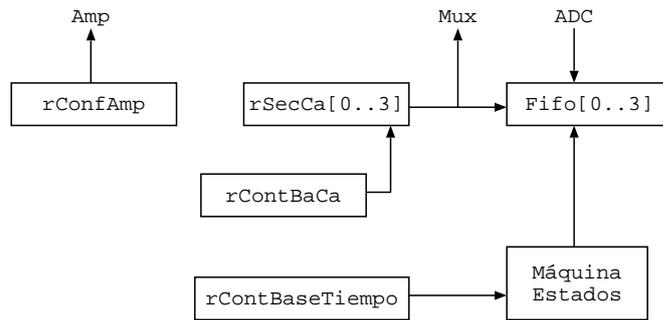


Figura 4.14: Estructura simplificada del control digital para el amplificador de registro.

módulos del registro. Los parámetros que se almacenan pueden ser la habilitación o no de los amplificadores, frecuencia de corte, ganancia, etc. A todos los registros se accede desde el exterior a través del bus de datos y direcciones equivalente al utilizado en el sistema global del estimulador (sec. 3.3.1).

Para permitir la máxima versatilidad del sistema la secuencia de los canales en el muestro no está previamente definida, sino que se programará a través de un registro (*rSecCa*) que tiene un tamaño igual al número de canales (n_C) que identifican el canal de registro a utilizar en cada momento. El objetivo es permitir desde el exterior definir la secuencia de adquisición. Esta estrategia permitirá especificar diferentes configuraciones de registro como por ejemplo, la más básica en la que se dispone de los n_C canales consecutivos, en este caso en *rSecCa* se almacenan consecutivamente los números del 0 hasta $n_C - 1$. Otra opción sería el registro con doble ancho de banda de la mitad de canales, en tal caso, se almacenarían de manera alternada los dos canales a registrar. Esto permitiría reducir el número de canales a utilizar y realizar un sobre-muestreo de algún canal, permitiendo obtener mayor información de la señal registrada.

En cualquiera de las opciones anteriores, el registro *rContBaCa* identifica que registro *rSecCa* ha de ser utilizado y éste proporciona el canal a adquirir, por tanto, determina el valor del multiplexor y la dirección de la FIFO donde se almacena el dato.

Se dispone de un array de n_C FIFO's que permiten almacenar los datos de registro de manera temporal y evitar cualquier problema de desincronización entre el registro y el sistema externo de comunicación.

La frecuencia de muestreo se fija por el registro *rContBaseTime*, que es un contador que divide el reloj del sistema digital para obtener la frecuencia de muestreo. Para optimizar la implementación lógica del control se propone que el contador sea hacia atrás de manera que a tiempo 0 se define el final de la adquisición y a tiempo $-n$ es el punto en que se realiza las acciones previas a la adquisición como son marcar el hold, identificar el inicio de la adquisición, etc. para finalizar a 0 con la escritura en la FIFO del dato adquirido.

Para asegurar que no se pierden datos en la interficie hacia el exterior hay que considerar que el acceso a los datos del registro debe ser siempre superior a la frecuencia de muestreo, no obstante si la velocidad de acceso es superior a la de conversión habrá momentos en los

que no se disponga de datos. La alternativa de señalar la disponibilidad de datos es de difícil implementación porque no se disponen de líneas de entrada y/o salida y se debería implementar un control específico que ocuparía un área adicional. Para solventarlo se han implementado dos alternativas: 1- en la que se lee el dato de la adquisición y el estado de si es un valor válido. 2- Se lee el dato y si no tiene un valor válido por estar vacío se devuelve un 0. Al ser el ancho de datos de 16bits es posible incluir en un solo acceso al dato de la conversión (8bits) y el estado. Mientras que en el segundo caso disponen de dos datos de dos canales consecutivos en un acceso, con lo que se aumenta el ancho de banda al doble en un caso respecto al otro.

4.3 Integración del sistema de registro

El sistema de registro propuesto está constituido por dos bloques que se caracterizan por tener unas estrategias de diseño totalmente diferentes. Mientras que el amplificador es analógico y se ha diseñado full custom, el bloque digital tiene una topología semi-custom.

El circuito se ha fabricado y se ha testado en laboratorio para su caracterización eléctrica, previa la utilización en pacientes. Para poder realizar el test en vivo se ha diseñado, al igual que para el estimulador, una unidad externa que se utiliza para aislar las señales analógicas obtenidas en el registro y poder ser utilizado en pacientes.

4.3.1 Implementación

Para la implementación del sistema de registro se ha utilizado la tecnología $CMOS 0,7\mu m$ de doble polisilicio, 2 metales y con dispositivos de alta tensión de $I2T$ ($I2T100$), permitiendo el desarrollo del canal de registro (Preamplificador, amplificador y filtros) y a la vez, poderlo tener en el mismo ASIC que el estimulador, sin ninguna modificación, únicamente añadiendo los interruptores de protección contra estimulación que se requieren en las entradas.

Para el diseño y verificación del control digital se ha seguido las mismas estrategias que en el diseño del estimulador, siendo la base del desarrollo la misma (sec. 3.4).

Para la implementación del sistema de registro integrado se han considerado las estrategias tradicionales para minimizar los efectos de apareamiento entre dispositivos, no obstante el amplificador de registro plantea problemas adicionales que deben ser contemplados en el momento de realizar el layout y la disposición de los dispositivos.

Algunas de estas precauciones son debidas a la elevada ganancia del sistema completo y a la posibilidad de existir una pequeña realimentación que llevaría el sistema a oscilar. Para evitar esta situación, hay que analizar los posibles lazos de realimentación y cortarlos.

La primera consideración a realizar está relacionada con la tensión de referencia o tierra de la interficie con el paciente, para eliminar la necesidad de disponer una alimentación simétrica

4.3. INTEGRACIÓN DEL SISTEMA DE REGISTRO

de $\pm 2,5V$, se genera la tensión media a partir de una alimentación simple de $5V$. Una de las consideraciones a tener sobre esta tensión es una posible realimentación y sobretodo cuando se tiene el preamplificador, que en tal caso se tendría una ganancia superior a $80dB$ y podría dar lugar a una oscilación. Por ello la referencia se genera por separado, una para los electrodos y la otra para las etapas de amplificación (2ª y 3ª etapa).

Otra situación que se puede dar y que hay que evitar, es la realimentación de crosstalk a través de las pistas que conectan las señales de entrada y la última etapa de salida. Si éstas están muy cerca, debido a la gran ganancia se podría llegar a acoplar parte de la señal de salida a través de las capacidades parásitas de las pistas. Aunque en un principio parecer difícil que suceda, si la ganancia es de $80dB$ y la capacidad de entrada del preamplificador es del orden de $15pF$ una capacidad parásita de $2fF$ sería suficiente para tener una realimentación que podría hacer oscilar el sistema completo. Es por ello que las entradas del amplificador se sitúan a un lado del ASIC y las salidas en el opuesto.

En cuanto al ASIC que incluye la estimulación y registro con los bloques digitales de control, se ha dispuesto dos caminos de alimentación diferentes para el bloque digital y el analógico, incluida la tierra que igualmente es común a través del sustrato, esto es para evitar que el ruido del bloque digital se puedan acoplar a través del PSRR del amplificador.

Como medida adicional, se utiliza el área disponible después de la distribución de todos los bloques que componen la aplicación para incluir capacidades de desacoplo en las alimentaciones que aun siendo pequeñas permitirán reducir el rizado. Por otro lado, para aislar el bloque analógico del digital se ha incluido un doble anillo de guarda rodeando toda la parte analógica, a fin de reducir las corrientes de fugas que pudieran haber a través del sustrato.

En la fig. 4.15 se muestra el estimulador junto al registro que consta 4 canales de amplificación con preamplificador; el área requerida por este bloque ha sido de $4,7 \times 0,9 mm^2$. El control del registro se ha incluido en el bloque digital del estimulador porque era relativamente pequeño y se podía insertar fácilmente en el mismo place&route optimizando de esta manera el conexionado del sistema completo.

4.3.2 Resultados

Para realizar el test y caracterización eléctrica del sistema de registro desarrollado, se ha dispuesto el montaje que se muestra en la fig. 4.16. En éste se ha utilizado el analizador de señal SRS785 y el osciloscopio Yokowava DL708E aunque para generar algunas señales también se ha utilizado el generador de funciones HP8904A. El generador de funciones permite generar señales del orden de los $\sim \mu V$, no obstante, introduce un ruido considerable, por otro lado el SRS785 el rango inferior es de $100\mu V$. Para reducir los efectos de segundo orden y considerando que un electrodo tendrá una impedancia $\sim 1k\Omega$ se ha utilizado un atenuador a la salida con una resistencia equivalente de $1,5k\Omega$.

De esta manera la configuración utilizada en el test se dispone el generador de funciones o

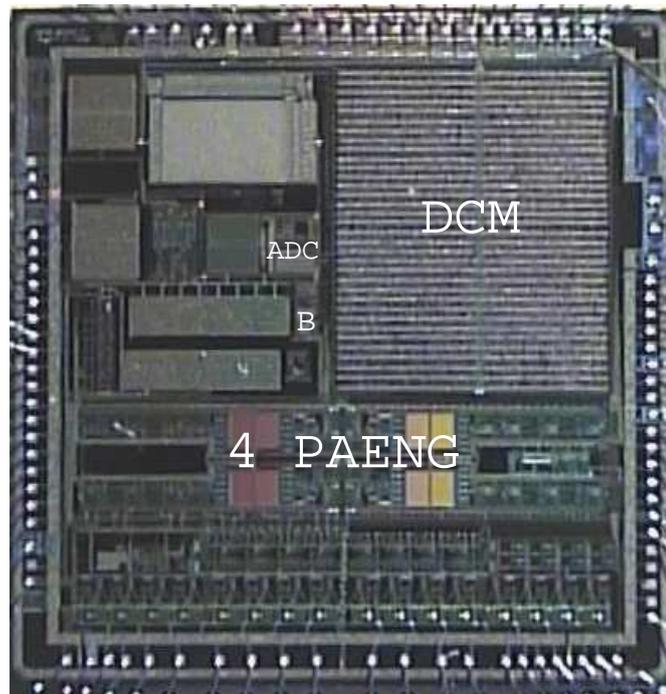


Figura 4.15: Fotografía del circuito de 8 canales de estimulación y 4 canales de registro realizado con una tecnología $CMOS0,7\mu m$ de doble polisilicio, 2 metales y dispositivos de alta tensión ($< 100V$) $i2t100$. Se observa el área utilizada por los 4 canales de registro (4PAENG), el buffer (B) para el convertor, el convertor analógico-digital (ADC) y el control digital (MCD) que comparte espacio con el bloque digital del estimulador (capítulo 3). El área utilizada por los 4 amplificadores es de $4779 \times 960 \mu m^2$.

el SRS785, según sea necesario, seguido del atenuador. La señal obtenida se aplica a un canal de registro mediante la caja de conexión que a la vez incluye el circuito de registro (DUT). La alimentación puede realizarse con baterías y con un regulador de 5V (XC62FP5002) que se ha dispuesto en el interior de la caja o externamente para realizar el análisis del PSRR.

El primer análisis realizado ha sido su representación en frecuencia, esto ha permitido determinar la respuesta del amplificador y verificar el diseño. El diagrama de bode se muestra en la fig. 4.17. Para obtenerlo se ha utilizado el SRS785 con un barrido que va de los 10Hz a 40kHz. La ganancia del sistema completa se ha fijado en 80dB y para verificar la independencia de la respuesta frecuencial con la ganancia también se ha realizado con 76dB. El sistema ha sido testeado con las 4 frecuencias de corte inferiores que tiene disponible el sistema de registro y que valen: 86, 119, 201 y 352Hz.

Para analizar el ruido se ha cortocircuitado las entradas de preamplificador y se ha medido el valor RMS de la salida [16] obteniendo un valor a la salida de $360mV_{rms}$ con una ganancia de 80dB. También se ha realizado una adquisición con el SRS785 para obtener el PSD del ruido del sistema de registro. Para ello se ha dispuesto una señal de un tono ($100\mu V$, 1kHz y una atenuación de $-18dB$) para tener una referencia con la base del ruido, obteniendo el resultado mostrado en la fig. 4.18(b). En este caso el ruido obtenido es de $-66dB$ el tono ($13\mu V$) y por

4.3. INTEGRACIÓN DEL SISTEMA DE REGISTRO

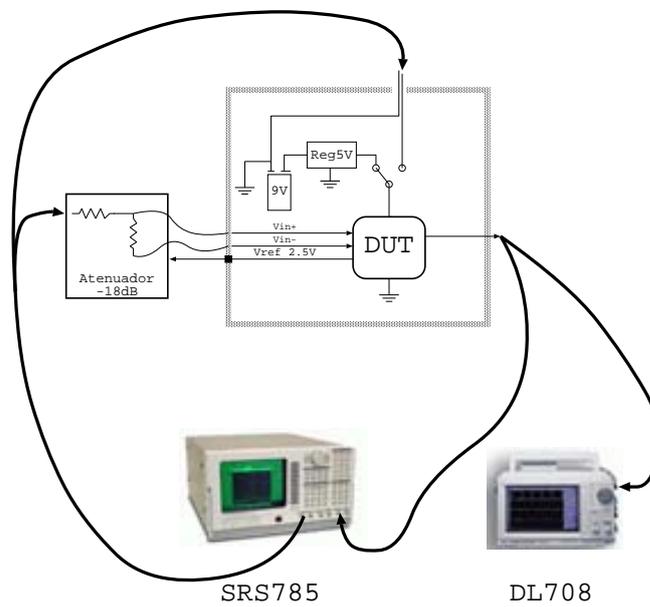


Figura 4.16: Estructura y bloques que componen el sistema de test.

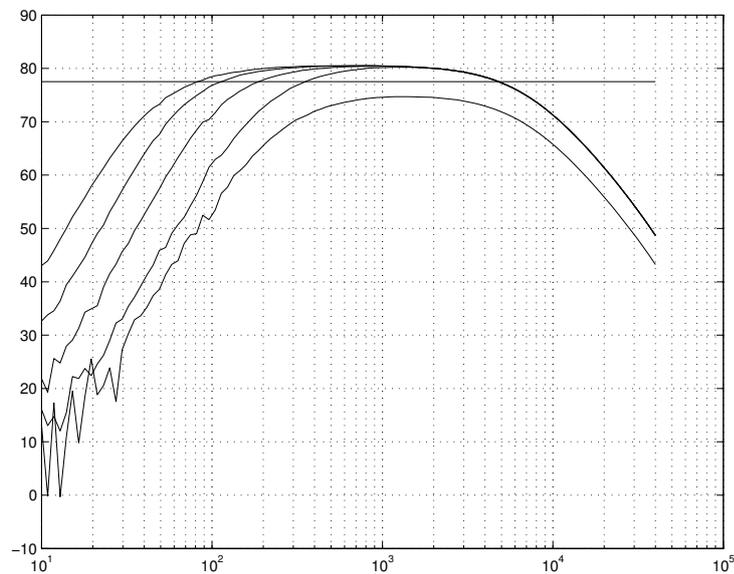
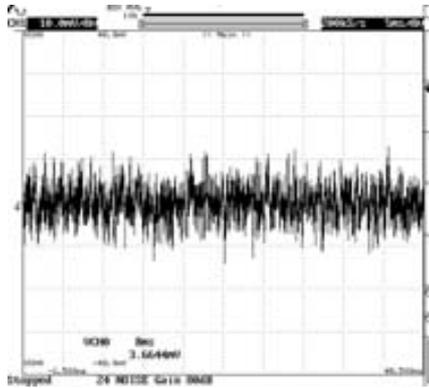
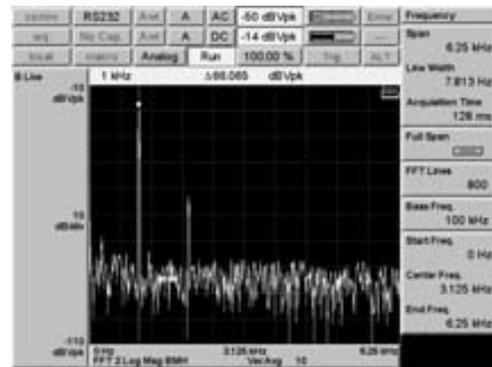


Figura 4.17: Respuesta frecuencial experimental del amplificador de registro para las 4 frecuencias de corte inferior y una ganancia total de 80dB y 6dB para todo el amplificador incluido el preamplificador.

tanto el ruido es de $6,4 \frac{nV}{\sqrt{Hz}}$. De este ruido hay que tener en cuenta que se incluye el procedente del generado de funciones y del atenuador que tiene un ruido equivalente a una resistencia de $1,5k\Omega$.



(a) Ruido instantáneo del amplificador



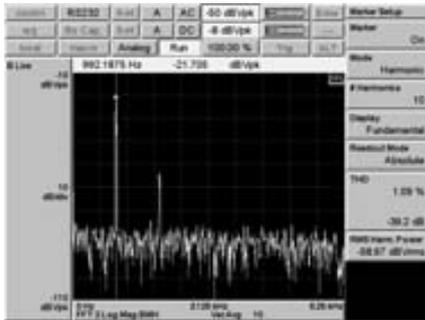
(b) Densidad espectral de ruido

Figura 4.18: En la fig. 4.18(a) se muestra el valor RMS de la salida del amplificador del registro del ruido durante el tiempo de la ventana del osciloscopio, con las entradas cortocircuitadas y una ganancia de $80dB$. A la entrada es equivalente a $360nV_{rms}$. En la fig. 4.18(b) se observa la densidad espectral de ruido. En este caso se inserta una tensión de referencia para determinar la relación entre el tono y la base del ruido. La señal se genera con un tono de $100\mu V$ a $1kHz$ y una atenuación de $7,6$ y una resistencia equivalente de $\sim 1,5k\Omega$.

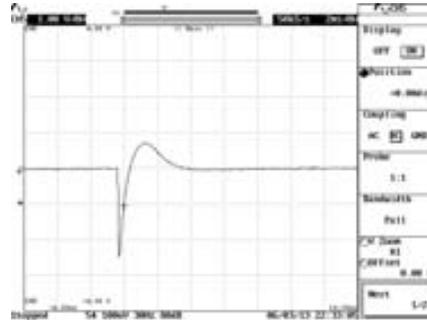
También se ha comprobado la bondad del circuito al introducir un tono y mirar la distorsión armónica a la salida. En la fig. 4.19(a) se muestra dicho resultado en el que se puede observar que el tono principal es de $1kHz$ y las suma de los 10 armónicos superiores es de 1% lo que lleva a considerar que es una buena respuesta para un amplificador de registro de señales nerviosas. Para comprobar las características de filtro paso alto con cero en el origen, se ha introducido una señal cuadrada de frecuencia mucho más baja que la de corte inferior ($30Hz$) y un nivel considerable $100\mu V$ obteniendo la respuesta transitoria mostrada en la fig. 4.19(b). Se puede ver claramente como el filtro elimina la respuesta a la señal continua dejando pasar el flanco de la señal cuadrada y la respuesta transitoria de sobrepico característica de un sistema de 2° orden o superior.

Para analizar el CMRR se han cortocircuitado las dos entrada diferenciales y se ha aplicado una señal directamente desde el SRS785 obteniendo la relación de ganancia en modo común. El resultado final ha sido que el CMRR era $94dB$ en los diferentes circuitos testeados. En el caso de obtener el PSRR, las entradas se han cortocircuitado con la tensión de referencia y se ha aplicado el SRS785 directamente a la alimentación, la señal introducida es la propia necesaria para la alimentación del circuito más una sinusoidal de $100mV$ a $1kHz$ que produce a la salida una señal inferior a $20mV$ con la ganancia de $80dB$, por lo que el PSRR se sitúa por encima de los $90dB$.

4.3. INTEGRACIÓN DEL SISTEMA DE REGISTRO



(a) Distorsión harmónica



(b) Respuesta a una entrada cuadrada de 30Hz

Figura 4.19: Respuesta del circuito de registro a diferentes señales. En la fig 4.19(a) se muestra la distorsión harmónica a la salida del amplificador para un tono de entrada de 1kHz de 13μV obteniendo un 1% de distorsión en 10 harmónicos superiores. En la fig. 4.19(b) se muestra la respuesta a una señal cuadrada de 30Hz.

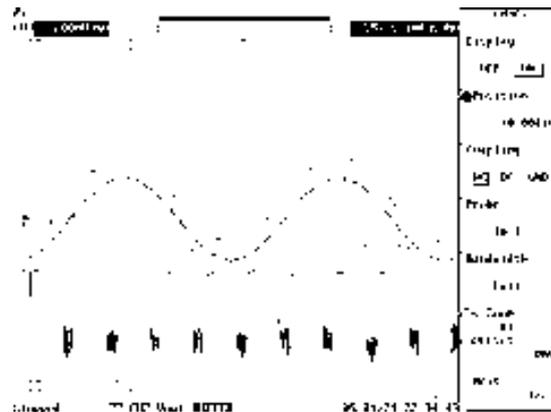


Figura 4.20: Respuesta del buffer utilizado para adaptar la impedancia del ADC. Se utilizan 4 entradas diferentes para verificar la respuesta temporal en los cambios de un canal a otro. Se puede ver claramente la salida sigue a la entrada, ambas se encuentran desplazadas en el origen para poderse visualizar mejor.

También se ha verificado el comportamiento del buffer que adapta la salida del amplificador a la entrada del conversor ADC. Ello se realiza programando el control digital del registro para que proporcione una selección de cada uno de los canales a través del multiplexor. Para poder distinguir el funcionamiento del buffer se disponen diferentes entradas para cada uno de los canales, con ello se tiene un primer canal que se le ha introducido una señal a través del amplificador, mientras que a otros dos canales se les ha forzado un nivel de continua diferente, para el último se ha dejado sin conexión. La señal a la salida del buffer con las señales multiplexadas se muestra en la fig. 4.20 en ella también se puede observar la entrada al multiplexor o salida del canal de registro con señal. Ésta se ha desplazado para poder verificar el funcionamiento del buffer viéndose claramente como la salida sigue la entrada de forma exactamente idéntica.

Como resumen final del sistema de registro se muestra en la tabla 4.6 las especificaciones más relevantes junto a las obtenidas en simulación. Se puede ver claramente como concuerdan los resultados experimentales con los teóricos.

Parámetro	Simulación	Experimental
Alimentación [V]	5	5
Corriente de Polarización (I_b) [μA]	200	<i>n/a</i>
Ganancia Preamplificador [dB]	34,29	<i>n/a</i>
Ganancia total [dB]	75,83,97,103	76,80,96,102
Frecuencia inferior de corte [Hz]	100,132,216,388	106,119,201,352
CMRR [dB@1KHz]	94	94
PSRR [dB@1KHz]	91	93
Ruido equivalente a la entrada $\frac{nV}{\sqrt{Hz}}$	4,8	5,1

Tabla 4.6: Resumen de las características más relevantes del sistema de registro. Los resultados obtenidos son experimentales y realizados en laboratorio que concuerdan con los obtenidos en simulación

4.4 Conclusiones.

Del estudio realizado sobre las posibles configuraciones y el ruido introducido por cada uno de los elementos que intervienen en el registro de señales ENG se deduce que hay varias características que limitan el desarrollo de sistemas implantables. En principio el bajo nivel de las señales y el ruido que proviene de los propios electrodos lo hacen considerar como uno de los parámetros más restrictivos en el dimensionado de los dispositivos utilizados. Por otro lado las componentes frecuenciales y el offset inherente en la interficie electrodo-nervio junto a la configuración de las entradas diferenciales, hace que la implementación totalmente integrada para la realización de implantes sea más costosa al tener que evitar circuitos de filtrado a la entrada del amplificador que harían disminuir el CMRR y con ello bajar las prestaciones del sistema obtenido.

El trabajo de investigación se ha centrado en el análisis de alternativas (lineal, chopper, subumbral) para tener una opción integrable y con un coste asumible manteniendo las características que requiere un sistema de registro de señales nerviosas, como pueden ser, filtrado,

4.4. CONCLUSIONES.

frecuencia de corte de la banda pasante, entrada diferencial, ruido, etc. De esta manera se ha descartado la opción subumbral en lineal por requerir un área demasiado grande, mientras que la opción chopper subumbral no tiene mucho sentido puesto que el ruido predominante con el dimensionado requerido es térmico. Por otro lado, en la opción fuerte inversión en la que el consumo aumenta, la opción chopper aún requiriendo menor área es de difícil implementación porque la frecuencia de muestreo es demasiado elevada ya que ésta es proporcional al ancho de banda (tabla 4.1) dificultando su implementación por los requerimientos de *GBW* del amplificador.

Por consiguiente se considera que la mejor opción para el registro de señales ENG corresponde a la fuerte inversión con un área relativamente grande y una configuración basada en dos estructuras en función del nivel de la señal de entrada. Si la señal de entrada es superior a $> 10\mu V$ se ha diseñado un amplificador diferencial de dos etapas, con filtro paso banda y sin componentes de desacoplamiento a la entrada que permite un CMRR alto, a la vez que, elimina la componente DC, reduciendo las interferencias debidas a señales de frecuencia fuera de la banda de interés.

En el caso de tener señales de nivel inferior se ha propuesto una etapa adicional de preamplificación que añade una ganancia adicional con un ruido referenciado a la entrada que permite registrar señales de $\sim 1\mu V$. Esta etapa tiene entrada y salida diferencial por lo que puede ser conectada como etapa previa al amplificador de dos etapas y no requiere de un filtro de desacoplamiento a la entrada por lo que el CMRR se mantiene elevado. También incluye un filtro paso alto con eliminación de continua que permite utilizar este preamplificador para obtener mejores prestaciones en el registro de señales nerviosas.

Para comprobar el funcionamiento del sistema completo y para que éste pueda ser utilizado en el desarrollo de implantes controlados por telemetría se ha incluido un bloque de control digital para tratar 4 canales de registro y poderlo controlar con el mismo protocolo que utiliza el sistema de estimulación (sec. 3), ello permite que se pueda desarrollar un sistema mixto de estimulación y registro útil en el caso de compartir electrodos. Adicionalmente y como parte de la interficie con el bloque digital se ha diseñado un buffer seguidor no lineal que permite multiplexar los 4 canales con el ADC y de esta manera, obtener los datos en formato digital, para su posterior transmisión hacia el exterior.

Todos los sistemas presentados y estudiados han sido implementados y testeados para verificar su funcionalidad y limitaciones, obteniendo un buen resultado y concordante entre el experimental y el teórico. Ésto permite concluir que es posible diseñar un sistema de registro de señales nerviosas integrado útil para implantes.

Bibliografía

- [1] J. Sacristan and M.T. Osés. Low Noise Amplifier for Recording ENG Signals in Implantable Systems. *ISCAS*, 2004.
- [2] M. K. Haugland and T. Sinkjaer. Cutaneous Whole Nerve Recordings Used for Correction of Footdrop in Hemiplegic Man. *IEEE Transactions on Rehabilitation Engineering*, 3, No 4:307–317, 1995.
- [3] J.J. Abbas et al. *The Biomedical Engineering Handbook*. CRC Press, Inc, 1995.
- [4] J. Sacristán and M.T. Osés. Amplifier Structure for Neural Signal Recording. *IFESS*, 2002.
- [5] Phillip E. Allen and Douglas R. Holberg. *CMOS Analog Circuit Design*. Oxford University Press, 2002.
- [6] K.R. Laker and W.M.C. Sansen. *Design of Analog Integrated Circuits and Systems*. McGraw Hill, 1994.
- [7] C.D. Motchenbacher and J.A. Connelly. *Low Noise Electronic System Design*. ISBN-0-471-57742-1. John Wiley & Sons, Inc. Wiley-Interscience, 1993.
- [8] *i2t Technical Documents*.
- [9] Yannis P. Tsividis. *Operation and Modeling of The MOS Transistors*. McGraw-Hill International Editions, 1988.
- [10] J. Sacristan and T. Osés. Diseño de la Circuitaria de Registro de Señal nerviosa para un Sistema Implantable. *IV Workshop IBERCHIP*, 2000.
- [11] E. Sackinger and W. Guggenbühl. A versatile building block: The CMOS differential difference amplifier. *IEEE J. Solid-State Circuit.*, vol. SC-22:287–294, 1987.
- [12] J. A. Geen, S. J. Sherman, J. F. Chang, and S. R. Lewis. Single-Chip Surface Micromachined Integrated Gyroscope With $50 \text{ } \circ / h$ Allan Deviation. *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, 37(12):1860–1866, DECEMBER 2002.

BIBLIOGRAFÍA

- [13] E. Vittoz and J. Fellrath. CMOS Analog Integrated Circuits Based on Weak Inversion Operation. *IEEE Journal of Solid-State Circuits*, SC-12 No.3:224–231, June 1977.
- [14] M.J.M. Pelgrom, C.J. Duinmaijer, and A.P.G. Welbers. Matching Properties of MOS Transistors. *IEEE J. of Solid State Circuits*, 24 No5:1433–1440, 1989.
- [15] M. J.M. Pelgrom, H. P. Tuinhout, and M. Vertregt. Transistor matching in analog CMOS applications. *IEDM*, pages 915–918, 1998.
- [16] J.A. Connelly C.D. Motchenbacher. *Low Noise Electronic System Design*. John Wiley & Sons, Inc., 1993.

Sistema de Telemetría

EN este capítulo se presenta el estudio, comparativa y consideraciones a tener en cuenta a la hora de diseñar un sistema de telemetría inductivo, para la transmisión de energía y datos por el mismo canal. A partir de este estudio, se propone un diseño para sistemas implantables que puede ser utilizado independientemente de la aplicación final. También se consideran los requerimientos del protocolo de comunicación y se define un protocolo que permite alcanzar todos los aspectos de una comunicación segura y eficiente, en los que se considera la simplicidad un requerimiento a tener en cuenta. Seguidamente, se desarrolla toda la implementación tanto para el sistema implantable como para la unidad externa y se consideran algunas optimizaciones en el diseño del control del protocolo. Finalmente, se presentan los resultados obtenidos y las conclusiones.

5.1 Estructura del sistema de telemetría inductivo para implantes

Un sistema de telemetría para aplicaciones biomédicas, tal y como se ha descrito en la sec. 2.5 (fig. 2.7), consiste en las dos capas inferiores de la comunicación. Éstas son la de protocolo y la física en las que se implementa el canal de comunicación propiamente dicho.

En la capa física, el canal Unidad Externa a Interna (E2I) queda claramente definido mediante la utilización de enlaces inductivos como consecuencia de la necesidad de enviar energía. El mismo canal es utilizado para la transmisión de la información que requiera el implante para su funcionamiento; idealmente para el envío de energía se requiere máxima eficiencia, mientras que en el caso de la información, se precisa que tenga una implementación simple y que minimice los efectos sobre la recepción de energía. En cualquier caso, el utilizar el mismo canal ha de tener un coste inferior al que se requiere si se envía por canales diferentes. En el sentido Unidad Interna a Externa (I2E) los requisitos son bajo consumo, implementación sencilla, área reducida y alta velocidad que dependerá de la aplicación final.

El protocolo de comunicación pretenden implementar una comunicación que sea lo más

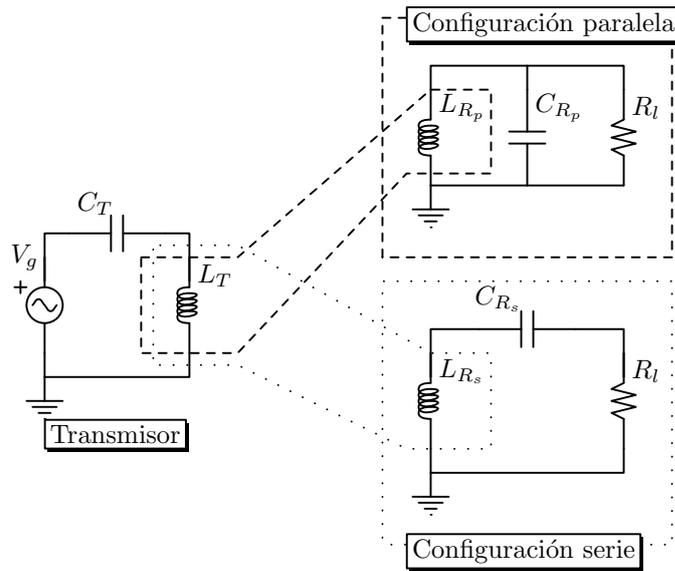


Figura 5.1: Esquemático básico de un sistema por acople inductivo. Se muestra el transmisor con una fuente de tensión y el receptor con las dos configuraciones posible con la carga R_l , la paralela y la serie.

simple posible y genérica, que permita su utilización en la mayoría de aplicaciones implantables. El control del protocolo es básicamente digital y su implementación final vendrá dada por el implante considerando cuestiones de área y consumo. También se debe considerar la interficie hacia la aplicación, en este caso hay más diferencias en cuanto a la unidad externa y la implantable. No se puede definir puesto que la comunicación con el implante o el control será específico de cada caso concreto. No obstante, para el implante y después de haber definido previamente una comunicación con diferentes aplicaciones (sec. 3.3.4, 4.2), se considera definir un tipo de comunicación versátil que pueda ser utilizado en aplicaciones implantables de manera genérica. A su vez, puede ser la base para la definición del protocolo de la telemetría y del funcionamiento interno del mismo.

5.2 Canal unidad externa hacia el implante (E2I)

El sistema de telemetría inductivo se basa en un par de bobinas, que normalmente están débilmente acopladas. En la fig. 5.1 se muestra esquemáticamente esta configuración. Para optimizar el acoplamiento a ambos lados (transmisor y receptor), se utilizan sistemas resonantes. En el primario o transmisor, la única posibilidad es una configuración en la que la inductancia y la capacidad se encuentran en serie con la fuente de energía V_g . En este caso, se dispone de la bobina transmisora L_T y un condensador de sintonía C_T , mientras que la resistencia de pérdidas de la bobina se modeliza con una resistencia R_T . En el secundario o receptor hay dos alternativas: 1- La carga está en paralelo con el circuito resonante o 2- La carga se encuentra en serie. Para analizar en qué casos es mejor una topología u otra, se realiza un estudio a partir de las ecuaciones que describen el comportamiento eléctrico del sistema completo.

5.2.1 Estudio teórico de los sistemas de telemetría inductivos

Para realizar el análisis del sistema inductivo se parte de los circuitos equivalentes y de las ecuaciones que lo describen [1]. En ambos casos se tiene $V = ZI$ donde V e I se definen como el vector tensión y corriente y Z es la matriz impedancia del sistema. Con ello se obtiene:

$$\begin{bmatrix} V_g \\ 0 \end{bmatrix} = Z \begin{bmatrix} I_T \\ I_R \end{bmatrix} \quad (5.1)$$

La I_T, I_R son las corrientes que circulan por el transmisor y receptor respectivamente. De manera genérica se puede definir la matriz Z como:

$$Z = \begin{bmatrix} Z_T & -Ms \\ -Ms & Z_R \end{bmatrix} \quad (5.2)$$

Donde la Z_T se define como la impedancia que ve el generador, mientras que la Z_R es la impedancia en el receptor visto desde la fuente de tensión, debido al acoplamiento inductivo y la M es la inductancia mutua.

En cualquier caso, el circuito transmisor no se modifica y se obtiene que la impedancia resultante es:

$$Z_T = L_T s + \frac{1}{C_T s} + R_T = R_T + j \left[L_T \omega - \frac{1}{C_T \omega} \right] \quad (5.3)$$

Este circuito se caracteriza por tener una frecuencia en la que se tiene mínima impedancia y por tanto mayor paso de corriente. Esta frecuencia, denominada de resonancia (ω_0), es aquella para la cual la parte imaginaria de la impedancia es nula; esta condición se da cuando: $\omega_0^2 = \frac{1}{L_T C_T}$ y corresponde a la máxima transmisión de energía.

Configuración paralela

La configuración paralela se ha estudiado en diferentes ocasiones [2], no obstante para realizar una comparativa con la configuración serie, se supondrá que la resistencia de pérdidas en la bobina se encuentra en serie. De todas formas, la impedancia en el transmisor Z_T se mantiene inalterable y la matriz Z que define el sistema es Z_P :

$$Z_P = \begin{bmatrix} L_T s + \frac{1}{C_T s} + R_T & -Ms \\ -Ms & L_{Rp} s + \frac{R_l}{R_l C_{Rp} s + 1} + R_{Rp} \end{bmatrix} \quad (5.4)$$

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

Donde R_l es la resistencia de carga que equivaldrá al consumo producido por la aplicación, R_{Rp} es la resistencia de pérdidas asociadas a la bobina en el secundario o receptor, L_{Rp} es la inductancia del receptor y C_{Rp} la capacidad de sintonía. En este sistema, se estudia la impedancia del receptor Z_{Rp} que se ve reflejada en el transmisor, por el acoplamiento siendo su valor de:

$$Z_{Rp} = R_{Rp} + \frac{R_l}{R_l C_{Rp} s + 1} + L_{Rp} s = \frac{R_l}{1 + \omega^2 C_{Rp}^2 R_l^2} + R_{Rp} + j \left[\omega L_{Rp} - \frac{\omega C_{Rp} R_l^2}{1 + \omega^2 C_{Rp}^2 R_l^2} \right] \quad (5.5)$$

En el estudio de la configuración paralela hay que distinguir dos casos totalmente diferentes: 1- El que corresponde a la máxima transferencia de energía, 2- Aquel en que la transferencia de energía es más eficiente.

La máxima transferencia de energía se produce a la frecuencia de resonancia del receptor, que equivale a decir que la impedancia resultante no tiene parte imaginaria y con ello se ha de cumplir:

$$\omega_0^2 = \frac{1}{L_{Rp} C_{Rp}} - \left(\frac{1}{C_{Rp} R_l} \right)^2 \quad (5.6)$$

El valor de la frecuencia de resonancia, que se corresponderá con la de trabajo, suele ser un parámetro de diseño en función de las características y necesidades del sistema. Por consiguiente, es más útil trabajar con una capacidad de sintonía que viene dada por C_{Rp} :

$$C_{Rp} = \frac{R_l \pm \sqrt{R_l^2 - 4L_{Rp}^2 \omega_0^2}}{2L_{Rp} R_l \omega_0^2} \quad (5.7)$$

De la capacidad de sintonía se deduce que la optimización de esta configuración está en función de la carga, bobina y frecuencia de trabajo y que cualquier modificación de estos parámetros hará que disminuya la respuesta en la recepción de energía puesto que el sistema dejará de estar en resonancia. Otra característica importante es que para poder sintonizar el sistema la carga ha de cumplir:

$$R_l > 2L_{Rp} \omega_0 \quad (5.8)$$

En cualquier caso si el sistema se encuentra sintonizado y por tanto trabajando a la frecuencia de resonancia para la carga seleccionada, se tiene que la impedancia resultante del receptor

(Z_{Rp}), vendrá dada por:

$$Z_{Rp\omega_0} = \frac{L_{Rp}}{C_{Rp}R_l} + R_{Rp} \quad (5.9)$$

De la ecu. 5.1 y considerando la impedancia del receptor a frecuencia de resonancia ($Z_{Rp\omega_0}$) se puede obtener la I_T para el caso paralelo I_{Tp} y la impedancia que ve el generador del transmisor (Z_{gp}) si se considera $\frac{V_g}{I_{Tp}} = Z_{gp}$. Si al valor obtenido se simplifica la inductancia mutua (M) por la relación con el factor de acoplamiento entre bobinas (k) que vale $M = k\sqrt{L_T L_R}$, la impedancia que ve el generador Z_{gp} resulta:

$$\frac{V_g}{I_{Tp}} = Z_{gp} = R_T + k^2 \frac{C_{Rp}L_{Rp}R_l}{C_T(L_{Rp} + R_{Rp}C_{Rp}R_l)} \quad (5.10)$$

En el supuesto de tener una bobina en el receptor sin pérdidas, se obtiene una impedancia de $R_T + k^2 \frac{C_{Rp}}{C_T} R_l$, con lo que fácilmente se determina que la impedancia en el transmisor depende de la carga, del acoplamiento y de la relación entre capacidades de sintonía, no obstante, en la realidad y como demuestra Z_{gp} , ésta se ve afectada por la inductancia y su calidad.

De la Z_{gp} se puede obtener la potencia consumida en el transmisor, útil en el cálculo de la eficiencia:

$$P_{Tp} = \frac{V_g^2}{Z_{gp}} = \frac{V_g^2}{R_T + k^2 \frac{C_{Rp}L_{Rp}R_l}{C_T(L_{Rp} + R_{Rp}C_{Rp}R_l)}} \quad (5.11)$$

Otro parámetro importante que se puede obtener es la k_{crit} , definido como factor de acoplamiento crítico. Éste determina para que acoplamiento hay máxima transferencia de energía, que se produce cuando la carga reflejada ($\frac{(Ms)^2}{Z_{Rp}}$) tiene el mismo valor que la impedancia del transmisor (Z_T).

$$R_T = \frac{(M\omega_0)^2}{\frac{L_{Rp}}{C_{Rp}R_l} + R_{Rp}} \rightarrow k_{crit_p} = \sqrt{R_T C_T \left(\frac{1}{C_{Rp}R_l} + \frac{R_{Rp}}{L_{Rp}} \right)} \quad (5.12)$$

Nuevamente depende de la carga y por tanto, el punto óptimo de funcionamiento variará según el consumo en el receptor.

Para realizar la comparativa en la potencia obtenida en una configuración u otra hace falta

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

la corriente en el receptor que valdrá:

$$I_{Rp} = \frac{k \sqrt{L_T L_{Rp}} \omega_0 V_g}{R_T \left(\frac{L_{Rp}}{C_{Rp} R_l} + R_{Rp} \right) - k L_T L_{Rp} \omega_0^2} \quad (5.13)$$

Éste estudio pretende conocer bajo que condiciones se obtiene máxima transmisión de energía, útil si el transmisor está alimentado por una unidad externa. No obstante, cuando se utiliza una batería, el parámetro más interesante es la eficiencia, porque ello alargará su vida útil bajo las mismas condiciones en el receptor.

La eficiencia se define como el cociente entre la potencia recibida en la carga (P_{R_l}) y la potencia entregada por la fuente del transmisor V_g (P_{T_p}), $\eta_p = \frac{P_{R_l}}{P_{T_p}}$. Al igual que en el caso anterior, se pretende encontrar la capacidad que producirá un máximo en la eficiencia, ya que es la que se utilizará para la sintonía. Para ello se ha de cumplir:

$$\frac{\partial \eta_p}{\partial C_{Rp}} = \frac{\partial \frac{|I_{R_l}|^2 R_l}{\operatorname{Re}\{I_{T_p}\} V_g}}{\partial C_{Rp}} = 0 \quad (5.14)$$

Simplificando se obtiene que la capacidad que satisface dicha condición es:

$$C_{Rp} = \frac{L_{Rp} R_T}{R_{Rp}^2 R_T + k^2 L_{Rp} L_T R_{Rp} \omega^2 + L_{Rp}^2 R_T \omega^2} \quad (5.15)$$

A diferencia del caso anterior, máxima transferencia de energía, la capacidad de sintonía para obtener máxima eficiencia no depende de la carga, aunque sí, del factor de acoplamiento y de la calidad de las bobinas. Se deduce que si se quiere tener el sistema óptimamente sintonizado, la capacidad de sintonía se deberá adaptar al acoplamiento de las bobinas. Si la capacidad es fija y no se pueda resintonizar, habrá un acoplamiento en el que se producirá máxima eficiencia, este punto se conoce como acoplamiento crítico y vale k_{crit} (ecu. 5.12).

Por otro lado la eficiencia obtenida (η_p), después de aplicar la aproximación de que $R_l \gg R_{Rp}$ se tiene que vale:

$$\eta_p \simeq \frac{k^2 L_T R_l}{k^2 L_T R_l + L_{Rp} R_T} \quad (5.16)$$

De la ecuación 5.16 se deduce que la eficiencia será máxima $\eta_p = 1$ si $R_T = 0$, $L_T \rightarrow \infty$ o $R_l \rightarrow \infty$. De la primera y segunda se deduce que el sistema será tanto más eficiente cuanto mayor y mejor sea la bobina transmisora y de la última, que el sistema paralelo sera mejor cuando la carga sea menor (R_l grande), que es lo mismo que decir que el consumo disminuya.

Como conclusión final del estudio de la topología paralela, se obtiene que es una configuración sensible a cualquier parámetro de la implementación y a la vez del punto de trabajo, ya que depende del acoplamiento, de la carga y de las bobinas utilizadas. Ésto hace que la sintonía en un implante no sea óptima por las limitaciones inherentes que tendrá, ya que una sintonía dinámica tiene una complejidad demasiado elevada que no justificaría el rendimiento que se obtiene.

Configuración serie

En el caso de la configuración serie, el estudio es mucho más simple. La matriz de impedancia Z está dada por Z_s :

$$Z_s = \begin{bmatrix} L_T s + \frac{1}{C_T s} + R_T & -Ms \\ -Ms & L_{R_s} s + \frac{1}{C_{R_s} s} + R_{R_s} + R_l \end{bmatrix} \quad (5.17)$$

Donde L_{R_s} , C_{R_s} indican la inductancia y capacidad para el receptor y la resistencia R_{R_s} es la resistencia parásita de la bobina receptora. Resolviendo la ecuación 5.1 y teniendo en cuenta la ecu. 5.17 se tiene como resultado que la corriente del receptor y transmisor vendrán dadas por:

$$I_{R_s} = \frac{-MsV_g}{(R_T + \frac{1}{C_T s} + L_T s)(R_l + R_{R_s} + \frac{1}{C_{R_s} s} + L_{R_s} s) - (Ms)^2} \quad (5.18)$$

$$I_{T_s} = \frac{V_g(R_l + R_{R_s} + \frac{1}{C_{R_s} s} + L_{R_s} s)}{(R_T + \frac{1}{C_T s} + L_T s)(R_l + R_{R_s} + \frac{1}{C_{R_s} s} + L_{R_s} s) - (Ms)^2} \quad (5.19)$$

La impedancia del receptor, vista desde la bobina viene dada por:

$$Z_{R_s} = L_{R_s} s + \frac{1}{C_{R_s} s} + R_{R_s} + R_l = R_{R_s} + R_l + j \frac{L_{R_s} C_{R_s} \omega^2 - 1}{C_{R_s} \omega} \quad (5.20)$$

En este caso, al igual que en el transmisor ecu. 5.3, la frecuencia de resonancia se da cuando la impedancia resultante tiene parte imaginaria nula, en dicha condición se tiene la mínima impedancia que vale $Z_{R_s \omega_0} = R_{R_s} + R_l$ y el máximo paso de corriente. La frecuencia de resonancia del receptor vale :

$$f_{\omega_0} = \frac{1}{2\pi \sqrt{L_{R_s} C_{R_s}}} \quad (5.21)$$

Esta frecuencia también se caracteriza por optimizar la transmisión de energía y la eficien-

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

cia, en función de capacidad y bobinas escogidas para esta topología.

Otra característica es que la frecuencia de resonancia solamente depende de las LC del transmisor y del receptor, pero no de la carga ni de las resistencias de pérdidas de las bobinas por tanto, la sintonía del sistema completo no se ve alterada ni al modificarse la carga en el receptor, ni el acoplamiento; resultando la sintonía un proceso más sencillo y la telemetría más robusta.

La corriente que circulará por el transmisor y receptor (5.19, 5.18) vendrán dadas por:

$$I_{Ts} = \frac{V_g(R_l + R_{Rs})}{R_T(R_l + R_{Rs}) - (Ms)^2} \quad (5.22)$$

$$I_{Rs} = \frac{-MsV_g}{R_T(R_l + R_{Rs}) - (Ms)^2} \quad (5.23)$$

De éstas se puede obtener la potencia transferida (P_{Rs}) y la eficiencia del enlace (η_s), que valen:

$$P_{Rs} = \frac{k^2 L_{Rs} L_T R_l \omega^2 V_g^2}{[(R_l + R_{Rs})R_T + k^2 L_{Rs} L_T \omega^2]^2} \quad (5.24)$$

$$\eta_s = \frac{k^2 L_{Rs} L_T R_l \omega^2}{(R_l + R_{Rs}) [(R_l + R_{Rs})R_T + k^2 L_{Rs} L_T \omega^2]} \quad (5.25)$$

Se puede observar que tanto la potencia como la eficiencia no dependen de la capacidad de sintonía, por tanto una vez el sistema está sintonizado a la frecuencia de resonancia se mantiene constante y estable. También se puede deducir que la eficiencia será tanto mayor cuanto mejor sea la bobina transmisora y que si las pérdidas en las bobinas tienden a cero la eficiencia será de 1.

Por otro lado, se puede considerar el caso concreto de querer recibir el máximo de energía, para obtenerla, se buscará la mejor bobina receptora en función del punto de trabajo. Para ello se considera $M = k\sqrt{L_T L_{Rs}}$ y se calcula a partir de:

$$\frac{\partial I_{Rs}}{\partial L_{Rs}} = 0 \rightarrow L_{Rs} = \frac{R_l + R_{Rs}}{k^2 L_T \omega_0^2} \quad (5.26)$$

De sustituir la L_{Rs} en la ecu. 5.25 se deduce que la máxima eficiencia que se puede obtener en este caso es de 50%, lo que demuestra que no siempre es mejor el intentar optimizar la energía recibida.

Un parámetro que se puede extraer es el factor de acoplamiento crítico. Éste se encuentra cuando la carga acoplada del receptor en el transmisor es igual a la del transmisor. La k crítica vale:

$$k_{crit_s} = \sqrt{\frac{1}{Q_T Q_R \left(1 + \frac{R_l}{R_{R_s}}\right)}} \quad (5.27)$$

Se observa que el máximo factor de acoplamiento crítico, se da cuando $R_l = 0$ y está fijado por el factor de calidad de las bobinas utilizadas. Otra característica es que, la distancia donde se produce la máxima transferencia de energía se modifica con la carga.

Sea cual sea el acoplamiento, en la configuración serie la eficiencia y la transmisión de energía se optimiza a frecuencia de resonancia y ésta no depende de la carga ni de la calidad de las bobinas, por tanto sólo hay una opción en el momento de la sintonía que no se verá alterada durante el funcionamiento.

Comparativa

Aunque el estudio teórico de ambas configuraciones permite obtener algunas características directas, la elección de una u otra vendrá dada por la comparativa entre las prestaciones y requerimientos de la aplicación.

Antes de iniciar los cálculos se parte de dos suposiciones: 1- Se trabaja a una sola frecuencia de transmisión, ya que la base de los sistemas inductivos es la utilización de la resonancia del sistema para maximizar la transferencia de energía. 2- La capacidad de sintonía en el receptor es fija y no se puede alterar, ya sea por la dificultad o complejidad que ello implicaría en un implante. Normalmente, la sintonía se realiza por capacidad porque una vez fabricadas las inductancias, no es posible variar su valor. Basado en éstas dos suposiciones, la configuración paralela tiene un inconveniente y es que la capacidad de sintonía depende de la carga, del acoplamiento y de si se pretende optimizar la energía transmitida o la eficiencia. Por consiguiente, se consideraran dos comparativas entre la configuración serie y la paralela; para maximizar la transmisión de potencia y para la optimización de la eficiencia.

Para el estudio de la potencia se define la relación entre la configuración serie y la paralela ($r_p = \frac{P_{R_s}}{P_{R_p}}$) donde P_{R_s} es la potencia para la configuración serie y P_{R_p} es para la paralela. Para la comparativa de la eficiencia, se definirá la relación ($r_\eta = \frac{\eta_s}{\eta_p}$) donde η_s es la eficiencia para la configuración serie y η_p la paralela.

En ambos casos, se puede obtener que si las bobinas utilizadas son ideales, ($R_T = 0, R_R = 0$), las dos topologías son idénticas. Se entiende fácilmente porque si éstas no tienen pérdidas, toda la energía que envía el transmisor será consumida en la carga. No obstante, el problema se encuentra en la fabricación de las bobinas, ya que éstas no son perfectas y tienen resistencias de

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

pérdidas. Teniendo en cuenta que las diferencias vendrán dadas por las resistencias de pérdidas, la comparativa hay que realizarla en función de la calidad de las bobinas y éstas a su vez con todos los parámetros que las definen.

Para hacer la comparativa en función de las bobinas hay que definir la frecuencia de trabajo considerando lo expuesto en sec. 2.5 sobre las frecuencias más útiles para la transmisión de la energía, se ha escogido una frecuencia de $8MHz$. Para las bobinas se ha tenido en cuenta el valor óptimo para el enlace considerando el punto de trabajo y se han utilizado los valores obtenidos después de la fabricación de un conjunto de ellas. De esta manera, se pretende aproximar a las condiciones reales del sistema final. Igualmente, se supone que el enlace se encuentra sintonizado según la topología para ese punto de trabajo y la comparativa se realiza sobre la variación del mismo.

Con el fin de optimizar la configuración en paralelo, el punto de trabajo vendrá dado por el consumo del implante fijado aproximadamente en $25mW$ a $5V$ y que corresponde a una resistencia de carga $R_l = 1k\Omega$. No obstante, teniendo en cuenta que posteriormente hará falta una rectificación para alimentar a la aplicación, la resistencia para el sistema inductivo tendrá un valor equivalente en los cálculos a $\frac{1}{2}R_l$. El valor de la resistencia de carga limita el valor de la bobina receptora (ecu. 5.8) que permite la sintonía en la maximización de la potencia en el sistema paralelo. A partir de ecu. 5.26 se obtiene la inductancia $L_{Rp} = 5\mu H$. Si se define el acoplamiento $k = 0,05$, valor extensamente utilizado en este tipo de acoplamientos inductivos, con éste y la inductancia de transmisión $L_T = 5\mu H$ se puede obtener la inductancia en el transmisor de $L_{Rs} = 5,9\mu H$. Aún cuando se utilizan estos valores para la comparativa entre ambas configuraciones, se implementan las inductancias para obtener un valor aproximadamente de $5\mu H$ y a partir de éstas, se obtiene las resistencias de pérdidas que valdrán $R_R, R_T = 1,9\Omega$. Aunque éste no es un valor exacto, si que podrá ofrecer una visión global de la respuesta del sistema inductivo.

Los cálculos se realizarán entorno a la modificación de la carga y del coeficiente de acoplamiento para ver como responden las diferentes configuraciones con el fin de determinar bajo que condiciones es mejor una u otra. En la fig. 5.2 se muestran dos rangos para $\ln[r_p]$, uno completo (fig. 5.2(a)) para verificar los límites y respuesta de forma global tomando unos valores k entre 0 y 1, y para la carga R_l entre 100Ω y $4k\Omega$. El segundo rango (fig. 5.2(b)), reducido a la zona en la que se caracterizan los sistemas de telemetría inductivos, en este caso el rango es $0 < k < 0,1$.

Se puede ver que la configuración paralelo está limitada a un rango de funcionamiento donde el acoplamiento es débil y la carga relativamente baja (R_l grandes). La configuración serie recibe más energía si la carga es alta (R_l bajas) o si el acoplamiento es grande. Por consiguiente, se puede determinar que la configuración paralelo solamente será más interesante si el acoplamiento es débil, de bajo consumo y no ha de requerir en ningún momento de energía adicional, por el contrario, la serie puede ser más interesante si el consumo puede aumentar.

La segunda opción analizada es la optimización de la eficiencia en la transmisión de energía. Se parte de la capacidad de sintonía para la configuración que maximiza la eficiencia para el

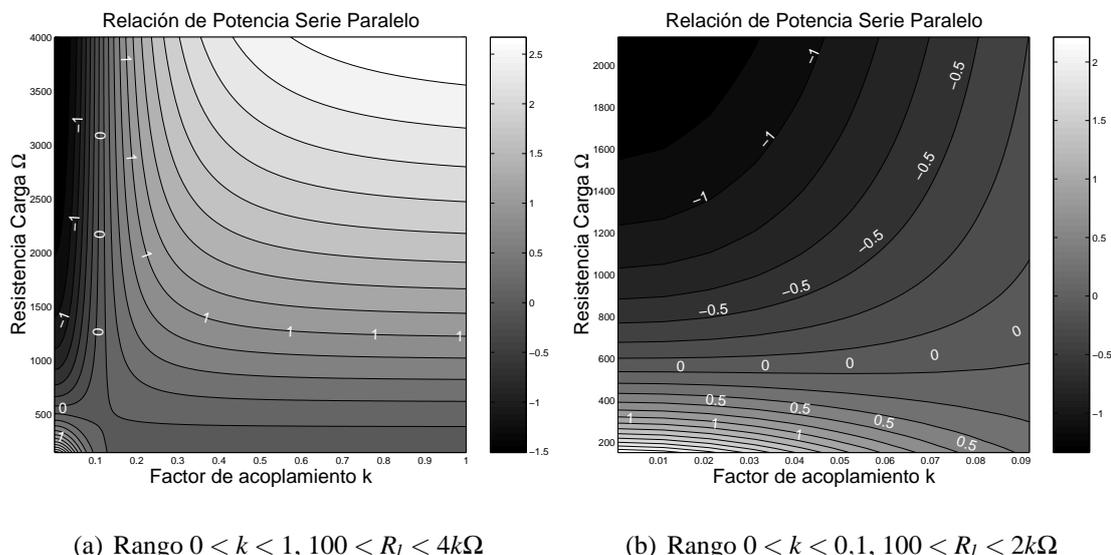


Figura 5.2: Relación de potencia entre configuración serie y paralelo ($\ln \left[\frac{P_{Rs}}{P_{Rp}} \right]$) en función de la carga del receptor (R_l) y del factor de acoplamiento (k).

sistema paralelo y se compara con la configuración serie. La fig. 5.3 muestra la relación de eficiencia serie paralelo ($\ln[r_\eta]$) en función de la carga y del factor de acoplamiento. Se observa que el resultado es similar al obtenido en el caso anterior.

De las gráficas mostradas en las fig. 5.2 y 5.3 se puede observar que para el sistema serie si la carga es muy baja la eficiencia y la potencia recibida es mucho más elevada que la configuración paralela que solo se mantendrá eficiente para consumos muy bajos.

Rectificación y filtrado

El estudio teórico permite determinar la zona de funcionamiento para cada una de las configuraciones, pero hay que considerar que normalmente los sistemas de telemetría inductivos trabajan con señales alternas a una frecuencia de trabajo entre 1 a 20MHz, que deberá ser rectificadas y filtradas para conseguir la alimentación en continua. Con tal propósito, el sistema normalmente incluye un diodo rectificador o un puente de diodos con una capacidad que será la encargada de filtrar el rizado. Ésto se puede ver en la fig. 5.4 donde se describe esquemáticamente el circuito equivalente para una topología en paralelo. El rizado que habrá a la salida estará en función de la señal que llega a la bobina receptora y relacionada con el filtro que implementa el condensador C_{Rp} y la carga R_l . Esta carga es normalmente la aplicación y por tanto podrá variar. No obstante, y como definición de que la alimentación ha de ser continua, la respuesta frecuencial deberá ser tan baja como sea posible. Aunque lo planteado no tiene porqué ser ningún problema, en sistemas implantables donde el canal de transmisión de energía es utilizado para enviar información con el propósito de programar el implante, puede tener

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

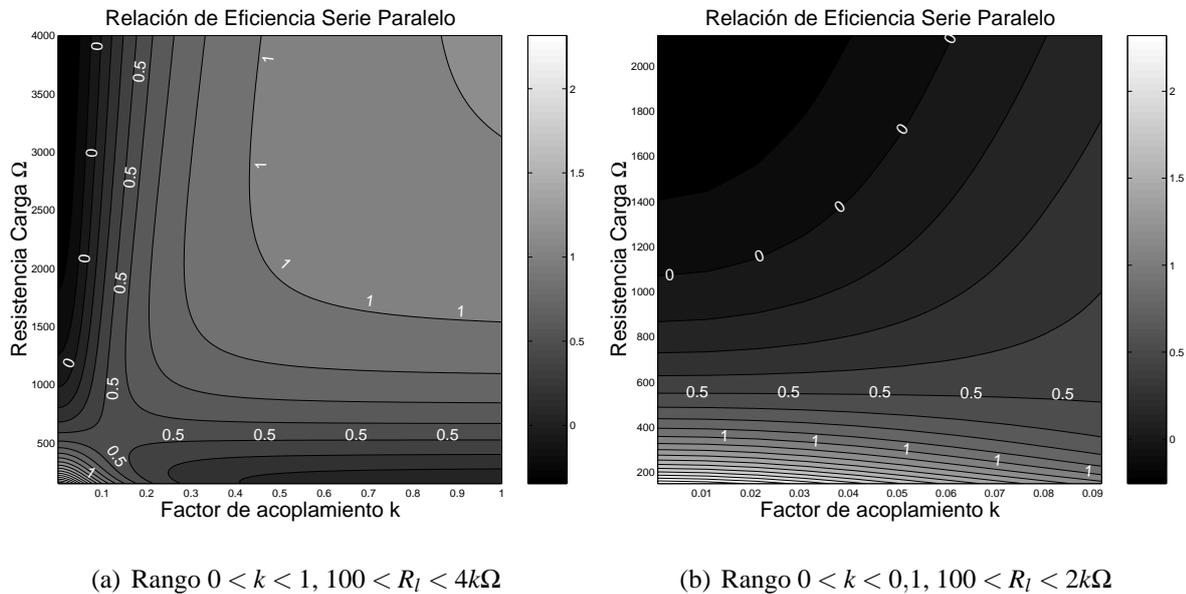


Figura 5.3: Relación de eficiencia entre configuración serie y paralelo $\ln \left[\frac{\eta_{Rs}}{\eta_{Rp}} \right]$ en función de la carga del receptor R_l y del factor de acoplamiento k

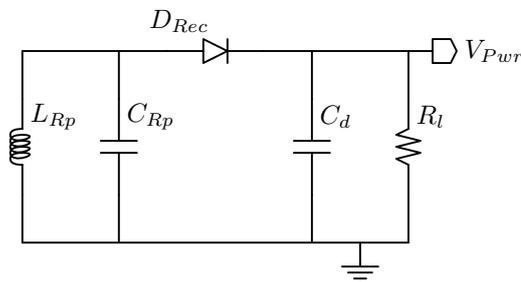


Figura 5.4: Esquemático de un receptor inductivo con rectificador, configuración del circuito resonante en paralelo

implicaciones directas en cuanto a la dificultad en la demodulación y la máxima velocidad de transmisión de información debido a las limitaciones de la señal recibida.

En la configuración paralela, la respuesta del sistema inductivo estará en función del rectificador con el filtro, afectando al índice de modulación que se ve disminuido, estando fijado por la frecuencia de corte $f_{bps} = \frac{1}{2\pi C_d R_l}$ donde la C_d es la capacidad de desacoplo. Por tanto, si se quiere poco rizado el bit rate se verá afectado puesto que se limita la velocidad de transferencia, normalmente la frecuencia de corte es mucho más baja que el bit rate deseado y la señal recibida se obtiene muy atenuada, de aquí la dificultad en la implementación del demodulador dado que se requiere la detección de señales muy pequeñas. Otro inconveniente de esta configuración, es que el rectificador al no ser lineal modifica la respuesta del circuito resonante y la corriente que pasa a la carga se entrega de forma pulsante cuando la tensión de la entrada es superior a la de

la salida.

Para verificar el comportamiento de la configuración paralela se ha realizado una simulación eléctrica obteniendo los resultados mostrados en la fig. 5.5. El sistema simulado corresponde a una telemetría inductiva con modulación OOK a 200kbps para la transmisión de datos y el receptor con una configuración paralela con rectificador de doble puente y una carga $R_l = 1\text{k}\Omega$. Se observa la tensión en la bobina transmisora con un buen índice de modulación (fig. 5.5(a)) y la tensión en la bobina receptora (fig. 5.5(b)) que se ve alterada. El resultado es una disminución del índice de modulación debido a la rectificación, filtrado y carga. También se puede observar el paso de la corriente a través de los diodos (fig. 5.5(c)) y como es pulsante debido a que sólo circula cuando la tensión inducida en la bobina es superior a la tensión de la capacidad de filtrado. Finalmente la fig. 5.5(d) muestra la tensión en la carga y el rizado obtenido. Este rizado no solamente muestra la corriente sino que además, al ser la carga una resistencia, también es proporcional a la tensión y determina la relación de la señal que tendrá el demodulador para trabajar.

Transmisor

La mayoría de transmisores diseñados se basan en la estructura de amplificador en Clase E por su alta eficiencia, $\eta_T = \frac{P_T}{P_C}$ (P_T Potencia transmitida, P_C potencia consumida) [3, 4]. Como la potencia transmitida está en función de la tensión de alimentación, es posible implementar una modulación OOK mediante la modificación del voltaje de referencia. En la fig. 5.6 se puede ver un esquemático del circuito utilizado tradicionalmente para la modulación OOK [5, 6, 7]. Se basa en modificar la tensión que ve el amplificador y por tanto del nivel de señal que se transmite. Este tipo de moduladores adolecen de que una modificación en la alimentación tiene un ancho de banda estrecho por disponer de constantes de tiempo grandes, también se reduce la eficiencia porque parte de la potencia se disipa en el modulador debido a que la corriente pasa por los dispositivos que producen la caída de tensión para la modulación (Q_{Mod}), siendo en éstos donde se disipa la potencia y por consiguiente reduciendo la eficiencia del transmisor. Para calcular la reducción de eficiencia del transmisor se supone que se encuentra en resonancia y por tanto equivale a una resistencia R_T ; si la probabilidad de transmitir “1” y “0” es del 50% y se identifica por los niveles de tensión V_{L1} , V_{L0} entonces la eficiencia vendrá dada por: $\eta_{mod} = \frac{P_{Tmod}}{P_{Cmod}}$ donde P_{Tmod} es la potencia transmitida con la modulación y (P_{Cmod}) la consumida por el amplificador-modulador.

$$\eta_{Tmod} = \frac{P_{Tmod}}{P_{Cmod}} = \frac{\frac{1}{2R_T} (V_{L1}^2 + V_{L0}^2)}{\frac{1}{2R_T} (V_{L1}^2 + V_{L0}V_{L1})} = \frac{1 + \left(\frac{V_{L0}}{V_{L1}}\right)^2}{1 + \left(\frac{V_{L0}}{V_{L1}}\right)} \quad (5.28)$$

Si se define el índice de modulación $i_{mod} = \frac{V_{L1}}{V_{L0}}$ y sin considerar el consumo del control que requiere, entonces la eficiencia del transmisor OOK es $\frac{1+i_{mod}^2}{1+i_{mod}} 100\%$ y la máxima reducción de

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

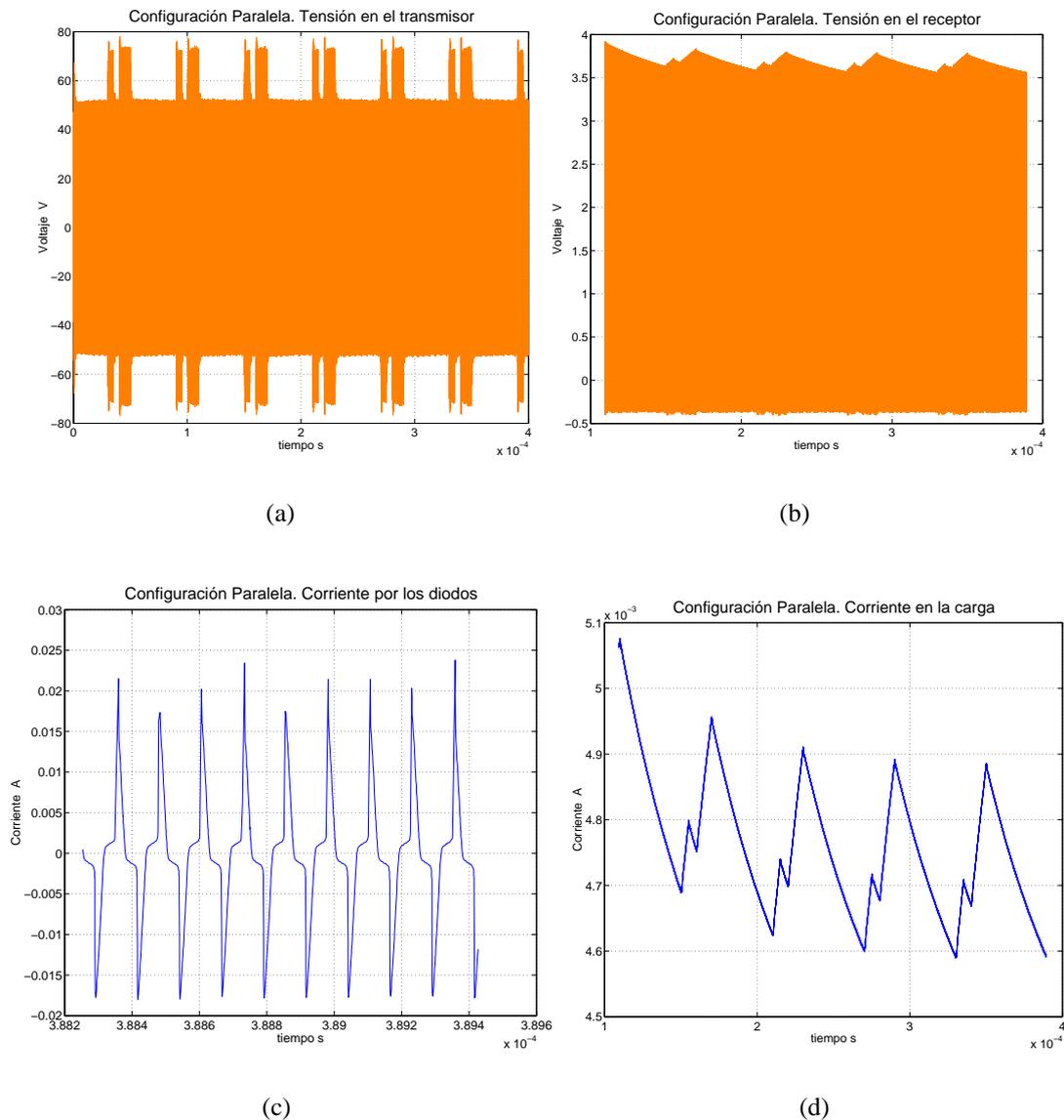


Figura 5.5: Respuesta en el tiempo de un sistema inductivo compuesto por un transmisor con modulación OOK , un receptor en configuración paralela y rectificador de doble puente de diodos. Se puede ver la tensión en bornes de la bobina transmisora (fig. 5.5(a)) y receptora (fig. 5.5(b)). También se observa la corriente que pasa por los diodos hacia la carga (fig. 5.5(c)) y la corriente consumida en la carga (fig. 5.5(d)).

eficiencia se produce cuando $i_{mod} = 41,42\%$ siendo del $17,15\%$. Aunque puede parecer poco, si el sistema se alimentara con baterías cualquier reducción en la eficiencia sería un punto crítico a tener en cuenta.

Otra consideración a realizar es el control de la potencia de transmisión [8]. Si se desea modificar la potencia que se transmite y optimizar el consumo del sistema global, entonces la

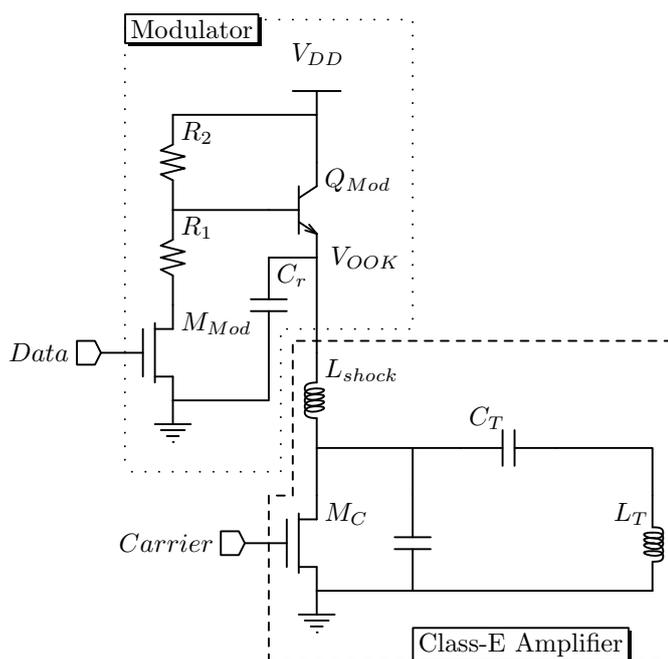


Figura 5.6: Esquemático simplificado de un transmisor inductivo con amplificador Clase-E y un modulador OOK convencional

topología tradicional, fig. 5.6, plantea el problema de que la modulación se hace modificando la potencia de la portadora, siendo muy difícil controlar la energía media transmitida o bien la modulación no sera lineal, lo que modificaría el índice de modulación y la respuesta del sistema completo. También se incluye una capacidad de filtrado (C_r) para mantener una buena repuesta del circuito modulador a altas frecuencias, pero por contra disminuye el bit rate al reducir el ancho de banda.

Conclusiones finales

Como resumen de lo expuesto en el cálculo teórico de los sistemas acoplados para telemetría inductiva, en la tabla 5.1 se presenta un resumen con las características de cada una de las topologías.

En conclusión, se tiene que tanto un sistema como otro puede ser bueno para un implante siempre y cuando esté bien definido su rango de funcionamiento. Sin embargo, la configuración paralela es más óptima para consumos bajos e inductancias pequeñas, mientras que la serie, es más óptima para consumos más elevados e inductancias más grandes.

En el caso de la sintonía es más simple y eficiente la configuración serie, puesto que no depende de ningún parámetro más que de la frecuencia y valor de la bobina, mientras que el sistema paralelo depende adicionalmente de la carga y del acoplamiento. Ésto hace que, si el rango de consumo está alrededor del limite entre la configuración serie o paralelo, la topología

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

Característica	Conf. Paralela	Conf. Serie
Sintonía	Difícil	Fácil
Dependencia de la sintonía con la carga	Alta	Cero
Rango útil carga	Bajo	Alto
Dependencia de la sintonía con el acoplamiento	Alta	Cero
Rango útil acoplamiento	Bajo	Bajo-Alto

Tabla 5.1: Tabla resumen características de los sistemas acoplados inductivos

más interesante sea la serie.

En cuanto a los sistema de rectificación y filtrado actuales se deduce que son poco eficientes y que dificultan la transmisión de información por el mismo canal, como puede ser en el caso de una modulación OOK. En ocasiones, se opta por sistemas de modulación más costosos con modulaciones FSK para obtener velocidades superiores [9, 10, 11, 12], aunque la relación frecuencia media, bit rate son muy similares y por tanto requieren anchos de banda muy superiores que reducen la eficiencia en la transmisión de energía. De allí que se consideren circuitos alternativos, que permitan obtener una mayor eficiencia en la recepción de energía y a la vez una buena recepción de datos con sistemas simples que puedan ser utilizados en implantes.

Respecto a los transmisores, si se opta por las opciones actuales, la eficiencia se reduce y la velocidad de transmisión es baja, además es difícil realizar un control de potencia puesto que la modulación se realiza en la señal, haciendo que un control simple modifique el índice de modulación o aumente la complejidad del transmisor. Así pues, una opción a considerar es el rediseño de los transmisores, con el fin de optimizar la transmisión de energía y permitir la transmisión de datos de la manera más simple para el transmisor y receptor.

5.2.2 Diseño e Implementación

Una vez analizadas las diferentes opciones y el estado del arte de las comunicaciones inalámbricas para la transmisión de energía e información, se propone un diseño el cual será testeado, para verificar su funcionamiento junto a la aplicación final. Partiendo de que la comunicación hacia el implante se realizará con un sistema inductivo y que se utilizará el mismo canal para la comunicación, hay que distinguir tres grandes bloques que son el transmisor con el modulador, el receptor con el rectificador y el demodulador. Para ello, se ha escogido la configuración del receptor, el tipo de transmisor y modulación. También se ha teniendo en cuenta, que el objetivo es obtener la mayor eficiencia en transmisión de energía y velocidad de transmisión de datos sin olvidar que todo el sistema ha de ser lo más simple posible.

Para el diseño del canal de comunicación E2I se han considerado los cálculos teóricos de la sección 5.2.1 y se ha escogido la configuración serie para la implementación del receptor. Las

razones son básicamente que es tan eficiente como el paralelo y mejora si el consumo aumenta. Además, si se tiene en cuenta una aplicación donde se requiera diferentes niveles de alimentación [13, 14], la opción de utilizar un convertor DC/DC Step-Up hace que la impedancia resultante sea menor y por tanto la configuración serie aumentaría su eficiencia respecto al mismo consumo sin el convertor, una aplicación de estas características podría ser un estimulador (sec. 3.4).

En relación al rectificador se ha propuesto una opción muy simple que permite obtener la energía en continua y aplicarla a la carga para una configuración serie, mejorando la respuesta de su homóloga en paralelo e incluso obteniendo mejores prestaciones en la recepción de la información, facilitando el diseño e implementación del demodulador e indirectamente la del transmisor.

En el transmisor se ha escogido una modulación del tipo On Off Keying (OOK) [15]. Este sistema de modulación es una modulación por amplitud en digital. Una característica de la modulación en amplitud es que tiene un frecuencia central (portadora), con dos bandas laterales con idénticas componentes frecuenciales de la información a transmitir. Entonces, si el filtro realizado con el sistema resonante transmisor y receptor se sintoniza a frecuencia de resonancia o portadora, la transmisión de la energía es óptima. A la vez, se obtiene parte de las bandas laterales en función del ancho de banda del sistema completo, que permite recuperar la información aunque el índice de modulación sea bajo. Las alternativas en modulación en frecuencia no se han utilizado porque implican tener una respuesta frecuencial más ancha o filtros más complejos para recibir las frecuencias resultantes de la modulación, implicando menor eficiencia en la energía y demoduladores más complejos.

5.2.2.1 Transmisor

La propuesta de diseño se basa en un transmisor de Clase-E con una modulación OOK. Se propone un método de modulación, en el que la idea básica, es la modificación de la energía transmitida por Modulación del Circuito Resonante de salida (OOK-RCM). La energía transmitida está en función de la relación entre la frecuencia portadora y la respuesta del circuito resonante de salida, implementado por una LC . Si se altera el circuito resonante, para una frecuencia fija, entonces se modifica la energía o nivel de señal transmitida. En el sistema propuesto se pretende no modificar el amplificador Clase-E y en su lugar se altera la respuesta del circuito de salida. En la fig. 5.7 se muestra gráficamente el funcionamiento; por ejemplo, se tiene el circuito LC sintonizado a la frecuencia de la portadora para transmitir el "1", con lo que se transmitiría un máximo de señal y para el "0" se modificaría la frecuencia de resonancia al modificar la C , lo que resultaría de un nivel más bajo si se mantiene inalterada la frecuencia de la portadora.

El circuito propuesto para la implementación de este amplificador con el modulador por circuito resonante se muestra esquemáticamente en la fig. 5.8. El amplificador de clase-E está compuesto por el transistor activo, la inductancia de choque de la alimentación y el sistema resonante de salida LC . La señal de la portadora (*Carrier*) se aplica al transistor MOSFET

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

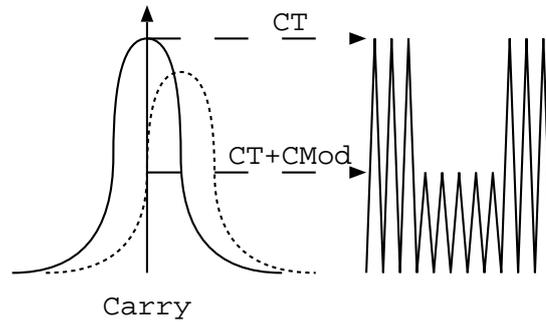


Figura 5.7: Gráfica representativa del funcionamiento del modulador OOK-RCM. Se muestra la portadora como respuesta al filtro $L_T C_T$ obteniendo el nivel "1", mientras que al modificar la capacidad de sintonía (C_T, C_{Mod}) la respuesta es inferior obteniendo el nivel "0".

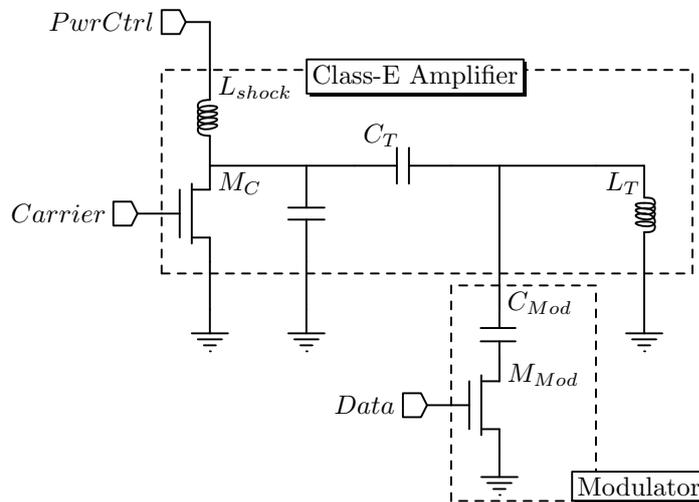


Figura 5.8: Esquemático del transmisor OOK inductivo propuesto, se basa en un amplificador Clase-E y un modulador por sistema resonante

(M_C), que es el elemento activo. El elemento transmisor es la inductancia L_T que implementa un circuito resonante con la C_T . Para transmitir un nivel alto "1", el circuito resonante $C_T L_T$ tiene su frecuencia de resonancia sintonizada a la de la portadora, resultando la transmisión un máximo de transmisión de energía y el nivel más elevado. Por otra parte, si se desea transmitir un nivel bajo "0", se modifica la respuesta del sistema $L_T C_T$ de salida al incluir la C_{Mod} para la misma portadora, lo que conlleva la transmisión de un nivel inferior. El modulador se basa en un interruptor construido a partir del MOSFET (M_{Mod}) que introduce o desactiva la capacidad C_{Mod} de manera que se modifica la respuesta del circuito LC al obtener una capacidad resultante de $C_T + C_{Mod}$. La tensión que se genera en el amplificador también se ve afectada como resultado del Thevenin de C_T, C_{Mod} obteniéndose un doble efecto de reducción del nivel, por disminuir la señal aplicada y por modificar la respuesta del sistema transmisor. No obstante, puesto que las capacidades son muy pequeñas, porque la frecuencia de la portadora es bastante elevada, el efecto predominante es la respuesta frecuencial del sistema transmisor.

Este sistema se caracteriza por optimizar la potencia de transmisión y por permitir una modulación OOK. Para mantener la eficiencia en la transmisión de energía el elemento activo o transistor sólo está activado cuando la tensión es baja de manera que no disipa potencia. Con la misma idea funciona el interruptor de la modulación, cuando está desactivado no circula corriente mientras que si está activado la caída de potencial tiende a 0 por tanto, los transistores tienen muy pocas pérdidas. Como la modulación de los dos niveles se realiza mediante la inserción de una capacidad, resulta que no puede consumir y el transmisor da una eficiencia teórica (Potencia transmitida/Potencia consumida) del 100%, si los transistores utilizados no tuvieran pérdidas. Aunque también se modifica la fase, esto no es importante porque no contiene información y no altera la respuesta del sistema.

Puesto que la modulación se realiza a través de la capacidad que tiene el sistema inductivo de enviar energía, es posible regular la potencia de transmisión a través del nivel de la alimentación del amplificador. Una de las ventajas es que una modificación en la potencia no cambia la respuesta del modulador porque depende de la respuesta frecuencial y ésta se mantiene independiente, permitiendo mantener la calidad en el índice de modulación y el bit rate elevado. El control de la potencia se puede implementar a través del terminal (*PwrCtrl*) aplicando una tensión en función de la potencia deseada. Ello permitiría que se realizase un control si la alimentación procede de un regulador DC/DC Step-Up con una realimentación a partir de la energía recibida en el receptor, con lo que se podría optimizar el consumo del sistema adaptándose a las necesidades del momento.

También se puede observar que la implementación de este sistema es mucho más simple que la propuesta en la bibliografía [5] (fig. 5.6), en la que se requieren más dispositivos y controles de modulación más complejos. La única consideración a realizar, al igual que en el diseño tradicional, es que la tensión que puede aparecer debido a la corriente inducida en la bobina es elevada y podría dañar a los transistores, por lo que hay que vigilar la tensión máxima que soportan los dispositivos seleccionados.

Otra de las ventajas del sistema es que las constantes de tiempo dependen del circuito *LC* y son proporcionales a la frecuencia de la portadora, con lo que la velocidad de transmisión se puede aumentar.

Con todo ello, se obtiene una optimización en la transmisión de energía hacia el implante y un bit rate relativamente elevado para la portadora, sin disminuir las prestaciones de eficiencia.

5.2.2.2 Receptor

Para la realización del receptor hay que tener en cuenta que no sólo hay que obtener la energía sino que hay que recibir la información, porque ambas se envían a través del mismo canal. Por consiguiente, en primer lugar se hablará del circuito de recepción de energía, que incluye el sistema resonante que capta el campo magnético transmitido por la unidad externa; del rectificador para obtener la continua de la señal y de la regulación, que proporcionará la tensión de trabajo del implante. Por otro lado, no hay que olvidar el propio sistema de demodulación, que

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

obtendrá de la señal recibida el reloj de la portadora y la información de la señal transmitida modulada en amplitud.

La propuesta que se hace para la implementación del receptor de telemetría para el implante se basa en la configuración serie. Se escoge esta opción porque la sintonía es mucho más simple y no depende de la carga, pudiendo sintonizar el implante y asegurar que el sistema siempre estará sintonizado. Otra ventaja, tal y como se demuestra en la sección 5.2.1, es que se optimiza la recepción de energía cuando la carga es elevada, momento en que se requiere mayor eficiencia, mientras que en el caso de no requerir potencia la eficiencia disminuye, pero en este caso tampoco será tan necesaria. Llegado a este punto el problema de la topología serie está en la rectificación, la corriente que proviene de la bobina receptora circula en ambos sentidos y a la vez por la carga puesto que se encuentra en serie con la misma, no obstante, la corriente útil para la carga ha de ser continua.

El sistema rectificador propuesto pretende utilizar dos diodos que harán circular la corriente por dos capacidades de desacoplo muy superiores a la de sintonía, de forma que no modifican la frecuencia de resonancia. La fig. 5.9 muestra esquemáticamente el circuito. La idea básica parte de que dos capacidades en serie en la que se tiene que C_{R_s} es mucho menor que C_d , su valor es aproximadamente C_{R_s} , con lo que se tiene que la sintonía no se modifica. Si a C_d se le introduce un diodo, está sólo se cargará en un semiperiodo, pero si se introducen dos capacidades C_d con dos diodos que hagan circular la corriente en ambos sentidos tal y como se muestra en el esquema propuesto, el resultado es equivalente a tener una capacidad de desacoplo en serie al circuito de recepción, con la diferencia de que, entre los extremos de las capacidades, la energía recibida se encuentra en continua y la carga R_l se puede disponer en paralelo a las capacidades. La ventaja de esta topología es que la señal recibida por la bobina se ve mínimamente alterada por la rectificación, capacidades de desacoplo y carga, por lo que la demodulación es más fácil de realizar, ya que se mantiene el índice de modulación, mientras que el circuito mantiene la calidad en la recepción de la energía. La alternativa de utilizar un puente de diodos para la rectificación no es buena idea puesto que hay dos diodos en serie y si se tiene que la caída de tensión puede ser de $0,6V * 2$ y la alimentación es de $5V$, entonces hay una pérdida de potencia de 19% o 10% si se trata de diodos schottky, en comparación a la topología propuesta que sería de 10% o 5,6%.

En la fig. 5.10 se muestra una simulación eléctrica de un sistema de telemetría inductivo utilizando una configuración serie en el receptor, con la misma carga, mismo transmisor e iguales características de acoplamiento que el realizado para la configuración paralela (fig.5.5). Se puede ver la señal en la bobina transmisora (fig. 5.10(a)) y como el índice de modulación de la señal en el receptor (fig. 5.10(b)) es mucho más elevado que el obtenido en la configuración paralela 5.5(b), ello implica que la demodulación será mucho más sencilla. También se ve la corriente en el receptor (fig. 5.10(c)) y la continuidad en el punto de transición de "0" a "1". Se observa como la corriente pasa de manera continua y durante mucho más tiempo; esta carga se integra en la capacidad de filtrado de la continua lo que mejora sustancialmente la rectificación (fig. 5.10(d)). Otra característica del circuito propuesto con la rectificación, es que para cada semiciclo sólo conduce un diodo en comparación al de doble puente que conducen 2, por tanto, las pérdidas en los diodos se reduce a la mitad.

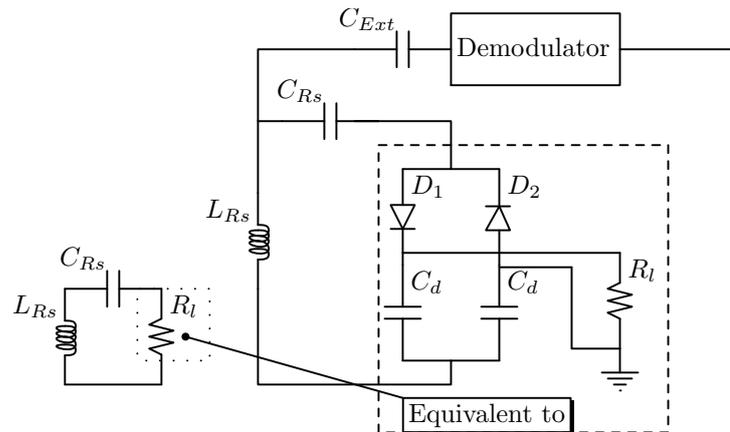


Figura 5.9: Esquemático del receptor inductivo serie con rectificador, en el se muestra la estructura serie y el equivalente para obtenerla con un rectificador y con ello la tensión continua útil para la carga

Se puede concluir que adicionalmente a las características expuestas en la tabla 5.1 la configuración serie es más eficiente para la rectificación y filtrado. En la modulación también se observa que la configuración serie es más eficiente ya que altera mínimamente la señal recibida facilitando de esta manera la implementación del demodulador.

Otra ventaja es que la corriente circula más tiempo por los diodos puesto que se ve forzada por la inductancia al querer mantener la corriente, resultando una rectificación mejor en la configuración serie que en la paralela, que solo pasará corriente del circuito resonante a la carga cuando la tensión de entrada sea superior a la de la carga, siendo éste un tiempo inferior y de manera pulsante.

5.2.2.3 Demodulador

El demodulador es el encargado de obtener la portadora y la información transmitida. La portadora se utilizará como reloj del sistema digital y de esta manera optimizar su diseño al reducir área por no requerir un cristal y potencia por eliminar el oscilador que en caso contrario sería necesario. Para extraer el reloj de la portadora se dispone de un comparador que tiene un rango elevado para poder permitir el uso de frecuencias entre $1MHz$ y $20MHz$, que son las habituales para sistemas implantables. Para los datos, las frecuencias de trabajo estarán en función de la velocidad de transmisión, que se define por el funcionamiento del protocolo de comunicación, el tipo de codificación de los bits y por las necesidades del implante.

La configuración serie permite una recepción de la señal sin alterar substancialmente el índice de modulación y el nivel, es por ello que no se puede utilizar directamente la señal obtenida ya que normalmente será de valor mucho más elevado que la que puede soportar un circuito CMOS. En la fig. 5.11 se muestra esquemáticamente el circuito propuesto y diseñado. Se dispone de un divisor de tensión realizado con las capacidades C_{Ext} (Externa), C_{Int} (Interna al CI).

5.2. CANAL UNIDAD EXTERNA HACIA EL IMPLANTE (E2I)

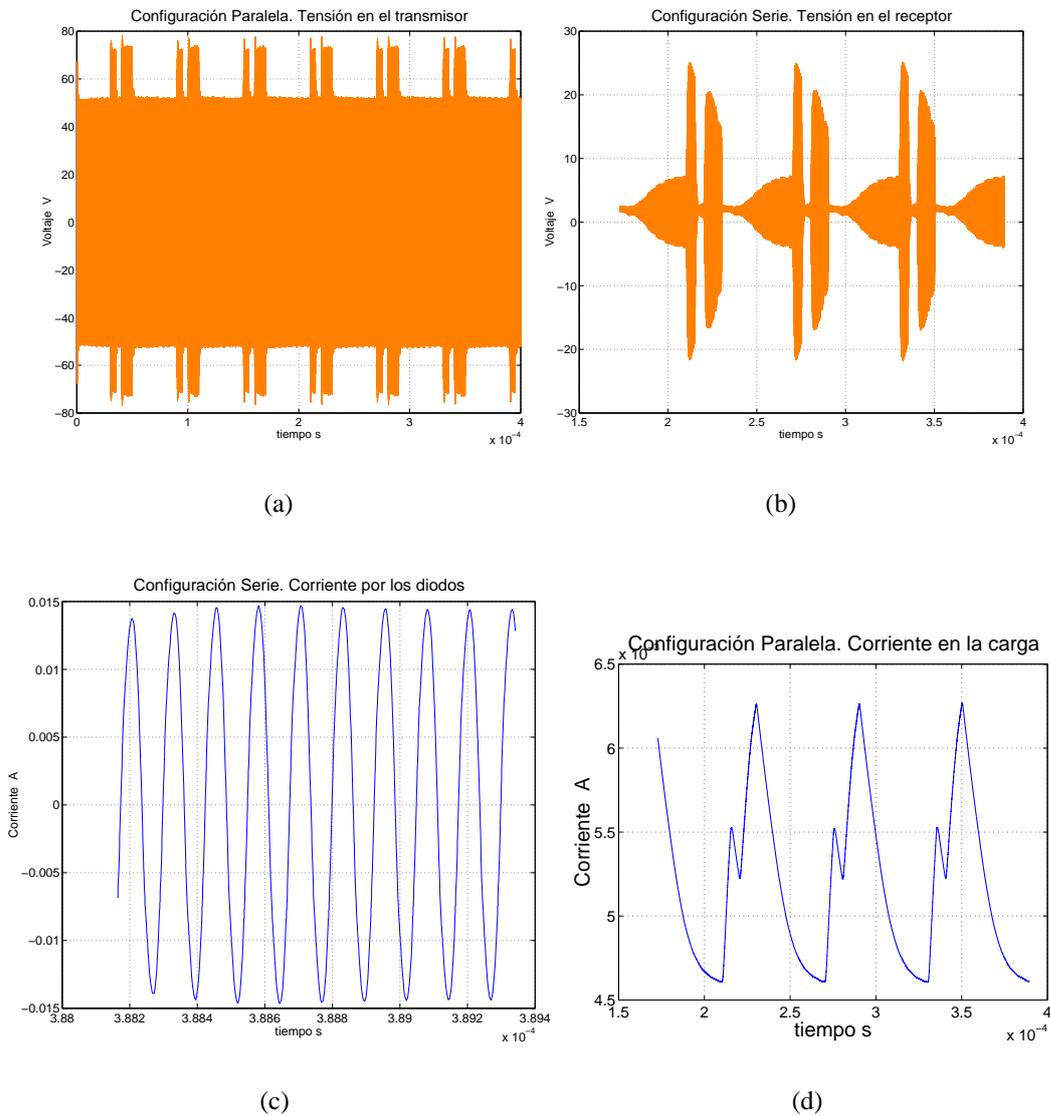


Figura 5.10: Respuesta en el tiempo obtenida por simulación eléctrica, de un sistema inductivo compuesto por un transmisor con modulación OOK, un receptor en configuración serie y rectificador (fig. 5.9). Se puede ver la tensión en bornes de la bobina transmisora (fig. 5.10(a)) y receptora (fig. 5.10(b)). También se observa la corriente que pasa por la bobina y al estar en serie con los diodos la que pasa por los mismos (fig. 5.10(c)) y la corriente consumida en la carga (fig. 5.10(d)).

Para obtener la portadora se dispone de un par de transistores MOS en serie ($M_{1,2}$) con la entrada y el divisor de tensión capacitivo. Los transistores funcionan como diodos en ambos sentidos y la idea básica es la de aprovechar la curva característica cuadrática $V - I$ para obtener una doble función. En primer lugar, se pretende obtener una tensión relativamente mayor que la proporcionada por una resistencia para corrientes pequeñas, facilitando la detección de la portadora para señales pequeñas. En segundo lugar, limita la entrada protegiendo los circuitos para señales mayores. Esta señal se pasa por un comparador sin histéresis, diseñado para

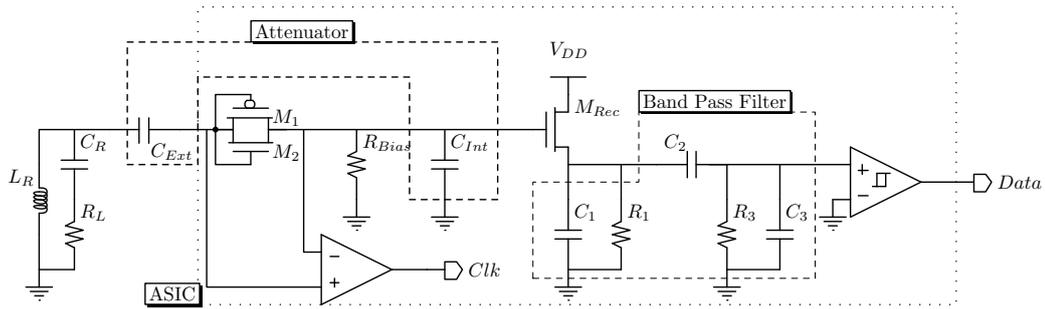


Figura 5.11: Esquemático del demodulador OOK, el circuito receptor con la carga está en una configuración serie y el demodulador acoplado por una capacidad C_{Ext}

funcionar hasta $20MHz$.

Para la detección de la información se ha dispuesto de un rectificador implementado con un MOSFET (M_{Rec}) que utiliza una resistencia para la polarización (R_{Bias}) de valor elevado para no afectar al divisor de tensión realizado con las capacidades (C_{Ext} , C_{Int}). El transistor, también disminuye la impedancia de salida, facilitando el diseño de las siguientes etapas y disminuyendo el efecto de la carga sobre la señal recibida. Junto al rectificador, se tiene un filtro paso bajo implementado con la capacidad (C_1) que determina con R_1 la frecuencia de corte superior en $f_h = \frac{1}{2\pi C_1 R_1}$; con éste y junto a un filtro paso alto implementado con C_2 , C_3 , R_3 se obtiene un filtro paso banda. El paso alto se utiliza para eliminar cualquier offset residual en la señal obtenida que pudiera disminuir la eficiencia del demodulador. Las frecuencias de corte superior e inferior se definen en función de la velocidad de la comunicación y del tipo de datos, habiendo definido la mínima frecuencia de los datos como $\frac{1}{8}$ de la velocidad máxima de transmisión. Para obtener los datos se utiliza un comparador con histéresis, que evitará que el rizado resultante de la detección pueda introducir errores en la demodulación.

5.3 Canal implante hacia la unidad externa (I2E)

El canal de comunicación desde el implante hacia el exterior es utilizado para proporcionar información del estado en que se encuentra el implante, como retorno para el control del protocolo de comunicación y/o para transmitir la información procedente del registro de señales nerviosas o de sensores ubicados en el interior del paciente.

Actualmente, los sistemas de telemetría del implante hacia la unidad externa, suelen intentar utilizar la misma bobina receptora del implante para transmitir la información hacia el exterior y utilizan una modulación por carga o Load Shift Keying (LSK), no obstante, este tipo de comunicación adolece de un bit rate muy bajo alrededor de $10kbps$. Aunque puede considerarse una alternativa que pretende optimizar el área del sistema implantable, en muchas ocasiones no es funcional por el bajo bit rate. Además hay que considerar los efectos que tiene sobre la eficiencia en la potencia, a simple vista parece que no consume, no obstante este tipo de

5.3. CANAL IMPLANTE HACIA LA UNIDAD EXTERNA (I2E)

modulación funciona por el hecho de modificar el consumo en el implante y si se considera éste como el consumo del sistema de telemetría de retorno, la eficiencia es muy baja, puesto que para que el sistema externo detecte una variación en la potencia y pueda diferenciarla del consumo normal, ésta deberá ser superior a la media de la potencia total del implante. Por tanto en la propuesta del transmisor hay que considerar el consumo y éste estará limitado por la energía recibida en el implante del enlace E2I.

La propuesta que se hace para la implementación del canal I2E, se basa en estructuras muy simples que utilizan muy poca potencia de transmisión $< 10mW$, mientras que el bit rate se situará por encima de $500kbps$, ya que el sistema externo podrá ser relativamente complejo como consecuencia de las limitaciones de la transmisión de la señal. El sistema propuesto de canal de I2E o de retorno se basa en la utilización de una segunda bobina. Aunque es un inconveniente, éste se puede minimizar si hay alguna manera de alinear las bobinas de la telemetría y se considerará una opción válida si de esta manera se obtiene una velocidad de transmisión y consumo razonablemente justificado por los requerimientos del sistema.

Sistema inductivo

Esta opción se basa en la utilización de una bobina como transmisor en el implante y otra receptora en la unidad externa. La portadora utilizada deberá ser inferior que la del canal E2I para evitar las interferencias por armónicos, que podrían ser demasiado grandes debido a que el canal E2I transmite mucha más potencia y está muy cerca de la bobina receptora externa. Como portadora se utilizará una frecuencia submúltiplo del reloj o portadora del canal E2I, de esta manera la generación es tan simple como un divisor digital.

Para la implementación del transmisor y la del receptor, hay dos aspectos a considerar: 1- El retardo de grupo. 2- Las interferencias del canal E2I.

El retardo de grupo debe ser lo más constante posible dentro de la banda, es por ello que el transmisor ha de ser de orden 1, puesto que de lo contrario, la resonancia del sistema de transmisión reduciría el ancho de banda. Por otro lado, el receptor ha de tener diferentes etapas amplificadoras filtradas, que permitan obtener una señal suficientemente elevada para su posterior detección. Los filtros del receptor al igual que el transmisor han de tener el retardo de grupo lo más constante posible pero a la vez ha de eliminar, las interferencias del canal E2I. Al igual que en el caso del canal E2I, se utiliza el mismo tipo de modulación, por tanto el ancho de banda va desde $\frac{1}{8}$ de la velocidad hasta la velocidad de transmisión.

Con tal propósito se ha diseñado un receptor que se puede ver en la fig. 5.12. Está compuesto por un filtro de 3^o orden pasivo, seguido de dos etapas amplificadoras con filtros paso banda de 2^o orden. Estas etapas amplificadoras A_1 , A_2 , A_3 tienen el propósito de aumentar la señal que puede ser de unos mV hasta el rango de los V necesarios para la detección sin problemas. Los amplificadores implementan filtros paso banda que permiten reducir las interferencias fuera de la banda y sobre todo las procedentes del canal E2I.

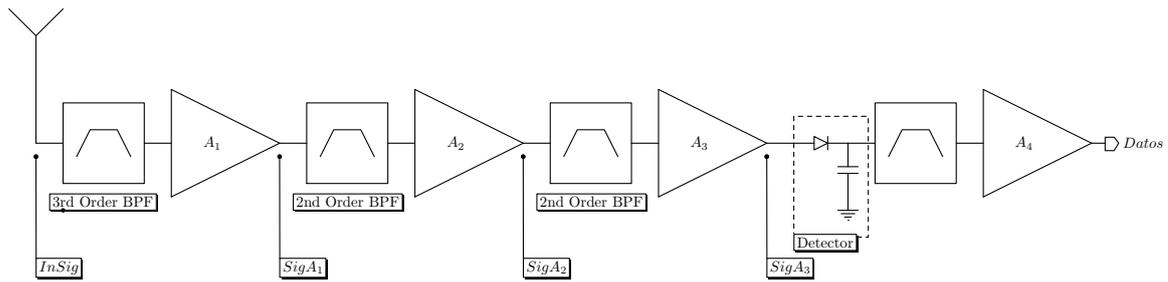


Figura 5.12: Esquemático del receptor inductivo canal I2E, compuesto por tres etapas con filtro paso banda, un detector de envolvente y detector de señal con un filtro adaptado al ancho de banda de la señal

A continuación de los amplificadores se dispone de un seguidor y un detector ambos realizados con transistores bipolares, el buffer se realiza con un seguidor para disminuir la impedancia del amplificador mientras que el detector permite la rectificación y reduce la impedancia de salida. Finalmente se dispone de un filtro paso banda, en función del ancho de banda que requiere la información. Al final de la etapa se dispone de un comparador con histéresis que permite la obtención de la señal digital que se pasará directamente al control de la telemetría.

5.4 Protocolo

En las especificaciones del protocolo (sec. 2.5.3) se han definido las tareas que se deben llevar a cabo y las restricciones que se le han impuesto. En ésta sección se pretende ver el diseño e implementación de dicho protocolo junto a las consideraciones hechas.

Para la implementación del protocolo y tras definir los requerimientos, se ha dispuesto que el protocolo esté basado en paquetes. Un paquete se define como la unidad básica de comunicación que utiliza el protocolo para su implementación. Cada paquete incluirá como máximo una trama; la trama es la unidad básica de comunicación de la aplicación (Estimulador, registro, etc). Adicionalmente el paquete incluirá lo necesario para realizar toda la comunicación.

Para la definición de los paquetes estándar de comunicación, se ha simplificado al máximo la información que se incluye para el control, utilizando la propia trama como la base del paquete. En la tabla 5.2 se puede ver la trama utilizada por las aplicaciones implantables propuestas y el paquete empleado por el protocolo para implementar la comunicación bidireccional.

Se puede observar que el paquete es la misma trama, pero se incluye un campo adicional para la detección de errores. El sistema de detección de errores escogido, es el Código Redundante Cíclico (CRC-8bits). Se ha escogido este método porque aunque no permite la corrección de errores, si permite una alta detección de errores, cerca del 99,99 %, y su implementación en hardware es muy simple [16].

En el caso de una tasa de comunicación elevada, útil en el caso de registro de señales, se pro-

5.4. PROTOCOLO

Dato\Bits	0xF	0xE-0xC	0xB-0X9	0x8-0x0	nData*0xF-0x0	0x7-0x0
CyberStimRec	Función	IC Número	Trama tamaño	Dirección Interna	Dato	-
CyberTelemetry	Función	IC Número	Trama tamaño	Dirección Interna	Dato	8Bits CRC
Función	Lectura(1), Escritura (0)					
IC Número	Número de identificación de ASIC					
Tamaño Trama	Tamaño de los datos de la trama, 0 a 6 o 7 para 15 palabras					
Dirección Interna	Define la dirección interna en el circuito					
Datos	Son los datos de la Trama. Tamaño=(Tamaño Trama)*(16bits)					
8Bits CRC	Es un CRC de 8 bits del paquete transmitido					

Tabla 5.2: Formato de la trama utilizada en el control del sistema interno y el paquete utilizado para la telemetría

pone una ligera modificación que permita una ráfaga de datos. Este tipo de paquete, de ráfaga, se basa en eliminar la redundancia de la cabecera, que sería constante para todos los paquetes que se transmitieran con datos de registro. Éste básicamente consistiría en una cabecera seguida de los datos con CRC, y a continuación se transmitirían todos los demás paquetes de datos con CRC sin la cabecera, esto permitiría optimizar el ancho de banda del canal y poder detectar fallos en caso de que se produjeran. También, hay que considerar el caso de que los dos sistemas no posean la misma velocidad o que tengan pequeños desincronismos. Para solventar este problema el canal ha de poseer una velocidad de transmisión ligeramente superior a la mínima, con ello el canal siempre estará dispuesto para la transmisión de toda la información. Por otro lado, si la velocidad es superior, en algunos momentos se deberá transmitir algo de información para rellenar los huecos que pudieran haber, en tal caso se define que el valor 0 no está dentro del rango de la transmisión y éste será eliminado del flujo en el receptor. A pesar de que puede parecer un inconveniente, al final no lo resulta porque el circuito de registro utiliza el mismo método para determinar cuando están vacías las FIFOs de transmisión, eliminando de esta manera un control adicional para el caso de no tener datos disponibles. Éste método, junto a unas FIFOs de transmisión y recepción, permiten una gran tasa de transmisión de información segura y sin ningún tipo de preprocesado complejo, como pudiera ser una compresión de datos.

La eficiencia del protocolo estará definida por el tipo de información que se envía (trama) y la forma en que debe enviarse (paquete). Si se observa la trama puede variar en tamaño desde, el más pequeño, que solo incluye una cabecera (1 word), hasta el que tiene el tamaño mayor (16 palabras). Teniendo en cuenta esto y que se debe incluir el CRC de 8 bits, tal y como se han definido los paquetes, el resultado es que la eficiencia del protocolo variara entre 66,6% al 96,9% en función de si se envía la trama más pequeño o la mayor. Se puede observar que la eficiencia en cuanto a sobrecarga del protocolo, es bastante alta es decir que es eficiente en

cuanto a la transmisión de datos.

Para la implementación del control del protocolo, hay que considerar las tareas que tiene que realizar, sincronismo, detección de errores, petición de retransmisión, comunicación bidireccional; con esta finalidad se han definido unos paquetes de control. Éstos están basados en el formato de los paquetes que contienen información, en realidad se utilizan los propios paquetes del circuito de telemetría que se definirá como $ICNumber = 7$. Para poder utilizar estas tramas como de control y distinguirlos de los que llevan información al circuito de telemetría, se ha dispuesto que el circuito de telemetría no utilice las direcciones que se utilizan como tramas de control. Con ello se obtiene una optimización del protocolo y en la implementación del control.

En la tabla 5.3 se muestran estos paquetes y su codificación. Como se puede observar tienen la misma cantidad de “0” que de “1” lo que equivale a decir que su energía media es $\sqrt{0,5}$ la que tendría si se enviara solamente el nivel “1”. Estos paquetes de control a la vez que son utilizados para realizar el sincronismo del receptor y transmisor, serán los utilizados en la implementación del protocolo, dándole las funciones de reconocimiento de paquetes recibidos con error, sin error, sistema sincronizado o no sincronizado, etc. Todos estos paquetes sirven para sincronizar el transmisor con el receptor y al ser fijos, su detección se realiza por correlación de los datos recibidos con el propio paquete, por tanto y como solo se puede aceptar un paquete de sincronismos si éste es similar, el CRC no es necesario y se elimina para optimizar tanto el ancho de banda como para simplificar el circuito necesario para la detección, siendo el mismo que detecta la cabecera y tiene un tamaño de 1 palabra.

Todos los paquetes de control tiene dos funciones, 1- la de identificación de cada paquete y 2- la de sincronización. Cualquiera de estos paquetes sirve para sincronizar el sistema y por tanto a todos ellos se les da el nombre de paquete de sincronismo. Los paquetes de control o sincronismo están formados por una cabecera común a todos ellos *SyncHead*, seguido de la parte baja que identificará cada una de las acciones del control. Éstos son:

- *Synchro*: Se envía si el control del protocolo se encuentra sincronizado. En tal caso, se conoce el inicio de cualquier paquete.
- *SyncNS*: Paquete que se utiliza para indicar que el protocolo no se encuentra sincronizado y por tanto no está listo para recibir datos, puesto que sería incapaz de discernir entre el principio de un paquete y cualquier otro dato.
- *SyncOK*: Paquete utilizado por el protocolo para indicar que se ha recibido un paquete, que éste está libre de errores y que será procesado. También indica la disponibilidad para que se envíe otro paquete de datos.
- *SyncEr*: Se utiliza para indicar que se ha producido un error en la recepción del paquete, que éste tiene que ser descartado y hay que reintentar la comunicación. Nótese que si se produce un error la comunicación por defecto se encuentra desincronizada por no conocerse con certeza el punto de inicio de un nuevo paquete. Es por eso, que el sistema

5.4. PROTOCOLO

Trama	Codificación	Función	Descripción
<i>SyncHead</i>	11110001	Cabecera	cabecera de los paquetes de sincronismo; es común a todos ellos y son los bits 15 al 8.
<i>SyncEr</i>	01110000	Error	Se recibe si el paquete contiene errores
<i>SyncNS</i>	00101010	No sincronismo	El sistema transmisor no tiene su receptor sincronizado, por tanto no está disponible para recibir información.
<i>Syncro</i>	01010100	Sincronizado	El sistema está sincronizado y por tanto listo para recibir datos.
<i>SyncOK</i>	00001110	Sin Error	Identifica que ha recibido un paquete de datos correctos.

Tabla 5.3: Paquetes de sincronismo y de control, utilizados en el protocolo de comunicación

recibe un *SyncEr*, pero siempre se transmitirá un *SyncNS* para indicar un error de comunicación. Con esto se fuerza a que detrás de un error, lo primero que se haga es una resincronización.

La definición de este protocolo cumple con la finalidad de optimizar los canales de comunicación en función de los datos que se transmiten y con las tareas de sincronismo y detección de errores. Aunque éste puede parecer un protocolo cerrado a una aplicación muy concreta, el gran número de posibilidades que se le dan a la hora de identificación y al formato de las tramas, permite que el mismo pueda ser adaptado a un gran número de aplicaciones, en las que en el futuro se podrá diseñar a partir de esta base, facilitando los nuevos diseños por tener un conjunto de aplicaciones y utilidades que implementan el protocolo.

5.4.1 Implementación

Las dos unidades externa (ETU), interna (ITU), funcionan con el mismo protocolo de comunicación y las únicas diferencias están en la interficie con la aplicación y con la capa física que se implementarán según el tipo de comunicación (inductiva) y modulación (OOK, FSK). Como el protocolo es el mismo y permite una comunicación bidireccional, la implementación

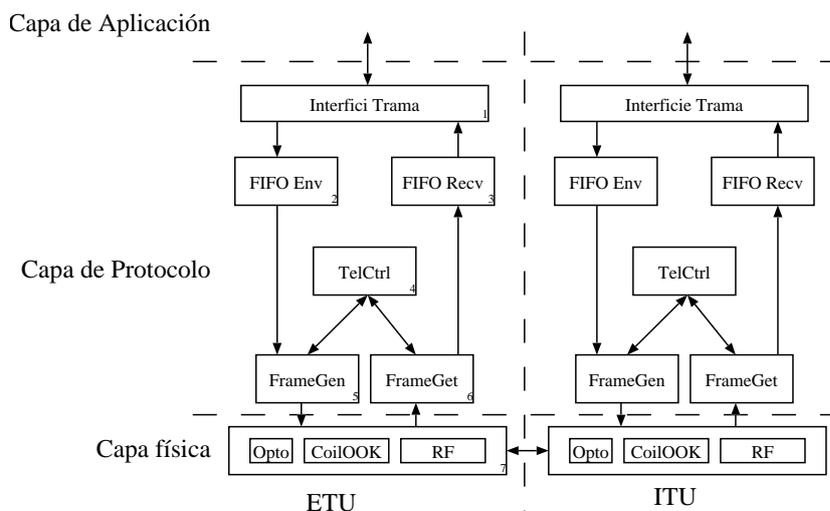


Figura 5.13: Esquema simplificado de los bloques que componen el control del protocolo.

del protocolo puede ser común para ambas unidades.

En la fig. 5.13 se muestra un esquema simplificado del conjunto de los bloques que componen la capa de protocolo. Se puede observar una simetría de la estructura entre la unidad externa e interna, no obstante la interfase con la aplicación y el control de los transmisores y/o receptores son independientes y diferentes para cada uno de los casos y el tipo de comunicación, optoacoplada, bobinas, etc.

El protocolo digital se basa en 5 bloques totalmente diferenciados que interconectados implementan la comunicación:

1. **FifoSend** FIFO para la transmisión de datos. Ésta FIFO tiene dos funciones, 1- Es un buffer intermedio que permite el almacenamiento de los datos hasta el momento de la transmisión. 2- Ha de permitir la retransmisión de una misma trama en el caso de que ésta se haya transmitido con errores.
2. **FifoRecv** FIFO de recepción. Ésta almacena los datos recibidos temporalmente a la espera que sean procesados por la interfase. También ha de evitar que se procesen hasta que éstos sean verificados y asegurar que no contienen errores.
3. **FrameGen** Es el encargado de convertir la trama de datos en paquetes. El mismo genera los paquetes de sincronismo, *SyncNS*, *SyncOK*, etc.
4. **FrameGet** Tiene la función de recibir el paquete y de escribirlo en la FIFO de recepción de tramas recibidas, también determina si el paquete tiene errores. Otra tarea es la identificación de los paquetes de sincronismo que se emplean para el control de protocolo.
5. **TelCtrl** Este bloque es el encargado del control de los demás bloques y de la implementación del protocolo de comunicación. En función del estado de la *FifoSend* controla

5.4. PROTOCOLO

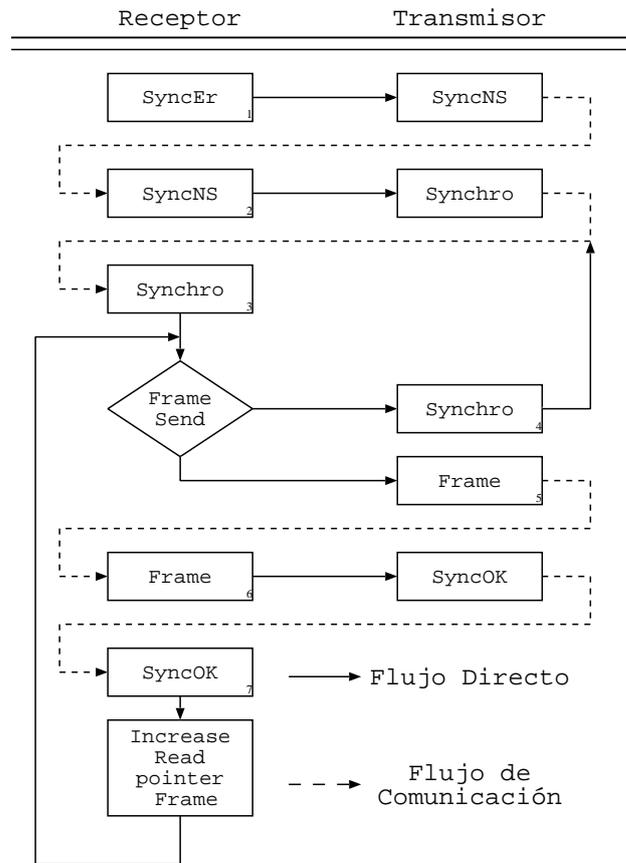


Figura 5.14: Flujo de la máquina de estados que controla la comunicación y implementa el protocolo

a *FrameGen* para la transmisión y en función de lo recibido por *FrameGet*, determina cuando se debe enviar el mismo paquete, debido a un error, el siguiente o uno de control. En esencia es el control de todo el protocolo de comunicación.

El control de todo el protocolo está realizado en el bloque *TelCtrl*. En la fig. 5.14 se muestra el flujo de la máquina de estados y su funcionamiento. La optimización de este bloque se puede basar en la implementación de la máquina de estados que controla el protocolo en un sistema lógico en función del estado de los diferentes bloques como son las FIFO's, generador de paquetes (*FameGen*), etc y del paquete recibido, eliminando la necesidad de realizar la implementación de los estados de la máquina.

Una característica de las FIFO's es que deben implementarse con un doble puntero de lectura y escritura, que permita releer una trama en el caso de que se haya transmitido erróneamente o bien eliminar la última trama escrita si también se recibe con error.

5.4.2 Flujo del control del protocolo

El flujo de la máquina de estados que controla el protocolo de comunicación sigue los siguientes pasos:

1. El estado inicial en el que se encuentra la máquina es el mismo que en el caso de recibir un error de comunicación **SyncEr**. En éste se indica que hay que transmitir *SyncNS* para informar al otro sistema que no se encuentra sincronizado y que por tanto no está disponible para recibir información.
2. Una vez se ha recibido un paquete de sincronismo, **SyncNS** el sistema identificará que el dispositivo del otro lado está sincronizado y por tanto pasará a enviar *Synchro*.
3. En el caso de recibir un **Synchro**, el sistema sabe que el otro está dispuesto para la recepción de datos. Para asegurar un sincronismo entre los dos sistemas (Receptor-Transmisor) y no confundir con datos internos de un paquete o bien por un error de comunicación, el sistema solamente puede llegar al estado de *Synchro* después de recibir 2 o más paquetes seguidos de sincronismo. Ésto se consigue porque el transmisor solo puede enviar un *Synchro* si previamente está sincronizado o bien si recibe un *SyncNS*, pero si recibe este paquete ya ha recibido un paquete de sincronismo correcto.
4. Si no se dispone de información para ser enviada, el transmisor enviara *Synchro*'s para indicar que el sistema está dispuesto para la recepción de paquetes en cualquier momento.
5. En el caso de disponer de una trama en la FIFO, se indicará a *FrameGen* que envíe el paquete correspondiente.
6. Si se recibe un paquete que contiene una trama, el control indica que hay que enviar un *SyncOK* para informar al otro lado que ha recibido el paquete sin errores y que la trama se está procesando.
7. Cuando se reciba un **SyncOK** el puntero de la FIFO se incrementa hasta la próxima trama y se vuelve al punto de transmisión de la trama. Si se produce un error en la recepción, el control recibe un **SyncEr** y se repiten los pasos de sincronismo antes de poder volver a enviar una trama.

Este sistema de implementar la máquina de estados a partir del paquete recibido permite eliminar el bloque lógico de control permitiendo que la propia comunicación defina el flujo. Otra ventaja de este sistema es que no se puede bloquear, puesto que no hay ninguna condición que dependa del estado anterior con lo que el flujo de datos se mantiene al cerrar el lazo de la telemetría.

Este control se puede modificar ligeramente para controlar la retransmisión de frames con errores y evitar que se pueda bloquear la comunicación en un frame. Para evitar dicho efecto se incluye dos contadores: el primero determina el tiempo de espera de la confirmación de

5.5. IMPLEMENTACIÓN FÍSICA

recepción entre retransmisiones de un paquete y el segundo define el número de intentos de retransmisión de un paquete antes no se descarte por error.

Otra consideración a hacer en el protocolo, aunque puede que no pertenezca directamente a éste, es la codificación de un bit en la transmisión y/o recepción y la recuperación del sincronismo o reloj de los datos. Como el protocolo estará implementado por un sistema lógico, éste puede incluir la codificación de los datos para que éstos se puedan transmitir por la capa física. Si se tiene en cuenta que se utilizará un sistema inductivo, los datos han de incluir el reloj para poder ser sincronizados. Aunque hay diferentes alternativas de codificación como la PWM[7], Manchester, etc . estas codificaciones adolecen de requerir más ancho de banda para poder incluir la información de sincronismos dentro de los datos transmitidos. En el caso del sistema propuesto, se pretende disminuir los requerimientos de ancho de banda de la propia información para facilitar la implementación de la capa física. Para ello, la propuesta se basa en la detección de los flancos o cambio de valor del dato y el error de los relojes del transmisor-receptor. En cada flanco de dato el sistema se sincroniza, pasado un tiempo si no se recibe un nuevo flanco el valor transmitido se supone es igual y se reconoce como un bit de datos adicional. El único problema aparece con el error que pudieran tener los relojes, para solucionarlo se determina que el máximo número de bits con el mismo valor no superen los 8. En caso de que el paquete de información superara 8 bits con el mismo valor, se incluiría un bit adicional con el valor inverso de manera que se tenga un flanco con el que se podrá volver a sincronizar los relojes del receptor. El 8 bit se elimina de los datos recibidos puesto que es de relleno y no pertenece a la trama. Todo ello determina que la máxima frecuencia está en función de la velocidad de los datos o bit rate (R_b), mientras que la mínima vendrá dada por $\frac{1}{8}R_b$, lo que define el ancho de banda como $BW = (1 - \frac{1}{8}R_b)$

5.5 Implementación física

Para verificar la telemetría propuesta se ha diseñado e implementado un sistema completo que incluye tanto la unidad externa como la unidad implantable. Las unidades desarrolladas con todos los bloques que la componen se muestran en la fig. 5.15. Ésta incluye varios sistemas de comunicación útil para el test de cada uno de los módulos, incluido el sistema final de telemetría inductivo. A su vez, cada una de las unidades está diseñada pensando en los requerimientos que la hacen característica por lo que hay que distinguir la unidad externa y el implante. Cada una de las unidades tiene una interficie con la aplicación en función de si es el control o la aplicación (implante) y si se utiliza el control de la aplicación o un programa de test. En el caso actual y considerando que el estudio realizado pretende analizar y optimizar los sistema implantables, el control del implante no se incluye, pero se tiene una aplicación que permite el test completo del sistema y facilita tanto la caracterización como el uso del implante, siendo la base para el desarrollo de nuevos controles que estarán en función de la aplicación final.

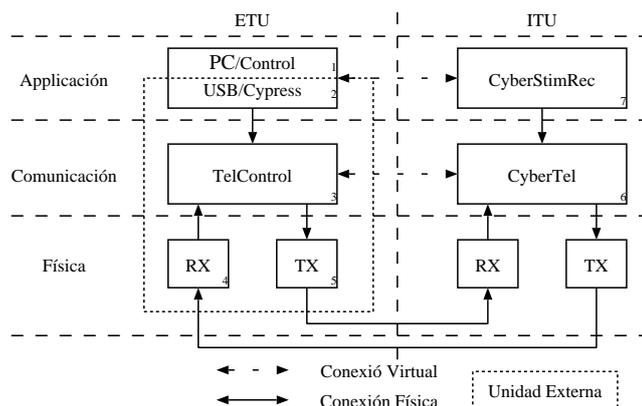


Figura 5.15: Esquema simplificado del sistema de telemetría

Unidad Externa

La unidad externa se ha desarrollado para funcionar suponiendo que el control se encuentra en el PC, aunque también es posible que funcione como unidad autónoma, si se le incluye el control del implante. La estructura interna se basa en tres bloques que se pueden diferenciar claramente: Interficie con el control (PC), control del protocolo y capa física.

Como interficie hacia el PC se ha considerado que éste ha de ser lo más versátil posible y permitir los requerimientos mínimos de comunicación para la aplicación. Para ello se ha dispuesto la utilización del bus USB para la conexión con un PC basado en el circuito AN2131. Éste es básicamente un microcontrolador (8051) con una interficie bus USB (High speed) que permite o bien realizar la interficie con el PC o implementar algún control inteligente para la aplicación final. También se incluye como alternativa la posibilidad de realizar una conexión directa con la capa de (protocolo) para realizar un control en tiempo real y prescindir de las limitaciones de potencia del microcontrolador y de velocidad del bus USB.

Para el desarrollo del bloque que controla e implementa el protocolo de comunicación se ha tenido en cuenta la posibilidad de ser versátil y que permitía ser reprogramado para incluir nuevas funcionalidades como una conexión con otro tipo de bus, etc. y a la vez, testear el sistema de comunicación. Para ello, se ha implementado este bloque entorno a una FPGA (EP1C6), que permite transmitir, recibir y controlar la comunicación con velocidades de datos superiores a *1Mbps*. Adicionalmente, en la FPGA se incluye el control lógico de la capa física para optimizar área. En cuanto a la capa física de la unidad externa, lleva incorporada el transmisor y el receptor propuestos (sec. 5.2.2).

A la unidad externa y puesto que se conecta al PC para el control del implante y de la telemetría, se ha dispuesto una aplicación de test que permite la caracterización, siendo la base del desarrollo de nuevas aplicaciones de control para las aplicaciones finales. La estructura está basada en tres capas, en las que se distinguen: 1- Aplicación, 2- Rutinas de nivel alto, 3- Driver USB.

5.5. IMPLEMENTACIÓN FÍSICA

La aplicación es la encargada de proporcionar una funcionalidad al implante, ya sea para el test o como un posible control. En este caso solamente se ha dispuesto de una interface para testear el sistema de telemetría, ya sea modificando la velocidad de transmisión, el tipo de codificación, etc.

En cuanto a las rutinas de nivel alto, tienen como finalidad crear una abstracción de la aplicación, de manera que el control vea una aplicación genérica, siendo esta capa la encargada de generar las tramas necesarias para la programación de la aplicación.

Para realizar la comunicación entre la unidad externa con un bus USB, ha sido indispensable escribir un driver apropiado para el sistema operativo. En el, nuevamente se implementa una abstracción de manera que sea transparente en el caso de utilizar otro tipo de interfaces que se pudieran diseñar en el futuro. El driver se ha escrito para el sistema operativo Linux [17], puesto que ha sido la base del diseño y de la simulación de los bloques digitales del protocolo, permitiendo utilizar la misma aplicación de test de la simulación en el test del sistema final y con ello minimizar los errores tanto en el diseño como en el test.

Unidad Implantable

En la unidad implantable hay que distinguir dos casos: 1- En el que se pretende caracterizar el sistema inductivo y 2- La implementación del sistema implantable.

Para la caracterización del sistema inductivo se ha realizado un PCB con una simplificación del receptor que incluye la rectificación, filtro y una carga resistiva, de manera que se ha podido caracterizar el enlace inductivo en función de la carga y del acoplamiento (distancia). También se incluye el transmisor-OOK por modulación de carga y el receptor en configuración serie, para obtener la energía y los datos.

En cuanto a la implementación del implante se ha diseñado un ASIC que incluye el demodulador y el control del protocolo, con el objetivo de optimizar el área requerida y el consumo del implante final. El ASIC mostrado en la fig. 5.16 ha sido fabricado con tecnología CMOS *AMIS0,7 μ* ocupando, un área de $5,2 \times 2,5 \text{ mm}^2$ mientras que el bloque del demodulador OOK es de $730 \times 250 \mu\text{m}^2$. La estructura interna del control digital está basado en el protocolo propuesto en la sec. 5.4 e incluye la transmisión y recepción de paquetes convencionales y de modo ráfaga para ser utilizado con aplicaciones de registro en los que se requiere una tasa de transferencia muy elevada. Al circuito se le puede programar la velocidad de transmisión y/o recepción para adaptarse a los requerimientos específicos de la aplicación y a las características del enlace utilizado. También es posible introducir directamente los datos y el protocolo se podría reutilizar con otros sistemas de modulación. De la misma manera, es posible la utilización del demodulador con otro protocolo puesto que las señales de datos y reloj recibidos están disponibles. Aunque es posible programar la velocidad de transmisión inicialmente se utiliza una por defecto de 100 kbps que es suficiente para la mayoría de casos; posteriormente es posible cambiarla siendo funcional después de una resincronización del enlace.

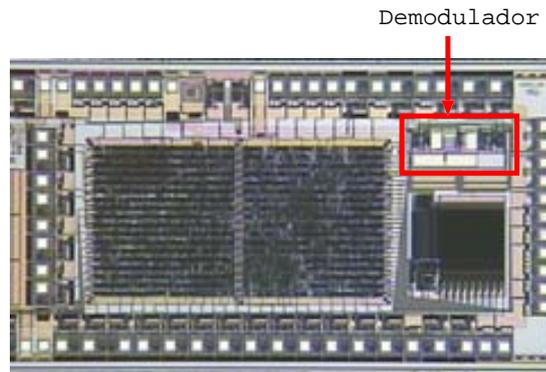


Figura 5.16: Fotografía del ASIC de telemetría diseñado en CMOS $AMIS0,7\mu$ y una área de $5,2 \times 2,5 \text{ mm}^2$. Incluye el control del protocolo de comunicación, el demodulador OOK y la interficie paralelo compatible con CyberStimRec.

El circuito de telemetría diseñado puede controlar hasta 6 aplicaciones implantables sin ninguna modificación, aunque lo convencional es disponer de 2 aplicaciones como son el registro y estimulación. También se le ha incluido un conjunto de entradas/salidas digitales que permiten implementar cualquier tipo de funcionalidad y ser controlada sin la necesidad de un hardware adicional.

El mismo ASIC incluye comparadores que se pueden utilizar para la implementación de otro demodulador o incluso para implementar un control de potencia a partir del sensado de la tensión de entrada, utilizando los comparadores para determinar si se encuentra la alimentación entre un rango útil de funcionamiento; con ello desde la unidad externa sería posible realizar una realimentación y adaptar la potencia transmitida para proporcionar la señal que se requiere en cualquier momento en el implante.

5.6 Resultados

Canal E2I

El canal de telemetría E2I ha sido testeado y caracterizado para verificar la respuesta en cuanto a potencia y/o eficiencia y en cuanto a transmisión-recepción de información. Se ha dispuesto de dos bancos de test: 1- En el que se estudia la potencia recibida en función de una carga lineal. 2- El sistema con modulación para verificar los canales de comunicación.

El primero está basado en el el circuito de la fig. 5.9, en éste se ha modificado la carga y el acoplamiento a través de la distancia. En este caso, no se incluye la modulación puesto que la finalidad es caracterizar la potencia y eficiencia en la recepción de la configuración serie. Como la eficiencia es independiente de la alimentación del transmisor, ésta se ha fijado a un valor para facilitar las medidas. Para sintonizar el transmisor y el receptor a la frecuencia de

5.6. RESULTADOS

resonancia y teniendo en cuenta que tanto uno como otro dependen del acoplamiento, se ha dispuesto optimizar la transmisión de energía del transmisor sin el receptor y posteriormente con un acoplamiento muy débil se ha sintonizado el receptor. Este procedimiento se utiliza para asegurar que el efecto del receptor sobre el transmisor sea mínimo y que modifique lo menos posible la respuesta.

La frecuencia de trabajo se mantiene constante a $8MHz$. Se ha seleccionado dicho valor porque está dentro del rango de frecuencias de débil absorción y se podrá obtener la frecuencia de reloj para el sistema digital del implante con un divisor por 2. A la vez, se podrá utilizar como frecuencia portadora para el enlace I2E, reduciendo el área del implante y optimizando la potencia al no requerir un oscilador.

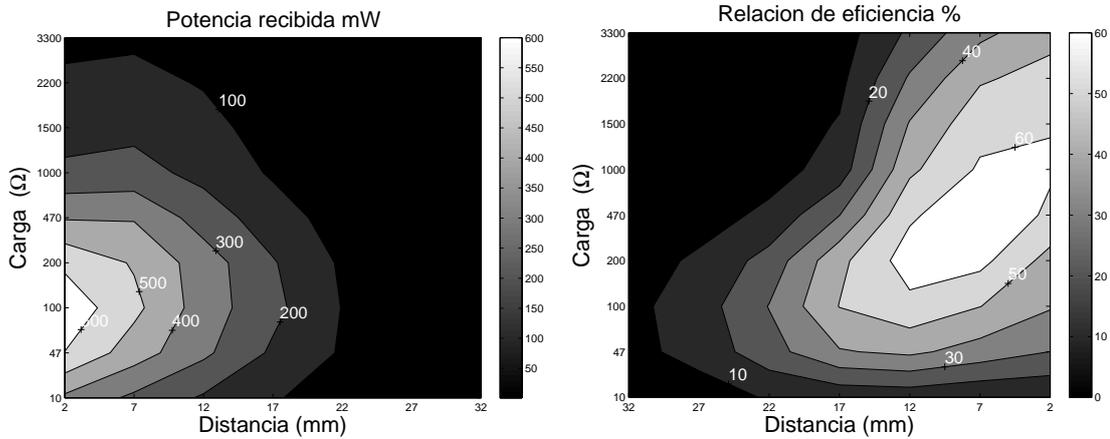
Para determinar la potencia y la eficiencia se mide la corriente transmitida a una tensión fija y se obtiene la tensión en el receptor para una carga conocida. Ésta se realiza a partir de un barrido de la distancia para una carga fija y se repite para un conjunto de cargas. El resultado de la potencia obtenida experimentalmente es la mostrada en la fig. 5.17(a). Se observa como la potencia es mayor cuanto mayor es la carga (R_l más pequeñas) hasta llegar a un valor de 100Ω , punto en el que los diodos de rectificación modifican la respuesta porque en éstos se pierde una potencia de valor comparable a la de la carga consecuencia de la caída de tensión cuando éstos conducen.

En la eficiencia se obtiene el resultado mostrado en la fig. 5.17(b). Se observa que es mayor cuanto mayor es la carga y al igual que en el caso de la potencia, se reduce para resistencias inferiores a 100Ω porque los diodos de rectificación disipan una potencia considerable.

Como conclusión de los resultados obtenidos se determina que la configuración serie puede ser útil en un rango de cargas que van de 100Ω hasta $1k\Omega$. Si se tiene en cuenta una alimentación de $5V$, resulta un consumo de $25mW$ a $250mW$ [18], rango en el que se encuentran la mayoría de sistemas implantables.

La verificación del transmisor con modulación OOK, el receptor con demodulador y el protocolo de comunicación se ha realizado con el montaje mostrado en la fig. 5.18. Se puede observar de izquierda a derecha:

- Ordenador con la aplicación de test, dicha aplicación es muy simple y ha sido la misma que se ha utilizado para la generación de los vectores de test durante el diseño lógico del protocolo de telemetría.
- Unidad Externa, es una primera versión que se ha utilizado para la caracterización del sistema de telemetría y para poder verificar el diseño propuesto, en ella se incluye el interface USB, la FPGA que genera los paquetes e implementa el protocolo de comunicación, el transmisor del canal E2I y el receptor I2E.
- Sistema de bobinas equivalentes a las utilizadas para la implementación del implante final. Éstas están separadas por un conjunto de plásticos de metacrilato que permiten mantenerlas a una distancia fija para poder caracterizar el sistema inductivo.



(a) Potencia experimental recibida

(b) Eficiencia experimental obtenida

Figura 5.17: Potencia y eficiencia obtenidas de manera experimental para la configuración Serie

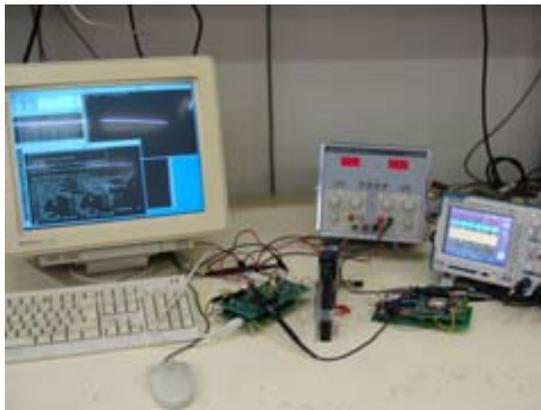


Figura 5.18: Fotografía del montaje para la caracterización del sistema de telemetría inductivo. Se puede ver de derecha a izquierda, el ordenador con la aplicación de test, la conexión USB con el PCB transmisor, la bobina transmisora y receptora separadas, la unidad receptora equivalente al circuito implantable para el test

- Unidad Interna, esta unidad pretende ser el implante y ha sido diseñada para el test de todos los elementos que lo componen, incluye el receptor del canal E2I, con la posibilidad de incluir una carga controlable para determinar la potencia recibida, el sistema de regulación requerido para el funcionamiento del implante, el ASIC de telemetría que implementa el protocolo de comunicación y la aplicación del implante.

El test de telemetría que verifica a la vez el protocolo de comunicación con el sistema inductivo, se basa en el envío de paquetes de sincronismo (*Synchrhos*) a una velocidad de *1Mbps* y una distancia de *2cm* por el canal E2I. Se ha obtenido una respuesta como la mostrada en la fig. 5.19 donde se puede observar las diferentes trazas del osciloscopio que corresponden a:

5.6. RESULTADOS

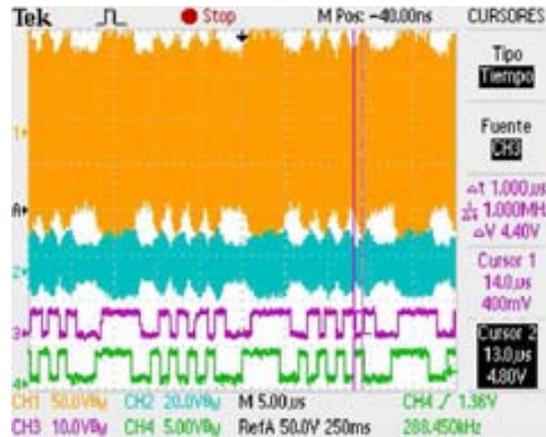
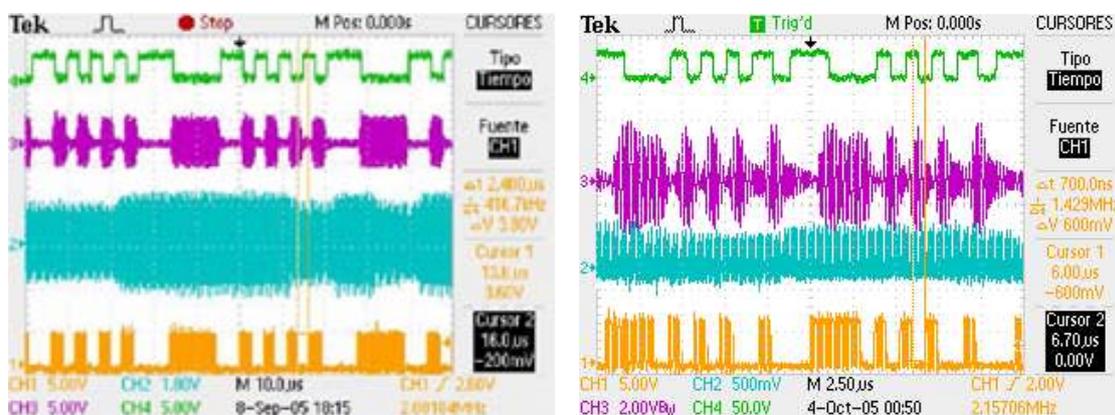


Figura 5.19: Resultados del enlace E2I con una velocidad de $1Mbps$ a una distancia de $2cm$ y con el circuito de telemetría alimentado con el propio enlace.

1. Salida del transmisor: En este punto se muestra la tensión en bornes de la bobina transmisora con una modulación OOK.
2. Entrada en el receptor: Aquí se muestra la tensión inducida en la bobina del implante. Se puede ver claramente que el nivel de la entrada tiene valores de más de $30V$ pico-pico y de aquí la necesidad de tener un divisor de tensión realizado con capacidades para el demodulador, puesto que la tensión máxima de la tecnología son $5V$ (sec. 5.2.2.3).
3. Salida del demodulador: Después del demodulador OOK del implante se obtiene esta señal, en la que se puede ver claramente como se demodula una señal de $1Mbps$.
4. Dato de transmisión: Ésta es la señal moduladora utilizada en el transmisor. Se puede ver el desfase entre la señal transmitida y la recibida.

Canal I2E

En el test del canal I2E, se ha utilizado el implante con el transmisor como generador de la señal transmisora, éste se controla y alimenta desde el enlace del canal E2I que está activado. También se utiliza para verificar su funcionamiento con las interferencias y la viabilidad de que todo el sistema funcionase con la alimentación del sistema inductivo. En el transmisor se ha utilizado el propio buffer del circuito digital con un limitador de corriente que proporcionaba la salida de la portadora modulada, esta señal se aplica directamente a la bobina transmisora que se sitúa a $2cm$ de distancia del receptor de la unidad externa. La unidad externa transmite información y la potencia para el funcionamiento del sistema implantable, de manera que las interferencias no son exclusivamente una señal fija sino que varía en función de los datos transmitidos. Con el fin de verificar su funcionamiento se muestran las señales temporales capturadas en cada una de las etapas que caracterizan el enlace del canal I2E.



(a)

(b)

Figura 5.20: Resultados del enlace I2E con una velocidad de transmisión de $1,4\text{Mbps}$ a una distancia de 2cm , se pueden ver las tensiones en diferentes puntos del enlace.

En la fig. 5.20(a) se muestran las siguientes señales que se identifican con las trazas del osciloscopio:

1. Señal del transmisor: Es la salida del circuito digital de telemetría que se aplica directamente a la bobina con un limitador de corriente, posee una portadora de 4MHz modulada con el paquete de *Synrho*.
2. Señal en la bobina receptora: Ésta es la tensión obtenida en la bobina del receptor externo (fig. 5.12 punto *InSig*), se observa claramente el nivel de la interferencia del canal E2I.
3. Señal en la última etapa del receptor: Ésta muestra la señal al final de la etapa de recepción (SigA_3), previa la detección de los datos. Aquí se nota claramente que la interferencia es muy inferior a la señal de interés y que ésta es fácilmente demodulable. Para ver la evolución de la señal en cada una de las etapas se muestra la fig. 5.20(b) traza 2, donde se observa la señal a la salida de la primera etapa de filtrado y amplificación (SigA_1). En la fig. 5.20(b) traza 3, se puede ver la salida de la segunda etapa (SigA_2). En ésta se muestra que la señal predomina sobre la interferencia.
4. Salida detectada. En ésta se muestra la salida del detector, realizado con un comparador después del filtrado. Se puede ver claramente como corresponde con la señal transmitida aunque se encuentra invertida.

5.7 Conclusiones

Los sistemas de telemetría inductivo son una alternativa, que se está estudiando con la finalidad de obtener mejores prestaciones en aplicaciones implantables, donde las limitaciones en área y energía disponible son un punto crítico.

En este trabajo se ha llevado a cabo un estudio de las dos topologías disponibles para el receptor. Se ha optado por la configuración serie para obtener un sistema que sea lo más eficiente posible en la recuperación de la información transmitida y que a su vez permite optimizar la recepción de energía cuando el sistema aumenta su consumo o carga. Para ello, se ha diseñado un rectificador que permite la configuración serie y un demodulador que recupera la información para una modulación OOK. El rectificador tiene la característica de minimizar los efectos de la carga sobre el índice de modulación, lo que facilita la detección de los datos y permite obtener toda la corriente que circula por la bobina por estar en serie con la carga, mientras que solo hay la pérdida de un diodo para realizar la rectificación, consiguiendo aumentar las prestaciones en comparación al rectificador de doble onda.

Del estudio se plantea que la mejor opción, si se requieren diferentes alimentaciones en el implante, es una configuración serie con convertidores DC/DC Step-Up, ya que si aumenta la carga, el sistema inductivo se vuelve más eficiente. Ésto permitiría obtener todas las tensiones de funcionamiento del implante, a la vez que optimizaría el enlace de transmisión de energía sin disminuir las prestaciones en la recepción de datos.

Para el transmisor, se ha utilizado una topología basada en un amplificador de Clase-E con una modulación por carga del circuito resonante de salida del que se obtiene un índice de modulación superior al 33 %, facilitando la demodulación. La estructura propuesta permite incluir un control de potencia de transmisión sin que ello modifique la respuesta, permitiendo optimizar el sistema de telemetría inductivo para el implante.

También se ha diseñado un transmisor de muy bajo consumo y un receptor inductivo de alta velocidad, que permiten la transmisión desde el implante hacia la unidad externa de un bit rate de hasta 1,4Mbps con una portadora de 4MHz, estando la velocidad de transmisión en el límite de la portadora para una modulación en amplitud.

Además de la capa física de comunicación, se ha implementado un protocolo de comunicación útil para aplicaciones biomédicas en las que se busca la optimización del ancho de banda, la detección de errores, retransmisión y sincronización de las dos unidades (Externa-Implante).

Para realizar el test de todos los bloques del sistemas de telemetría se ha diseñado una unidad externa e implantable. La unidad externa ha sido basada en una FPGA para la implementación del control del protocolo manteniendo una velocidad de transmisión de datos superior a 1Mbps, mientras que para la unidad implantable, se ha diseñado un ASIC con el objetivo de optimizar área y consumo. En éste se le ha incluido el control del protocolo y el demodulador OOK que permite la recuperación de los datos y de la portadora. La señal de la portadora es utilizada

como reloj del sistema digital minimizando los dispositivos externos requeridos.

Además, se ha realizado una aplicación de test bajo Linux, incluyendo el driver USB para la conexión con la unidad Externa, desarrollando la base para el diseño de cualquier aplicación concreta en la que se pueda utilizar este sistema de telemetría inductivo.

Bibliografía

- [1] M.E. Van Valkenburg. *Analisis de Redes*. Limusa Noriega, 1990.
- [2] N.N. Donaldson and T.A. Perkins. Analysis of Resonant Coupled Coils in The Design of Radio Frequency Transcutaneous Links. *Medical & Biological Engineering & Computing*, 21:612–627, September 1983.
- [3] M. K. Kazimierczuk and W. A. Tabisz. Class C-E High-Efficiency Tuned Power Amplifier. *IEEE Transactions on Circuits and Systems*, 36, NO3:421–428, March 1989.
- [4] M. K. Kazimierczuk, V. G. Krizhanovski, J. V. Rassokhina, and D. V. Chernov. Class-E MOSFET Tuned Power Oscillator Design Procedure. *IEEE Transactions on Circuits and Systems I*, 52, NO 6:1138–1147, June 2005.
- [5] B. Ziaie, M. D. Nardin, Anthony R. Coghlan, and K. Najafi. A Single-Channel Implantable Microstimulator for Functional Neuromuscular Stimulation. *IEEE Transactions on Biomedical Engineering*, 44 No. 10:909–920, October 1997.
- [6] Bashirullah R., Liu W., Ji Y., Kendir A., Sivaprakasam M., Wang G., and Pundi B. A Smart Bi-directional Telemetry Unit for Retinal Prosthetic Device. In Proceedings of the ISCAS, editor, *ISCAS 2003*, pages V5–8, 2003.
- [7] J. Coulombe, J.F. Gervais, and M. Sawan. A Cortical Stimulator with Monitoring Capabilities Using a Novel 1 Mbps ASK Data Link . In Proceedings of the ISCAS, editor, *ISCAS 2003*, pages V53–56, 2003.
- [8] G. Wang, Wl Liu, Ml Sivaprakasam, and G. A. Kendir. Design and Analysis of an Adaptive Transcutaneous Power Telemetry for Biomedical Implants. *IEEE Transactions on Circuits and Systems I*, 52, NO 10:2109–2117, October 2005.
- [9] M. Ghovanloo and K. Najafi. A Wideband Frequency-Shift Keying Wireless Link for Inductively Powered Biomedical Implants. *IEEE Transactions on Circuits and Systems I*, VOL. 51(NO. 12):2374–2383, December 2004.
- [10] Maysam Ghovanloo and Khalil Najafi. A Modular 32-Site Wireless Neural Stimulation Microsystem. In *IEEE International Solid-State Circuits Conference*, 2004.

BIBLIOGRAFÍA

- [11] Yamu Hu and Mohamad Sawan. A Fully Integrated Low-Power BPSK Demodulator for Implantable Medical Devices. *IEEE Transactions on Circuits and Systems I*, 52 NO 12:2552–2562, December 2005.
- [12] M. Sawan, Y. Hu, and J. Coulombe. Wireless Smart Implants Dedicated to Multichannel Monitoring and Microstimulation. *IEEE Circuits and Systems Magazine*, FIRST QUARTER:21, 2005.
- [13] Y. Hu, M. Sawan, and M.N. El-Gamal. An Integrated Power Recovery Module Dedicated to Implantable Electronic Devices. *Analog Integrated Circuits and Signal Processing*, 43:171–181, 2005.
- [14] J. Sacristan, D. Marin, A. Uranga, and M.T. Oses. Implantable Multichannel Neuromuscular Stimulator. In *7th Annual Conference of the International Functional Electrical Stimulation Society*, 2002.
- [15] J. Sacristan, F. Segura, and M.T. Oses. Bidirectional Telemetry for Implantable Systems. *ISCAS*, 2006.
- [16] A. Bruce Carlson. *Communication Systems*. 1986.
- [17] N. Aparicio Alfaro. Driver USB para Linux. Proyecto fin carrera, UAB, Junio 2005.
- [18] M. Sehil, M. Sawan, and A. Khouas. Modeling Efficient Inductive power Transfer Required to Supply Implantable Devices. In *10th Annual Conference of the International FES Society*, 2005.

Resultados del sistema completo

EN este capítulo se presenta el desarrollo y resultados de un sistema implantable con registro, estimulación y telemetría útil para varios tipos de electrodos. Este sistema, se pretende que pueda servir para el proyecto CyberHand y como base de otras aplicaciones, ya sea en un entorno de experimentación o de desarrollo final, por ello se presentan los resultados obtenidos en el marco del proyecto CyberHand y algunas aplicaciones que se han desarrollado.

6.1 Sistemas desarrollados

A partir de los bloques previamente desarrollados (capítulos 3, 4, 5) y a fin de poder disponer de un sistema funcional, se han dispuesto dos estructuras que permitirán el test del sistema completo y la experimentación en animales, siendo este último, el paso previo antes de su utilización en humanos.

Aunque el objetivo final es el desarrollo de un sistema implantable que incluya tanto la estimulación, como el registro y todo alimentado y controlado a través de un sistema de telemetría, para poder verificar su funcionamiento y utilización en experimentación animal, se realiza el diseño de dos prototipos del sistema funcional, la monolítica y la implantable propiamente dicha. Ambas opciones se basan en la misma estructura, que además es la utilizada en el desarrollo del bloque digital de control (sec. 3.4.1), pero incorporando los módulos que se precisan para cada uno de los sistemas. De esta manera, la estructura que se obtiene es similar a la de la fig. 3.18 y es la mostrada en la fig 6.1.

La unidad monolítica cubre las necesidad de tener un sistema que se pueda utilizar de manera inmediata sin tener que implantar y prescinde de la telemetría inductiva. Ésta puede ser utilizado para testear la funcionalidad del sistema completo, verificar el funcionamiento de los electrodos previa la implantación o incluso para realizar experimentación en vivo. Las ventajas son que al no tener la telemetría, el consumo es menor y no requiere una sintonía del sistema inductivo, por lo que su utilización es más simple. Por otro lado, el sistema implantable es la aplicación final que será implantada para su funcionamiento requiriendo de la telemetría in-

6.1. SISTEMAS DESARROLLADOS

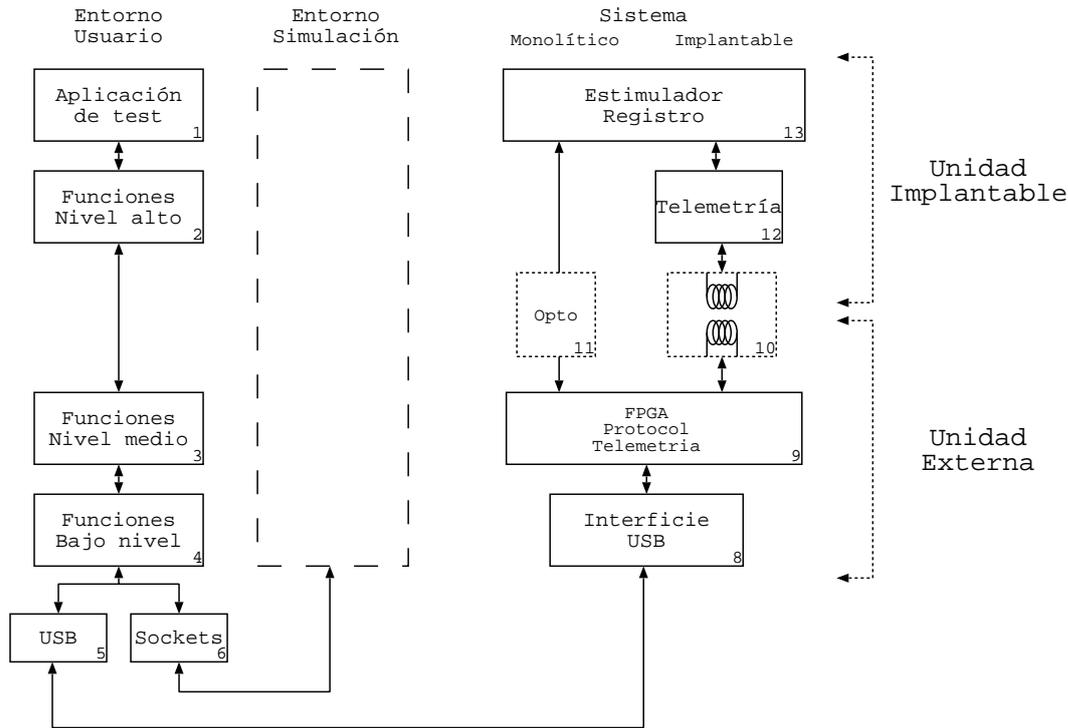


Figura 6.1: Estructura y bloques que componen el sistema final del estimulador y registro.

ductiva. Éste último también necesita una unidad externa que hará de interficie entre el control principal (PC) y el implante, y transmitirá la energía para la alimentación del implante.

En cualquiera de las opciones, la aplicación de test (1) y las funciones de alto y medio nivel (2, 3) son las mismas que las descritas en la sec. 3.4.1, no obstante, se han incluido nuevas funciones para la comunicación con el sistema de telemetría y control del protocolo. Con ellas, se pretende controlar el sistema de telemetría y el protocolo de comunicación (sec. 5.4) pudiendo modificar los parámetros que los definen y así poder adaptarlo a las necesidades finales.

Las funciones de más bajo nivel (4) y el driver del USB (5) se han modificado para permitir abstraer el sistema de comunicación utilizado (opto-acoplado (11), inductivo (10)) y así utilizar la misma aplicación en ambos casos. La idea es crear un canal de comunicación con la aplicación y las capas inferiores, que se encargarán de todo lo necesario para la transmisión de la información, independientemente del sistema de comunicación utilizado. Estas capas (4, 5) están estrechamente relacionadas con la implementación de la interficie USB y el protocolo utilizado para la telemetría inductiva, puesto que ha de soportar ambos casos por igual.

Con el propósito de implementar el canal de retorno para el registro de señal nerviosa, permitir una tasa de datos elevada y al mismo tiempo disponer la salida de forma ordenada en función de los canales, se ha utilizado el mismo protocolo y sistema de telemetría, pero se ha insertado una capa adicional en el protocolo externo (9) y en el interficie USB (8) que permite disponer los datos en formato digital en bloques independientes para cada uno de los canales.

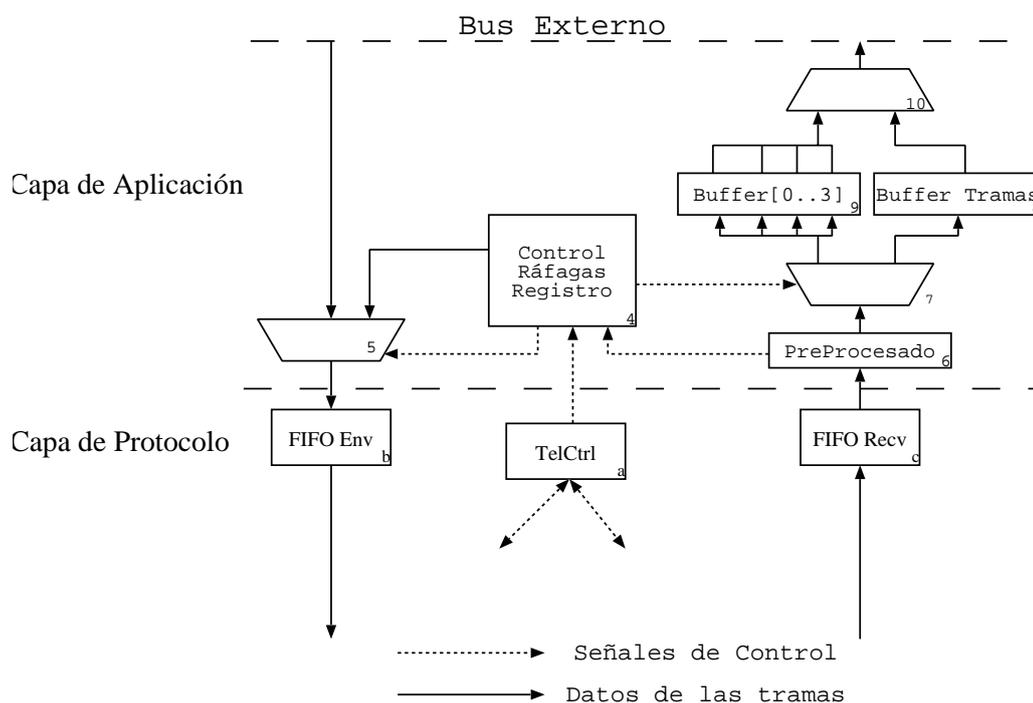


Figura 6.2: Esquema simplificador del bloque digital que encamina los datos del sistema de registro para poder ser leídos en orden y por canal.

La estructura propuesta implementada en (9) intercepta los paquetes de registro, que llegarán en forma de ráfagas y los encamina hacia los respectivos “buffers” utilizados para almacenar los datos de registro temporalmente. En la fig. 6.2 se muestra esquemáticamente los bloques que se han añadido a la capa del protocolo implementada en una FPGA. Los bloques del protocolo (a, b, c) e inferiores son los implementados para la telemetría inductiva (sec. 5.4, fig. 5.13, 4, 5, 6), mientras que la capa de aplicación se ha desarrollado para albergar el control de las tramas de registro. Todo el bloque insertado en la capa de aplicación se controla a través del control de ráfagas (4), que es básicamente una máquina de estados que determina el funcionamiento de los demás elementos.

Las tramas normales de programación del estimulador y/o registro provienen directamente del bus externo y se encaminan directamente a la memoria FIFO de transmisión (b). En caso de que se desee recibir información del registro se debe programar el control de ráfagas con los parámetros pertinentes. El control (4) introduce, a través del multiplexor de entrada (5), una trama que activa el modo de ráfagas en el protocolo de telemetría.

Cuando se reciben datos, el control de ráfagas los analiza para determinar si son tramas de una comunicación convencional o corresponden a una ráfaga procedente del registro. Ésto se realiza verificando el identificador de circuito y la dirección (tabla 5.2). Si es una trama normal, se encamina hacia el buffer de tramas (8) para que pueda ser leída desde el exterior. Por otro lado, si los datos proceden del registro, éstos se irán almacenando en los buffer de registro (9) en el orden del canal, que se determinará por la posición del dato en la trama y la programación

6.1. SISTEMAS DESARROLLADOS

realizada en el sistema de registro. Con ello, los datos estarán ordenados de forma consecutiva y separados por canales, de manera que la aplicación final no deberá reordenarlos. Finalmente los datos se leerán según la selección realizada a través del multiplexador (9).

Para la interficie con el USB ha sido necesario definir diferentes "endpoints"[1, 2, 3] para cada uno de los canales, de forma que la tasa de transferencia sea superior a $500kbps$, de esta manera el control de la aplicación no deberá realizar ningún preprocesado para obtener la información.

La implementación del sistema propuesto se basa en un microcontrolador AN2131 que está basado en un 8051 con interficie para USB y con bus de datos y direcciones. Éste se conecta a una FPGA (EP1C6), que es la encargada de realizar el protocolo de comunicación de la telemetría. Ha sido necesario realizarlo con una FPGA puesto que el control del protocolo debe procesarse en tiempo real y requiere tomar decisiones para conseguir una velocidad de transferencia que puede llegar a $1Mbps$, ello implica cierta capacidad de cálculo que un microcontrolador no dispone. Por otro lado, la interficie USB se ha realizado a partir de un microcontrolador, porque permite tener una conexión USB junto con un dispositivo que se puede programar para realizar ciertas tareas inteligentes, como son la posibilidad de realizar un control de la aplicación.

6.1.1 Sistema monolítico

El sistema monolítico estará compuesto por una unidad externa con un canal de comunicación realizado con opto-acopladores que permitirá obtener una comunicación segura a la vez que aislará el control externo (PC, etc) del sistema de estimulación y registro.

Se ha dispuesto el diseño de dos unidades opto-acopladas que permitan obtener el máximo rendimiento a todos los elementos de los sistemas desarrollados. Éstos son:

1. Estimulación y registro: Esta unidad está pensada para disponer el estimulador y/o registro con un control totalmente digital. Esta opción permite disponer de un sistema análogo al implante final y puede servir como sistema de test previo a la implantación. En la fig. 6.3(a) se muestra la parte interna de esta unidad.
2. Registro analógico: Ésta tiene como objetivo disponer de un sistema de registro analógico que pueda ser utilizado en cualquier experimentación "in vivo". En la fig. 6.3(b) se muestra la fotografía de la caja de conexionado para 4 electrodos diferenciales y el cable de conexión hacia la caja, en la que se obtiene las salidas analógicas desacopladas a través de unos opto-acopladores analógicos. También se ha incluido amplificadores de audio y salida para altavoces, que suelen ser útil para la experimentación.



(a) Unidad monolítica de estimulación y registro



(b) Unidad monolítica de registro

Figura 6.3: A la izquierda de la fig. 6.3(a) se muestra una foto del sistema de estimulación y registro, mientras que en la fig. 6.3(b) se ve una unidad monolítica de registro utilizada en la experimentación “in vivo”.

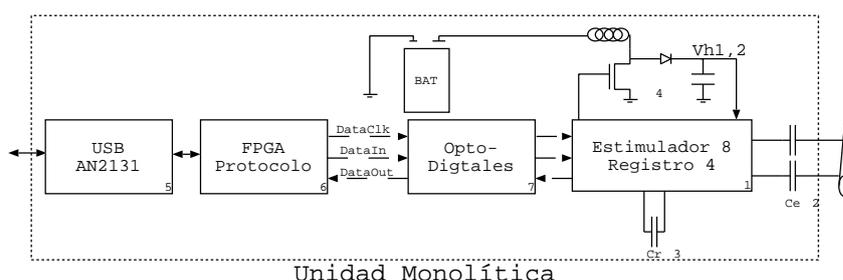
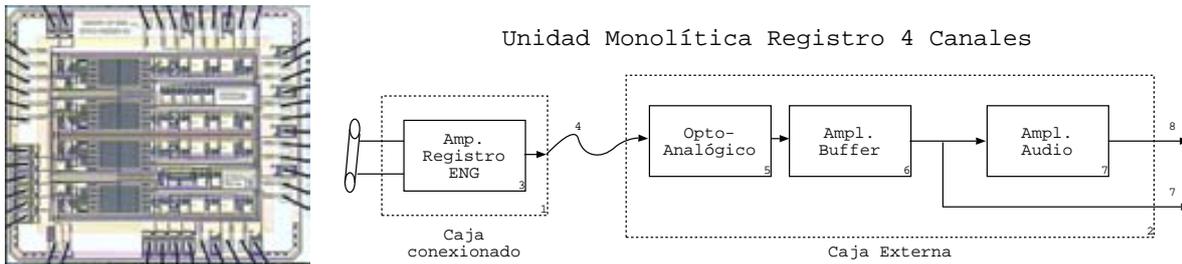


Figura 6.4: Estructura del sistema de estimulación monolítico utilizado en la experimentación “in vivo” y en la verificación en el laboratorio.

Unidad monolítica de estimulación y registro

En la fig. 6.4 se muestra esquemáticamente la estructura del sistema monolítico del estimulador y registro. Éste se basa en el ASIC desarrollado de 8 canales de estimulación y 4 de registro (1) (Cyber8Stim4Rec, fig. 3.19). El estimulador precisa de 2 capacidades de desacoplamiento (2), una para el ánodo y otra para el cátodo y por cada uno de los canales de estimulación y 1 capacidad de filtrado para cada uno de los 4 preamplificadores de los canales de registro (3), que tienen un valor de $2,2\mu F$ para una frecuencia de corte de $100Hz$. También hay dos reguladores de tensión DC/DC Step-Up que proporcionan las tensiones a las etapas de salida, 12V para el control de los transistores y 28V para las fuentes de corriente. El control de los reguladores Step-Up se incluye en el propio ASIC (sec. 3.2.6). No obstante, los dispositivos de potencia son externos (4), debido a que la tecnología no permite su integración, ya sea por el tamaño que precisan o por las especificaciones que se requieren. Los dispositivos que hacen falta son el transistor de potencia y diodo, junto a la bobina y capacidad de filtrado.

6.1. SISTEMAS DESARROLLADOS



(a) ASIC 4 canales de registro ENG

(b) Estructura del sistema de monolítico de registro

Figura 6.5: A la izquierda (fig. 6.5(a)) se muestra la fotografía del circuito de registro que incluye 4 canales de amplificación y filtrado (PAENG); ha sido realizado con tecnología $i2t$ de CMOS, 2 metales, 2 polisilicios y polisilicio de alta resistencia, ocupando un área de $3 \times 3 \text{mm}^2$. En la fig. 6.5(b) se muestra la estructura simplificada del sistema monolítico de registro de 4 canales utilizado para la experimentación “in vivo”.

Para la comunicación con el PC o control, se dispone de una interficie USB implementada con el microcontrolador AN2131 (5), éste proporcionará la información en formato de tramas a la FPGA (6) para que las envíe desde y hacia el estimulador, a través de unos opto-acopladores digitales (7) y de esta manera controlar el estimulador. Los opto-acopladores son utilizados para enviar la información en ambos sentidos y mantener al estimulador aislado respecto a la parte de control.

Las tramas enviadas por el microcontrolador a la FPGA tiene el formato de programación del control del estimulador (sec. 3.3.4), sin embargo se requiere de la FPGA para transmitir-las a través de los opto-acopladores directamente al bloque digital de control del estimulador. Algunas de las tareas que realizará la FPGA son la de sincronización, generación del reloj y verificación de que la comunicación se realiza sin errores.

Unidad monolítica de registro

La unidad monolítica de registro (6.3(b)) se basa en un ASIC realizado con el propósito de tener los amplificadores sin las etapas de control digital, conversor ADC y “buffers”. Ésto permite disponer de la parte analógica sin un control externo y realizar una aplicación de registro implantable o bien utilizarlo para la experimentación “in vivo”. El ASIC se muestra en la fig. 6.5(a) (Cyber4Rec), consta de 4 canales de registro (PAENG) completos y los circuitos de polarización necesarios. Éste ha sido fabricado con la tecnología CMOS $i2t$, de 2 metales, 2 polisilicios y polisilicio de alta resistencia, ocupando un área de $3 \times 3 \text{mm}^2$.

La estructura de la unidad monolítica se muestra en la fig. 6.5(b) está compuesta por dos partes: la caja de conexionado (1) y la externa (2). La caja de conexionado incorpora el circuito desarrollado de 4 canales de registro de señales ENG (3) (Cyber4Rec) y las conexiones para

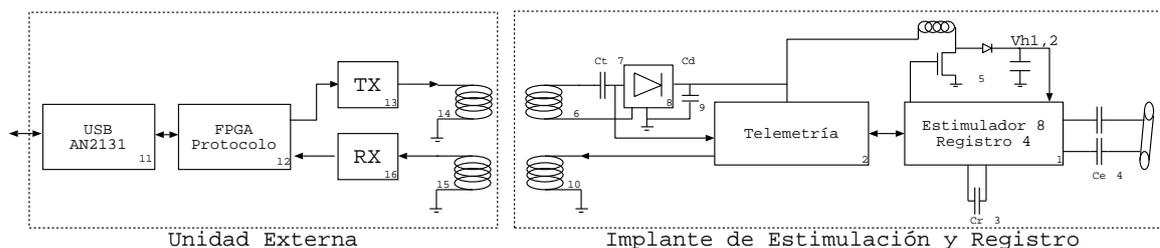


Figura 6.6: Estructura simplificada del implante y la unidad de externa para el control desde el PC.

poder conectarlo a 4 electrodos diferenciales. El amplificador se sitúa en esta caja para minimizar el cable de conexionado con electrodos y de esta manera minimizar el acoplamiento de interferencias externas. A la salida del amplificador, como las señales son de baja impedancia y de nivel elevado, se ha dispuesto un cable (4) que conecta con la unidad externa. En la caja externa se dispone de 4 opto-acopladores analógicos (5) que permiten aislar el sistema de registro. Posteriormente se tienen un buffer (6) que proporciona la salida para ser visualizada (7), y un amplificador de audio (7) con volumen controlado para cada canal de registro, que puede ser conectado a un altavoz (8). Ésto es muy útil porque las señales nerviosas tienen una determinada componente frecuencial que puede ser fácilmente detectada por el oído y con ello facilitar la tarea cuando se está realizando una comprobación del conexionado de los electrodos o durante la experimentación.

6.1.2 Sistema implantable

El sistema implantable consta de dos unidades, la externa y la interna o implante. Éstas se pueden ver en la estructura esquematizada de la fig. 6.6. La comunicación entre las dos es mediante una telemetría por acoplamiento inductivo, que se utilizará tanto para la transmisión de información en ambos sentidos, como para la alimentación en el sentido que va de la unidad externa al implante.

El implante de estimulación y registro se realiza entorno a dos ASIC desarrollados, el de estimulación y registro (Cyber8Stim4Rec) y el de Telemetría (CyberTel). La implementación entorno a dos ASIC tiene como fin optimizar el diseño en función de la tecnología utilizada y disponer de dos sistemas (estimulación-registro y telemetría), que pueden ser utilizados separadamente o conjuntamente en función de la aplicación final.

La unidad implantable consta de los elementos que se muestran en la fig. 6.6, éstos son el circuito de estimulación-registro (Cyber8Stim4Rec) (1) y el circuito de telemetría (CyberTel), (2) que incluye el protocolo de comunicación para utilizar un enlace inductivo bidireccional.

Al igual que en la unidad monolítica, ha sido necesario incluir dispositivos externos para el estimulador, como son las capacidades de filtrado del preamplificador de registro (3), las capacidades de protección para el estimulador (4) y los componentes de potencia (5) para los

6.2. RESULTADOS “IN VIVO”

reguladores de tensión DC/DC Step-Up de 12V y 28V de las etapas de salida del estimulador.

En la parte de telemetría se ha utilizado el enlace inductivo propuesto en el capítulo 5, que se basa en una recepción con una configuración $L_R C_R$ en serie con la carga. La C_R de sintonía (6) junto al valor de la inductancia de recepción L_R (7) fijan la frecuencia de resonancia o trabajo. La carga se sitúa en serie a través del rectificador (8), proporcionando con la capacidad de filtrado (9), la tensión en continua que se utiliza para alimentar el implante. Para el canal de retorno se dispone de otra bobina (10), que se controla directamente desde el circuito de telemetría, tal y como se comenta en la sec. 5.3 en la que el transmisor ha de ser lo más simple posible para minimizar la complejidad en el implante y a la vez permitir que el retardo de grupo se mantenga constante para conseguir una velocidad de transferencia elevada.

El sistema propuesto se ha realizado en un substrato cerámico y acabado en níquel-oro para poder realizar el "bonding" de los ASIC de estimulación y registro (Cyber8Stim4Rec) y el de telemetría (CyberTel) sobre el propio PCB, con ello se pretende reducir el área final del implante al no requerir los ASIC's encapsulados. En la fig. 6.7(a) se muestra el implante que tiene un área de $25 \times 45 \text{mm}^2$ incluyendo el conector para los electrodos Cuff e implementa un implante para estimulación y registro de 4 canales.

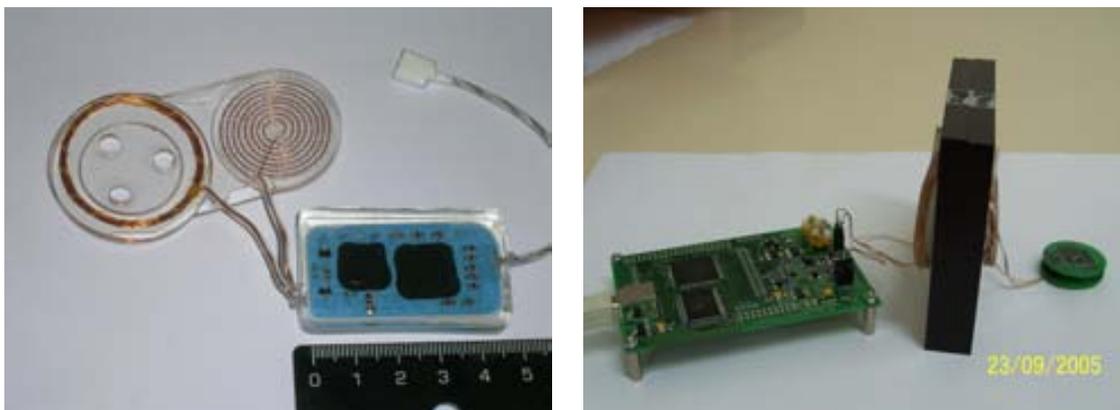
Para poder utilizar este implantable desde el PC se ha diseñado una unidad externa que implementa una interficie con el PC (USB), el transmisor y receptor del enlace inductivo. Ésta interficie está constituida por el mismo sistema que la unidad monolítica, es decir, por un microcontrolador AN2131 (11), que realiza la interficie USB y una FPGA (12), que controla el protocolo de comunicación. La FPGA genera las señales de la portadora y de la modulación necesarias para el transmisor inductivo (13) que ataca directamente a la bobina transmisora (14).

A fin de implementar el canal de retorno la unidad externa utiliza una bobina receptora (15), que recibe una señal muy débil y con muchas interferencias del canal que va hacía el implante. Para detectar los datos se utiliza un receptor constituido por varias etapas amplificadoras, filtros y un demodulador (16). Los datos obtenidos serán procesados por la FPGA para la implementación del canal de comunicación bidireccional.

En el caso de la unidad externa el diseño se ha basado en la propia placa de la unidad monolítica, que incluye adicionalmente la parte de transmisión y recepción para el enlace inductivo. En la fig. 6.7(b) se muestra la unidad externa diseñada junto a un prototipo de unidad implantable de un tamaño circular de 3cm y 1cm de grosor sin el encapsulado, siendo éste un sistema de 4 canales de estimulación y registro.

6.2 Resultados “in vivo”

Para verificar el funcionamiento del estimulador y registro “in vivo” se han utilizado ambos sistemas en diferentes experimentos con animales. Éstos se han realizado con la opción monolítica puesto que el propósito era verificar el funcionamiento de las partes que interactúan con



(a) Implante

(b) Unidad Externa

Figura 6.7: En la fig. 6.7(a) se dispone de un sistema implantable de 4 canales de estimulación y 4 de registro, encapsulado y con el conexionado para los electrodos. La fig. 6.7(b) muestra la unidad externa con la interficie con el PC y el transmisor-receptor para la telemetría, en el centro se dispone de una separación que permite tener las bobinas alineadas y a la derecha se dispone un prototipo de implante de 4 canales de estimulación y 4 de registro.

el paciente, estimulación y registro, prescindiendo de la telemetría, que solamente sirve como enlace para una aplicación final implantable.

Experimentos con ratas

Éstos se han realizado en el laboratorio del Grupo de Neuroplasticidad y Regeneración de la Unidad de Fisiología Médica de la UAB. En la fig. 6.8 se muestra un esquema del montaje realizado para el experimento. El animal que se utilizó fue la rata de la cepa Sprague-Dawley (1) a la que se conectaba el estimulador comercial (GRASS S88 y unidad de aislamiento SIU7) (2) o el estimulador monolítico desarrollado (3) basado en el ASIC Cyber8Stim4Rec y controlado desde el PC (4). En ambos casos, se realizó una estimulación nerviosa inyectando carga. Se seleccionaba un sistema u otro a través del conexionado (5) que conectaba con los electrodos de estimulación. Para el registro se disponía de un electrodo, que para la señal nerviosa fue un Cuff, conectado a un amplificador comercial (Tektronik AM502) (6) o al amplificador de señales ENG desarrollado (Cyber4Rec) (7), finalmente, la señal de salida una vez amplificada y filtrada se visualizaba en el osciloscopio (8) y se registraba en el PC. Los dispositivos comerciales se utilizaron con el propósito de verificar el conexionado de los electrodos y comparar las respuestas, tanto para la estimulación como para el registro.

En la fig. 6.9 se muestra el montaje utilizado en el laboratorio para la experimentación en vivo. Dentro de las diferentes pruebas que se realizaron, en la fig. 6.10(a) se muestra la señal en tensión en bornes de los condensadores de desacoplamiento del estimulador y con el animal

6.2. RESULTADOS “IN VIVO”

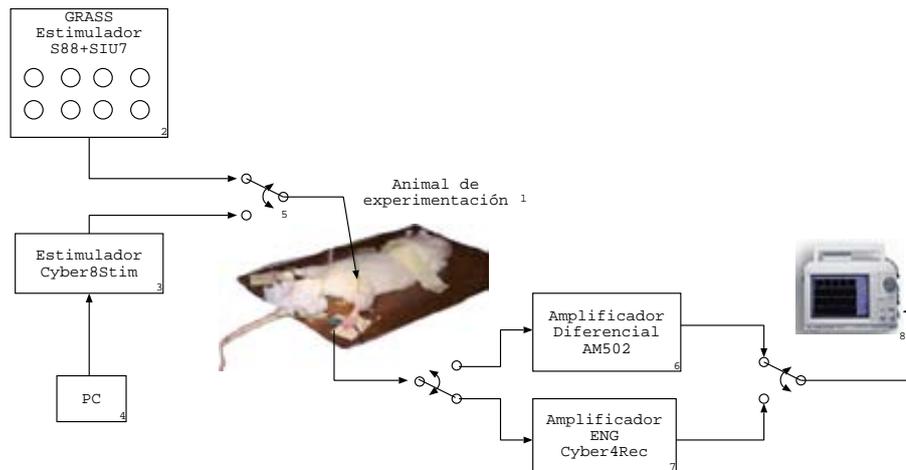


Figura 6.8: En esta figura se muestra esquemáticamente el montaje realizado en el Instituto de Neurociencia de la UAB para verificar el funcionamiento del estimulador y circuito de registro desarrollados (Cyber8Stim, Cyber4Rec).

de laboratorio conectado, para una estimulación realizada con la unidad monolítica y el circuito (Cyber8Stim4Rec) aplicándolo al nervio tibial. El control se realizaba desde el PC definiendo el tiempo, la amplitud y la forma de onda.

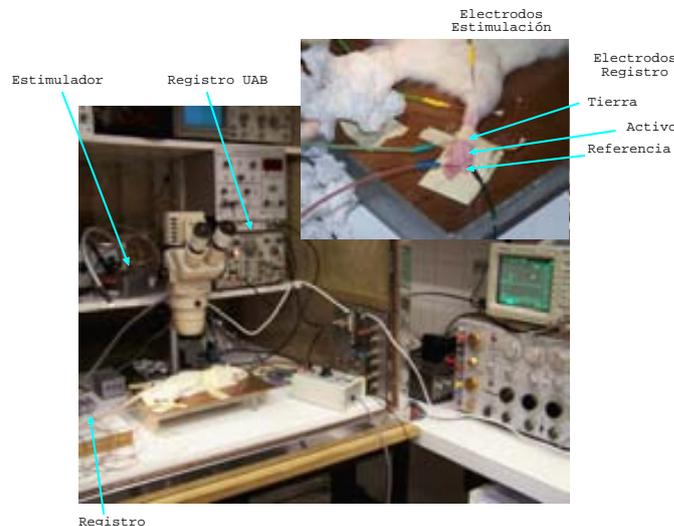


Figura 6.9: En esta foto se muestra la realización de la experimentación in vivo. En este caso se estimulaba y registraba en músculo plantar.

El estímulo generado consta de un pulso inicial seguido de una etapa sin estimulación y finalizando con una recuperación de carga controlada. La corriente y tiempo de recuperación es proporcional al pulso de estimulación para evitar que se quede una carga residual en la interficie electrodo-paciente. También se observa que al final de la estimulación, en bornes de los condensadores, la tensión es 0, lo que significa que se ha recuperado totalmente la carga.

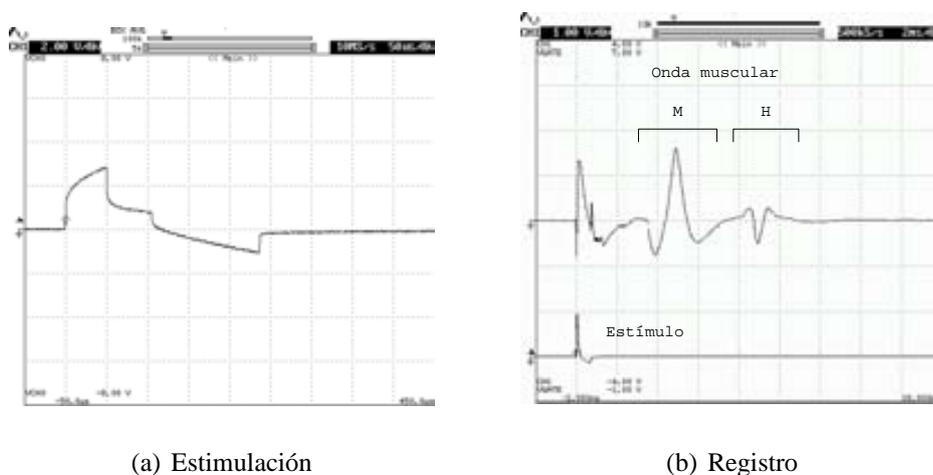
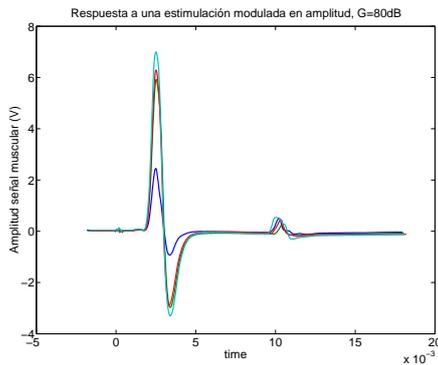


Figura 6.10: En la fig. 6.10(a) se muestra la tensión en el estimulador para una estimulación bifásica. En la fig. 6.10(b) se muestran las señales a la salida del amplificador registrando señales músculo plantar . Se puede observar la onda M producida por la excitación de los axones motores y la consiguiente excitación del músculo y la reflejada H producida por la activación del circuito del reflejo de estiramiento.

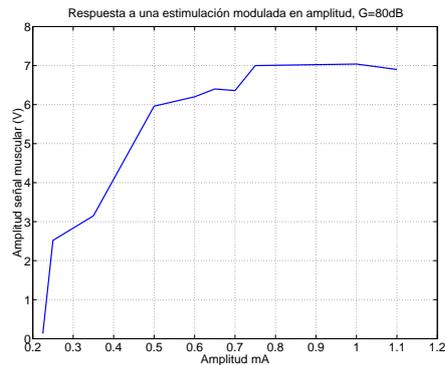
En el registro de la figura 6.10(b) se muestra un potencial de acción compuesto obtenido del músculo plantar, como resultado de una estimulación eléctrica en el nervio tibial. La estimulación se realizó con la unidad monolítica, que permite definir perfectamente los parámetros de estimulación. El canal de estimulación se registró en bornes de los condensadores de desacoplo y la intensidad fue de $250\mu A$ durante $100\mu s$. El registro se realizó con la unidad monolítica de registro (Cyber4Rec). Se puede apreciar claramente la señal de la onda M (producida por la excitación de los axones motores y la consiguiente excitación del músculo) y de la onda refleja H (producida por la activación del circuito del reflejo de estiramiento) como consecuencia de la estimulación y la propagación hacia el músculo y hacia la médula espinal respectivamente. También se puede observar el artefacto que no es deseable y que es de nivel inferior a la señal a registrar, su eliminación está relacionada con el CMRR, cuanto mayor sea el CMRR, menor será la interferencia.

También se realizaron diferentes barridos de estimulación variando la amplitud y/o la duración con el objetivo de caracterizar la relación estímulo-respuesta. De éstas se obtienen las curvas conocidas como de reclutamiento que permiten observar como se puede graduar la respuesta en función de la amplitud o duración del estímulo. A medida que aumenta el nivel de estimulación, se van excitando progresivamente más axones, que en el caso de los axones motores determinan la excitación de sus correspondientes unidades motoras. La mayor gradualidad de la respuesta, que se evidenciará por una menor pendiente de la curva de reclutamiento, implica la posibilidad de efectuar un control más gradual y fino de la activación muscular mediante la estimulación nerviosa. Así, es posible plantearse activar más o menos fibras en función de la precisión del estimulador, que en el caso del estimulador Cyber8Stim4Rec permite generar formas de onda de $2\mu A$ en la escala más baja.

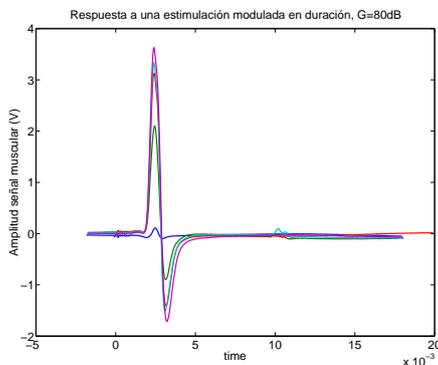
6.2. RESULTADOS “IN VIVO”



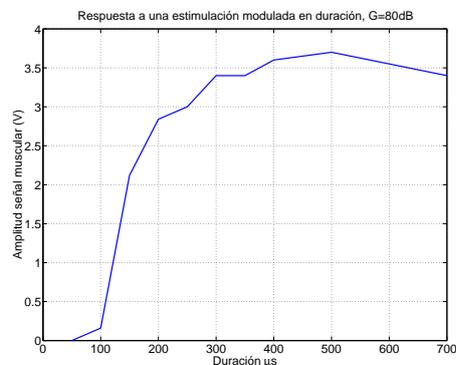
(a) Curvas de reclutamiento en el tiempo, modulación en amplitud



(b) Curvas de reclutamiento, Modulación en amplitud



(c) Curvas de reclutamiento en el tiempo, modulación en duración



(d) Curvas de reclutamiento, Modulación en duración

Figura 6.11: Curvas de reclutamiento del sistema estimulación y registro modificando el nivel de amplitud en la estimulación. En la fig. 6.11(a) se muestra la señal muscular registrada en el tiempo para diferentes niveles de amplitud en la estimulación y con duración constante de $100\mu s$. En la fig. 6.11(b) se observa el nivel máximo en función de la intensidad de la amplitud. En la fig. 6.11(c) y 6.11(d) se muestran los resultados equivalentes al modificar la duración del estímulo y dejar la intensidad fija en $225\mu A$. Todos los resultados se han obtenido con un amplificador con ganancia de $80dB$.

Se puede observar en la curva de reclutamiento (fig. 6.11) de la respuesta a la estimulación con diferentes niveles de intensidad que la activación aparece a partir de un umbral y que el rango útil es relativamente pequeño, llegando a la máxima respuesta muscular rápidamente, no obstante, como el estimulador desarrollado tiene una gran resolución es posible modular la respuesta muscular. En la fig. 6.11(a) se muestra las respuestas (potenciales de acción compuestos) a una duración constante y variando la amplitud de estimulación, mientras que en la fig. 6.11(b) se muestra la curva, obtenida al realizar un barrido en amplitud y graficar los niveles de las respuestas.

De igual manera, se puede realizar una modulación en la duración del pulso, manteniendo la amplitud constante. En este caso, la amplitud valía $I_{Estim} = 225\mu A$ obteniendo las gráficas

mostradas en la fig. 6.11(c) y fig. 6.11(d).

Comprobando las curvas de reclutamiento según intensidad o duración del estímulo que se recogen en las fig. 6.11(b) y fig. 6.11(d), puede aventurarse que la modulación de la estimulación por intensidad permite una mejor gradación de la respuesta que la modulación por duración del estímulo, tal como indica la menor pendiente de la curva.

Para verificar el funcionamiento del amplificador de registro para ver señales nerviosas se ha utilizado un Cuff colocado en el nervio ciático y el amplificador Cyber4Rec con una ganancia de $80dB$. La primera gráfica obtenida es el ruido base del nervio, amplificador e interficie, que se muestra en la fig. 6.12(a); el nivel de la señal es de unos $\sim 2\mu V$, que es más o menos 2 veces el ruido del amplificador. Después se realizaron diversas estimulaciones mecánicas y se pudo registrar las señales nerviosas resultantes. En la fig. 6.12(b) se muestra el registro obtenido al tocar con un pincel la pata de la rata, se puede ver claramente que las señales nerviosas, como respuesta al tacto, rondan los $5\mu V$ de amplitud y que duplican el nivel de ruido.

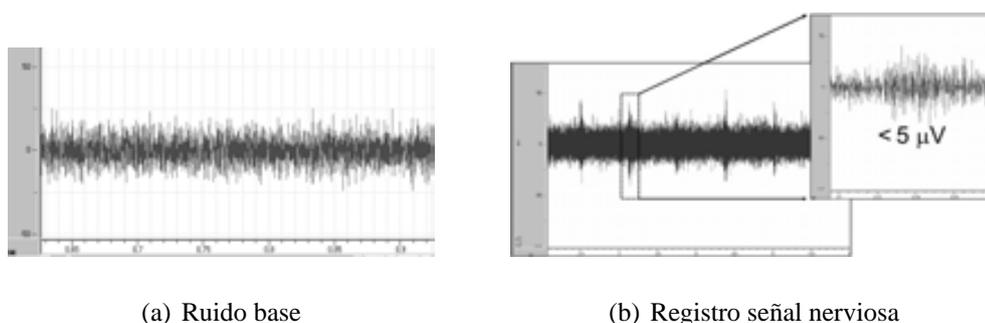


Figura 6.12: en la fig. 6.12(a) se muestra el ruido de base que hay con el amplificador y un electrodo Cuff conectado al sujeto, la ganancia del amplificador es de $80dB$. En la fig. 6.12(b) se muestra el registro de la respuesta al tocar con un pincel la pata de la rata.

Experimentos con conejos

Otra serie de experimentos con animales para validar los sistemas desarrollados se llevaron a cabo en el SMI (Aalborg) utilizando conejos como animal de pruebas. Se realizaron diferentes comparativas para verificar el funcionamiento y la respuesta al utilizar diferentes electrodos como son los Cuff y LIFE. El “setup” utilizado para la experimentación tiene dos estructuras diferentes en función de si se verifica el funcionamiento del estimulador o del registro. Para la experimentación se utilizaron 3 tipos de electrodos situados en 3 posiciones diferentes: 1- Cuff situado en el nervio ciático, 2- tfLIFE (thin-film LIFE) en el nervio gastrocnémio medio (MG) y 3- LIFE en el nervio lateral gastrocnémio/soleus (LG/S). Por otro lado, el experimento y caracterización se basó en los electrodos LIFE, de los que también se pretendía verificar su comportamiento. En la fig. 6.13 se ve una fotografía en la que se distinguen el animal utilizado en el experimento (conejo), los anclajes para su inmovilización, la disposición de los electrodos

6.2. RESULTADOS “IN VIVO”

y el mecanismo de medida de la respuesta motora o generador de movimiento utilizado en la estimulación y en el registro respectivamente. En el caso de la estimulación se pretendía verificar el comportamiento del estimulador (Cyber8Stim4Rec) y compararlo con la funcionalidad de un estimulador comercial utilizado en el laboratorio.

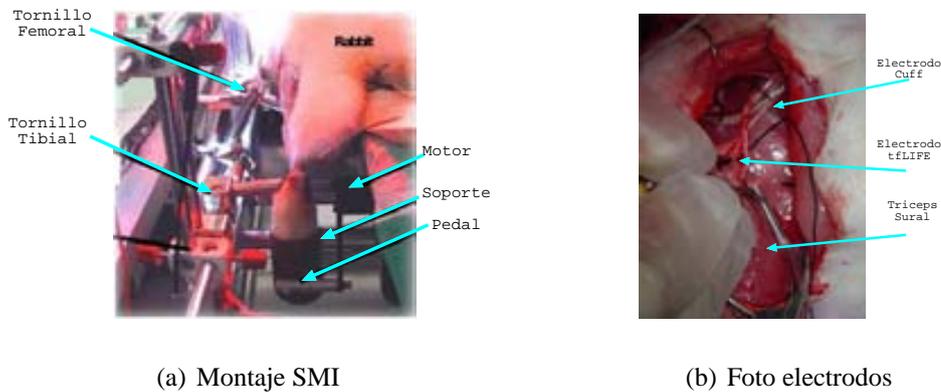


Figura 6.13: En la fig. 6.13(a) se muestra el montaje realizado en el SMI para verificar el funcionamiento del estimulador y circuito de registro desarrollados (Cyber8Stim, Cyber4Rec) y en la fig. 6.13(b) la disposición de los electrodos utilizados.

Estimulación

El primer montaje se realizó para testear el funcionamiento del estimulador. El esquema utilizado del “setup” se puede ver en la fig. 6.14(a). Las pruebas iniciales se realizaron con el estimulador manual GRASS (SD9+PS1U5) (1) que se utilizó para verificar el montaje, posteriormente se empleó el estimulador monolítico con el Cyber8Estim4Rec (2) controlado desde el PC (3) a través del bus USB. Las señal de estimulación se aplicaba al animal (4) y la respuesta motora se recogía por el sistema mecánico que medía la fuerza ejercida (5) y se registraba (6) para su posterior análisis.

El protocolo utilizado se basó en una secuencia de estímulos variando la amplitud y duración con frecuencias de 1Hz . A la vez se sensaba la actividad neural midiendo la fuerza de torsión del músculo tríceps. No obstante, para caracterizar el sistema se realizaron curvas de reclutamiento modificando los parámetros. Mientras que un protocolo simple haría un barrido en ambas dimensiones (amplitud, duración) en una secuencia lineal para conseguir todas las respuestas posibles de la matriz de espacio en dos dimensiones, en esta ocasión se realizó el barrido de manera aleatoria para evitar el estrés de las estimulaciones sobre el nervio, ésto fue posible gracias a la alta programabilidad del estimulador, puesto que un estimulador manual no daría la precisión requerida al no poder seleccionar con exactitud los parámetros de amplitud y duración en una secuencia aleatoria, no progresiva y a una velocidad de una modificación de los parámetros por segundo.

Esta secuencia de estimulación se realizó tanto para el electrodo tFLIFE situado en el nervio

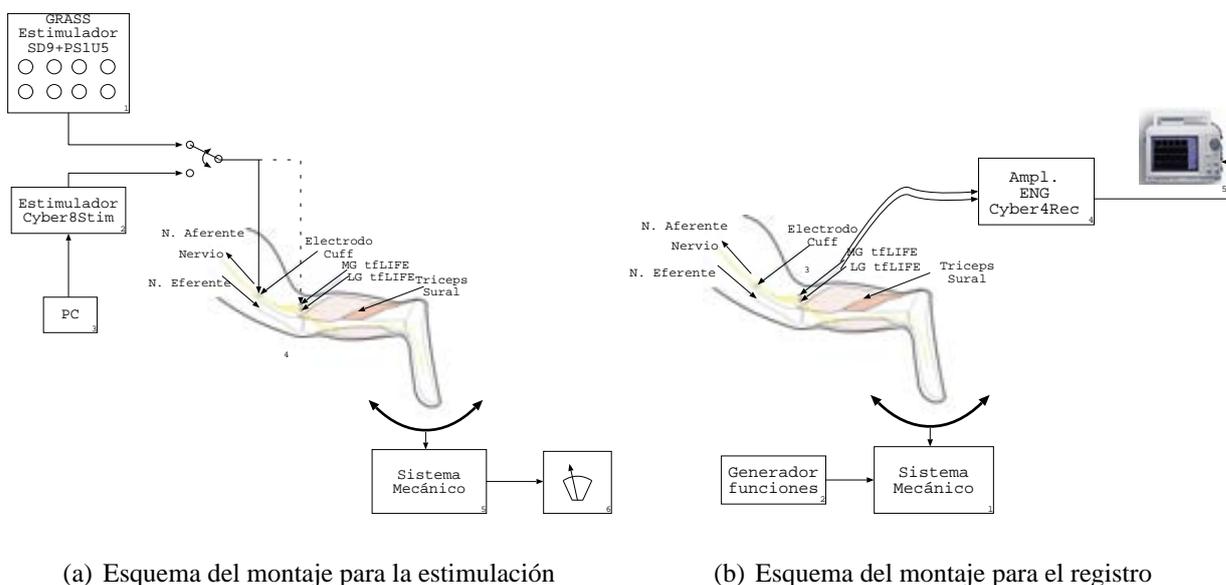


Figura 6.14: En la fig. 6.14(a) se muestra el esquema del montaje realizado en el SMI para la estimulación, mientras que en la fig. 6.14(b) se muestra el esquema del montaje para el registro.

gastrocnémius medio (MG) como para el LIFE situado en el nervio lateral gastrocnémius/soleus (LG/S). Los resultados del movimiento en función de la amplitud se pueden ver en la fig. 6.15. Cada onda representa la respuesta motora en función de diferentes pulsos modulando la amplitud.

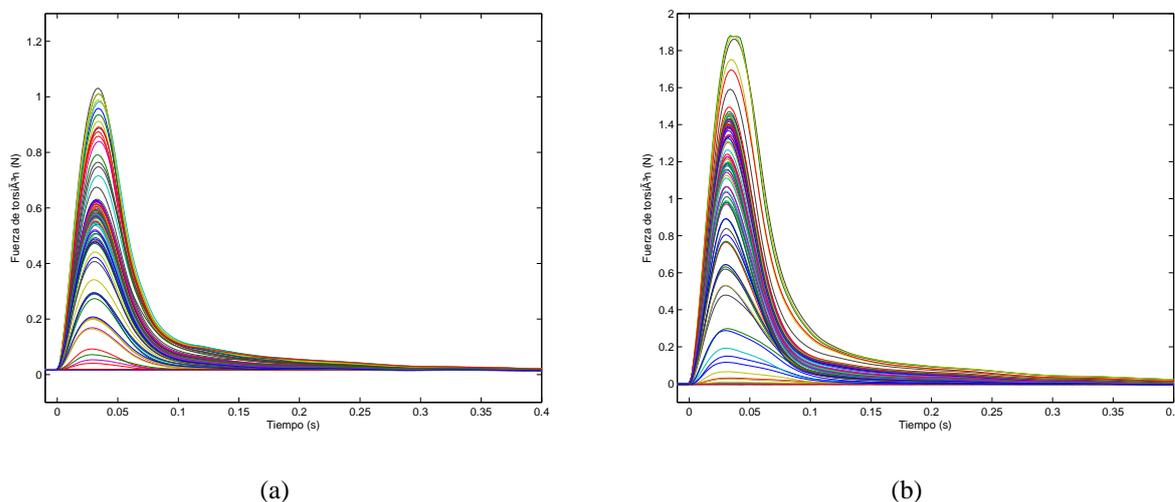


Figura 6.15: En la fig. 6.15(a) se muestran la curvas de reclutamiento obtenidas con electrodos tLIFE situado en el nervio MG, mientras que en la fig. 6.15(b) es en el nervio LG/S con electrodos LIFE tradicionales.

Como la respuesta se obtiene al realizar un barrido en dos dimensiones, si se quiere observar el efecto de ambos parámetros, es posible realizar una representación del resultado en 3

6.2. RESULTADOS “IN VIVO”

dimensiones, donde los parámetros de estimulación definen la base de la matriz del espacio de estimulación. Los resultados obtenidos se muestran en la fig. 6.16(a) para la estimulación en el nervio MG, mientras que en la fig. 6.16(b) se muestran para el caso del LG/S.

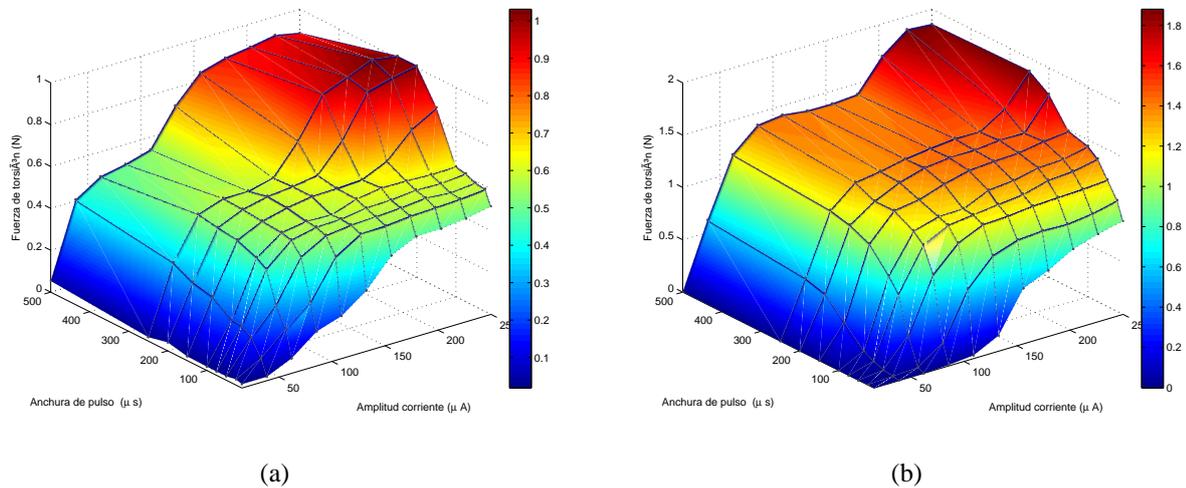


Figura 6.16: En la fig. 6.16(a) se muestran las curvas de reclutamiento obtenidas con electrodos tLIFE situados en el nervio MG, mientras que en la fig. 6.16(b) es en el nervio LG/S.

De las gráficas obtenidas y de la estimulación con electrodos LIFE se deduce que, al estimular en un fascículo de nervio, en función de la amplitud y/o duración del pulso de estimulación se activan más o menos fibras, obteniendo como resultado las diferencias en la fuerza del músculo. Por contra, se pueden ver dos zonas de saturación; una es debido al fascículo más cercano y la otra es debida a que se estimula otro fascículo vecino, situación que no es deseable desde el punto de vista de selectividad. Por tanto, de los resultados obtenidos se puede determinar que las respuestas están dentro de lo esperado y que las amplitudes deben limitarse al rango que evite la activación del segundo fascículo. Esta condición es fácil de implementar con el estimulador desarrollado (Cyber8Stim4Rec), de manera que lo hace útil para la estimulación con electrodos LIFE, incluso cuando por su cercanía se puede estimular otro fascículo. Otra ventaja del estimulador Cyber8Stim4Rec es que como tiene diferentes canales y es posible implementar un gran número de formas de estimulación y/o secuencias, se puede utilizar en un conjunto de electrodos LIFE e implementar estimulación selectiva por bloqueo anódico obteniendo más funcionalidad que en un sistema convencional como el GRASS.

Registro

En el caso del registro se utilizó el montaje mostrado esquemáticamente en la fig. 6.14(b). En éste se puede ver un esquema similar al de estimulación, pero en este caso el movimiento es generado por un motor (1) controlado por un generador de funciones (2) que determina la posición en función de la tensión. Con ello, la forma de onda aplicada define el movimiento del tobillo y a partir de los electrodos situados sobre el nervio gastrocnémio medio (MG) y

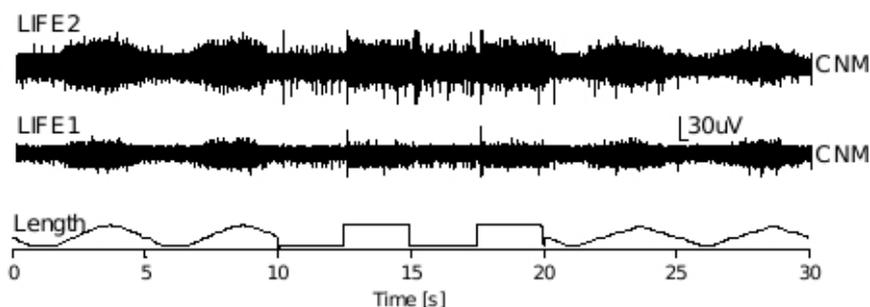


Figura 6.17: Registro obtenido con el amplificador de registro utilizando 2 canales y una ganancia de $80dB$. Los electrodos estaban situados en el nervio MG y LG/S. La última gráfica muestra la posición de la pata.

el lateral gastrocnémio/soleus (LG/S) (3), se realiza el registro a través del amplificador de registro (Cyber4Rec) (4) y se visualizó en un osciloscopio o sistema de adquisición.

Las estimulaciones mecánicas generadas tenían una forma de onda sinusoidal, triangular y cuadrada de frecuencia $250mHz$, $0,5Hz$ y $1Hz$ que producían un movimiento de $0,5mm$, $1mm$ y $2mm$ sobre el tendón de aquiles. Este movimiento inducía una actividad nerviosa aferente que se registraba con el amplificador de registro. Los electrodos utilizados eran ambos LIFE situados en los nervios MG y LG/S y el amplificador se situaba con una ganancia de $80dB$. Se obtuvo los resultados mostrados en la fig. 6.17, donde se puede observar cierta correlación entre la señal obtenida y la estimulación mecánica generada. No obstante, hay que destacar que la señal se encuentra muy cerca del ruido base del conjunto del sistema (nervio, electrodo, amplificador) siendo el caso similar al obtenido con las ratas.

6.3 Aplicabilidad del sistema desarrollado

Aunque el primer objetivo de cualquier estudio para un sistema pretende analizar las alternativas y opciones para su realización, una vez se tienen los dispositivos diseñados, fabricados y testeados, un segundo objetivo es donde se pueden aplicar. El diseño ha intentado ser lo más versátil posible para permitir que el mismo diseño puede ser útil en diferentes aplicaciones o entornos de trabajo.

Una de las características que lo hacen interesante es que cada unidad desarrollada, estimulador, registro y telemetría, puede ser utilizada individualmente o en conjunto y a la vez cada una de ellas se puede emplear en distintos entornos.

El estimulador permite disponer de múltiples canales, hasta 8 el Cyber8Stim4Rec, aunque el bloque digital puede controlar 16 canales independientemente. Cada canal tiene asociada una frecuencia, forma de onda y puede realizar secuencias de estimulación con un rango de salida muy amplio (μ , mA). El rango de tensión al que puede funcionar, permite la utilización

6.3. APLICABILIDAD DEL SISTEMA DESARROLLADO

de impedancias que van desde 0 a valores superiores a $> 100k\Omega$. Todo ello, hace que puedan ser utilizados electrodos Cuff, LIFE, sieve, etc.

Las diversas características del estimulador lo hacen óptimo para la experimentación cuyo propósito es probar diferentes tipos de estímulos, hasta la aplicación que requiere de una secuencia determinada. La programabilidad del sistema, la precisión en la corriente de estimulación y duración hacen posible la caracterización con mayor precisión que en un sistema convencional, lo que a su vez permite definir con mayor precisión el rango que debe utilizarse en la estimulación para evitar efectos indeseados, como la estimulación de fascículos vecinos, tal y como se ve en la sec. 6.2 con las curvas de reclutamiento.

Desde el punto de vista de la experimentación, donde se pretende comprobar el funcionamiento de diferentes tipos de estimulación, selectividad y respuesta en función de la forma e intensidad (amplitud o duración)[4], el estimulador propuesto se adapta perfectamente, puesto que todos los parámetros son programables. Si el propósito es proporcionar formas de onda que permitan el bloqueo anódico, como son la ondas con prepulso y las casi-trapezoidales [5, 6, 7, 8, 9] el estimulador puede generarlas por la configuración del control digital que permite sintetizar mediante programación cualquier tipo de pulso.

Toda la versatilidad del control digital del estimulador y de la etapa de salida hacen que el estimulador desarrollado Cyber8Stim4Rec [10] pueda ser útil en un gran número de aplicaciones como es la propuesta por el proyecto CyberHand para generar sensaciones estimulando las fibras aferentes [11, 12]. También se puede utilizar en aplicaciones de lazo cerrado para obtener el movimiento de la mano como es el caso del proyecto GRIP [13]. En general, es utilizable para cualquier aplicación de lesión medular, control de prótesis, rehabilitación y cualquier estudio que implique nuevas técnicas basadas en formas de onda o secuencia de varios canales sincronizados.

Del registro se destaca la posibilidad de ser utilizado en aplicaciones que requieren unas especificaciones de bajo ruido equivalentes a impedancias de $\sim 1k\Omega$ y que permitan el registro de señales diferenciales con una componente continua debido a la interficie; todo ello manteniendo el CMRR lo más elevado posible para evitar interferencias externas. Estas características que son indispensables para el registro de señales nerviosas junto al tamaño, consumo del amplificador y la necesidad de disponer de una sola capacidad externa por canal para implementar todos los filtros, hacen que sea muy interesante para aplicaciones de reducido tamaño como pueden ser los implantes.

Otra posibilidad es la de disponer el amplificador junto al electrodo para minimizar el conexionado y con ello mejorar el registro a través de electrodos, como es el caso del sistema desarrollado con un electrodo Cuff y el amplificador Cyber4Rec conjuntamente, tal y como se muestra en la fig. 6.18 [14].

En cuanto a la telemetría, se ha probado la funcionalidad (sec. 5.5) del sistema de comunicación y se caracteriza por conseguir una alta eficiencia en la transmisión de energía a distancias relativamente grandes para acoplamientos inductivos (3cm) gracias a la configuración serie del

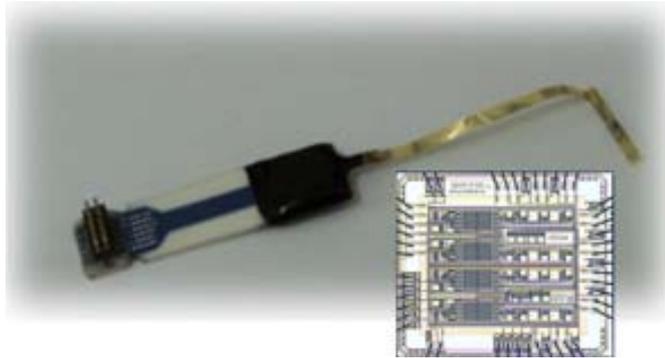


Figura 6.18: Fotografía del amplificador de registro (Cyber4Rec) con un Cuff con 4 electrodos en configuración casi-tripolar.

receptor, éste puede ser útil tanto en sistemas implantables como en aplicaciones que requieren de una transmisión de energía de manera que ambos sistemas estén aislados.

La posibilidad de comunicación bidireccional y la alta velocidad de transferencia del sistema de telemetría lo hacen útil tanto para el desarrollo de implantes que requieran un control externo, como para aquellos que requieran una comunicación hacia el exterior de muy alta velocidad y bajo consumo, como pueden ser las de registro o incluso otras aplicaciones de monitorización.

6.4 Conclusiones

Como conclusiones de lo expuesto en este capítulo se tiene que se han desarrollado diferentes unidades (monolítica, implantable) para poder testear cada una de los módulos diseñados, tanto en la caracterización eléctrica como “in vivo”. Estas unidades pretenden ser la base para el desarrollo de cualquier aplicación que pueda requerir el registro y/o estimulación en nervio periférico.

Las dos unidades diseñadas tienen propósitos diferentes, mientras que la unidad implantable es un ejemplo de lo que puede llegar a ser una aplicación final enfocada a un caso concreto, la unidad monolítica es totalmente funcional y puede ser utilizada tanto en la experimentación, como para el desarrollo de una aplicación. Ambas unidades están basadas en la misma estructura; utilizan una interficie USB para la conexión desde el PC y una FPGA, que implementa el protocolo de comunicación empleado en el sistema de telemetría. No obstante en el monolítico, la conexión hacia el estimulador e implante se realiza a través de opto-acopladores, mientras que para el inductivo se dispone de un amplificador transmisor y de un receptor que permiten el enlace bidireccional.

Para poder obtener los datos de registro en el caso final de utilizar el implante, se ha incluido el control necesario para encaminar los datos de los diferentes canales y tenerlos de manera ordenada en función de la programación realizada. Este módulo se ha incluido en el protocolo

6.4. CONCLUSIONES

de telemetría y es totalmente transparente al diseño previo y a la comunicación empleada.

Estas unidades permiten ser utilizadas y experimentar con ellas, previamente al diseño de la aplicación final e incluso permiten realizar un estudio de las mejores opciones que pueden obtenerse en la estimulación para realizar una acción determinada, como puede ser generar alguna sensación o actuar sobre algún músculo para realizar algún movimiento. Con el objetivo de verificar la funcionalidad de dichas unidades previa la utilización en humanos, se han realizado diferentes experimentos con animales (ratas y conejos) que permiten verificar el comportamiento del estimulador y del circuito de registro.

Se ha podido caracterizar el entorno de estimulación con el paciente (diferentes animales) y obtener las curvas de reclutamiento, variando la amplitud-duración y con ello determinan las respuestas a diferentes estimulaciones, desde el punto en el que se inicia la estimulación, hasta el que la satura. De los resultados de estimulación se puede deducir que gracias a la programabilidad del estimulador y a la precisión en la generación de los pulsos (Amplitud y Duración) es posible realizar diferentes tipos de estímulos y adaptarlos a las necesidades, proporcionando cierta selectividad espacial que a la vez permitirá tener un control más preciso de las respuestas motoras obtenidas.

Respecto al registro se han obtenido diferentes resultados en los que se han podido registrar señales nerviosas e incluso registrar señales musculares de un nivel muy superior, siendo posible el registro desde señales de nivel muy pequeño y próximos al ruido base del nervio-amplificador-electrodo ($\simeq 2\mu V$), hasta señales muy superiores ($\pm 400\mu V$). De los resultados obtenidos se puede decir que el amplificador y estructura propuesta hace posible implementar varios canales de registro en una área relativamente pequeña lo que permite desarrollar sistemas de registro implantables.

Finalmente se han descrito diferentes aplicaciones donde el sistema desarrollado puede ser funcional. Estos ejemplos sirven de base a posibles diseños, en los que no se deberá pensar en la interficie, puesto que el diseño de los diferentes módulos permiten abstraer el propio entorno del paciente y solamente se deberá analizar el caso concreto de cada aplicación determinando el funcionamiento y como se deberá utilizar estos módulos para conseguir una función específica.

Bibliografía

- [1] Susan Kathleen. *Universal Serial Bus, System Architecture*. 2001.
- [2] Cypress Semiconductor. *EZ-USB AN21xx. Technical Reference Manual*. 2002.
- [3] N. Aparicio Alfaro. Driver USB para Linux. Proyecto fin carrera, UAB, Junio 2005.
- [4] M. Warren, Jr. Grill, and J. T. Mortimer. The Effect of Stimulus Pulse Duration on Selectivity of Neural Stimulation. *IEEE Transactions on Biomedical Engineering*, 43:161–166, Feb 1996.
- [5] Zi-Ping Fang and J.T. Mortimer. Selective Activation of Small Motor Axons by Quasi-trapezoidal Current Pulses. *IEEE Transactions on Biomedical Engineering*, 38:168–174, 1991.
- [6] A. Uranga and N. Rijkhoff. A Modified Pulse Shape for Selective Stimulation Using Anodal Block. In *6th Annual conference of the international FES Society*, 2001.
- [7] A. Uranga and N. Rijkhoff. Generation of New Waveforms to Achieve Anodal Block: A Computer Study. In *IFESS 2001: 7th Vienna International Workshop on Functional Electrostimulation*, 2001.
- [8] W.M. Grill and J. T. Mortimer. Inversion of the Current-Distance Relationship by Transient Depolarization. *IEEE Transactions on Biomedical Engineering*, 44:1–9, Jan 1997.
- [9] T. Stieglitz, C. Seift, S. Schumachert, S. Brosst, K.-P.r Juenemannt, and J.-Uwe Meyer. Selective Activation of the Urinary Bladder with Quasitrapezoidal Pulses in Sacral Anterior Root Stimulation in the Dog. *19th international Conference - IEEE/EMBS*, pages 1807–1809, 1997.
- [10] J. Sacristan and M.T. Oses. Implantable System for Electrical Stimulation and Recording. *IFESS*, 2005.
- [11] Development of a cybernetic hand prosthesis (cyberhand). ESPRIT Cyberhand project IST-2001-35094.

BIBLIOGRAFÍA

- [12] M. C. Carrozza et al. The Cyberhand: On The Design of a Cybernetic Prosthetic Hand Intended to be Interfaced to the Peripheral Nervous System. *Proc. of the 2003 IEEE/RSJ Intl. Conference on Intelligent Robots and Systems*, 2003.
- [13] Grip. ESPRIT GRIP project LTR-26322.
- [14] A. Ramachandran, J. Sacristan, N. Lago, T. Dorge, X. Navarro, M.T. Oses, K.P. Koch, and K.P. Hoffmann. Multipolar Cuff Electrodes with Integrated Pre-amplifier and Filter to Interface Peripheral Nerves for FES Application. *IFESS*, 2005.

Conclusiones

EN este capítulo se presentan como resumen del trabajo realizado, las conclusiones del desarrollo y resultados obtenidos de los diferentes módulos que lo componen. Finalmente se plantean nuevos retos o líneas de investigación que parten del trabajo aquí presentado.

7.1 Contribuciones.

Las conclusiones que se derivan del trabajo de investigación, se han ido exponiendo detalladamente a lo largo del trabajo presentado, en cada uno de los capítulos. Como resumen se describen las conclusiones más destacadas.

El trabajo de investigación se centra en el estudio y desarrollo de distintos sistemas (estimulación, registro y telemetría) útiles para aplicaciones implantables aplicadas al sistema nervioso periférico. En cada una de estas partes se considera como aspectos importantes las limitaciones para realizar los circuitos caracterizados por el bajo consumo y el área, que llevan indirectamente a plantear alternativas, que sin olvidar las prestaciones, sean simples y eficientes.

Estimulación

En el ámbito de la estimulación el sistema propuesto es un estimulador que proporciona una funcionalidad superior a los actuales y diseñado con el propósito de que pueda ser la base para el análisis y desarrollo de nuevas aplicaciones. Para ello se ha estudiado las alternativas que permiten obtener mejores prestaciones en los estímulos y se ha considerando el área y consumo como aspectos importantes para que sea posible su utilización.

El estimulador diseñado se basa en un sistema modular que engloba dos grandes bloques el digital y el analógico. El bloque digital se caracteriza por las prestaciones en cuanto a la posibilidad de poder ser ampliado o incluirle nuevas funcionalidades gracias a la filosofía de diseño adoptada en base a módulos interconectados por un bus local. Del control y como parte

7.1. CONTRIBUCIONES.

de la conectividad se incluye dos alternativas de conexiones hacia el exterior (paralelo y serie) que lo hacen sumamente versátil para poderse conectar con un control o una telemetría.

El módulo de generación de frecuencias para la estimulación que permite tener 16 frecuencias independientes se basa en una estructura que comparte recursos entre las diferentes frecuencias y a al vez, al ser programado por tiempo, obtener una muy alta resolución y rango pudiendo generar frecuencias de $7Hz$ con una resolución de $0,07Hz$ hasta frecuencias superiores a los $300Hz$.

El control de estímulos se ha diseñado con la idea de poder realizar cualquier tipo de onda (cuadrada, rampa, etc), forma (prepulso, bifásica, recuperación exponencial), secuencia (estimulación consecutiva de varios canales), tren de pulsos (realizar un número determinado de estímulos), ráfaga (un tren de estímulos con uno o varios canales e incluso con secuencias de frecuencias diferentes), todo ello con un mismo control y con una lógica muy simple que lo hacen óptimo para sistemas de reducido espacio y consumo a la vez que se pueden estudiar nuevas opciones en la estimulación y tener una mayor selectividad espacial o incluso probar técnicas de bloqueo anódico o similares.

El bloque analógico se ha pensado para conseguir la mayor precisión en la estimulación, para ello se ha diseñado en base a una sola fuente de corriente con una etapa de salida que permite direccionar el sentido de la estimulación y con ello generar estímulos bifásicos, minimizando el error puesto que la corriente se genera a partir de la misma fuente.

Se ha incluido un método de recuperación exponencial que asegura que la carga inyectada sea nula evitando con ello que pudiera producirse lesiones en los tejidos próximos al electrodo.

En el módulo de salida se ha incluido un control que junto a una secuencia gestionada desde el bloque digital evita en lo posible la generación de picos de corriente en la inicialización del estímulo que podrían provocar errores de carga inyectada. Ésto permite obtener una mayor precisión en la estimulación y evitar la generación de respuestas no deseadas como consecuencia de picos demasiado elevados.

A la etapa de salida se le ha incluido un medidor de impedancia a partir de la corriente de estimulación permitiendo que el circuito realice una medida aproximada de la impedancia del electrodo. Este aspecto lo hace sumamente interesante en estos sistemas a los que no se tiene acceso y se requiere comprobar el estado del electrodo con el paso del tiempo.

Para optimizar el sistema se han incluido dos controles de reguladores DC/DC Step-up que permiten obtener todas las alimentaciones necesarias para el funcionamiento del bloque analógico del estimulador a partir de una única alimentación de $5V$.

El sistema de estimulación propuesto se ha implementado con tecnología *i2t100*, caracterizándose en laboratorio y obteniendo resultados satisfactorios. También se ha comprobado su funcionamiento en diferentes experimentos con animales y los resultados han sido los esperados.

Registro

En el campo de los sistemas de registro de señales ENG se ha avanzado en el diseño con el objetivo de proporcionar una alternativa totalmente integrable en un ASIC que permita incluir varios canales de registro y que sea útil para desarrollar sistemas implantables.

Para optimizar el diseño se ha propuesto dos opciones. El primero se basa en un amplificador con filtro de dos etapas y el segundo en el que se incorpora un preamplificador con filtro.

Se han analizado las diferentes alternativas para realizar el amplificador diferencial de muy bajo ruido y considerando las especificaciones del registro de señales ENG, ancho de banda, frecuencias de corte, componente continua y ruido equivalente del electrodo. Se ha considerado que la mejor opción para la implementación es la lineal en fuerte inversión por el tamaño requerido de los transistores de entrada y las especificaciones que se requieren para el amplificador y el preamplificador.

Se ha diseñado un amplificador diferencia de dos etapas con filtros paso banda que permite eliminar la componente DC y reducir las interferencias sin requerir un circuito de desacoplamiento a la entrada.

Los filtros, se han diseñado mediante transistores MOS en subumbral que hacen de resistencias de valor muy elevado evitando tener dispositivos externos, por lo que el amplificador es totalmente “on chip”.

Se ha diseñado una etapa de polarización para los transistores MOS en subumbral que permite definir la frecuencia de corte de los filtros y obtener un resultado insensible a variaciones de los parámetros tecnológicos, alimentación y temperatura.

Se ha incluido en el circuito de polarización la posibilidad de definir diferentes valores de la resistencia equivalente consiguiendo obtener 4 frecuencias de corte que permiten adaptar el ancho de banda a las necesidades del registro.

Se ha obtenido una estructura para tener un preamplificador que permite obtener un nivel de ruido muy bajo e implementa un filtro paso alto que elimina la componente continua de la entrada sin necesidad de un circuito de desacoplo.

La misma estructura proporciona un CMRR muy elevado ($> 96dB$ a $1kHz$) lo que lo hace sumamente interesante para el registro de señales nerviosas al poder amplificar señales diferenciales con un nivel de $\sim 1\mu V$ al mismo tiempo que puede eliminar $> 1V$ de offset diferencial y mantener el CMRR, permitiendo reducir las interferencias externas al electrodo.

Al amplificador junto al preamplificador disponen de 4 posibles ganancias lo que permite adaptar el registro en función del nivel de la señal y del ruido para poder facilitar el post-procesado.

Se ha considerado el área y consumo como aspectos importantes en el diseño lo que ha

7.2. LÍNEAS DE FUTURO

permitido desarrollar un circuito de registro de 4 canales con todo los circuitos de polarización en un área inferior a $3 \times 3 \text{mm}^2$ y un consumo inferior a 1mW por canal.

Telemetría

En el campo de la telemetría inductiva se ha analizado las diferentes configuraciones para el receptor (serie, paralelo) y se deduce que la serie es mucho mejor para consumos relativamente elevados mientras que la paralela lo es en el caso de consumos bajos. Por otro lado la configuración serie no requiere una resintonización en función de la carga mientras que la paralela para mantener el sistema optimizado requiere una resintonización en función de la carga y del acoplamiento.

Se ha propuesto un rectificador en configuración serie que optimiza la recepción de energía y de datos siendo mucho mejor que las configuraciones tradicionales en paralelo. Se ha implementado y se ha caracterizado en función del acoplamiento y de la carga para comprobar los cálculos teóricos, demostrando que la configuración serie puede ser útil para aplicaciones implantables donde se requiere una transmisión de energía y datos optimizada.

Se ha realizado un demodulador que se puede conectar mediante una capacidad de protección al circuito resonante en configuración serie que permite una detección de la información de hasta 1Mbps .

Para el transmisor externo se ha propuesto una modulación OOK mediante la modificación del sistema resonante que hace posible una velocidad de transmisión relativamente elevada y al mismo tiempo controlar la potencia a través de la alimentación, obteniendo una eficiencia mucho más elevada que los sistemas convencionales de sistema inductivos.

El transmisor y la modulación propuesta junto al receptor y configuración serie han permitido desarrollar un sistema de comunicación inductivo con una velocidad de transmisión de 1Mbps con una portadora de 8MHz , un rango de $> 3 \text{cm}$ y una eficiencia del 60%.

Para el canal de retorno se ha diseñado un enlace en el que el transmisor consume $< 5 \text{mW}$ y el receptor constituido por varias etapas amplificadores con filtros consiguen detectar la información de retorno mientras que filtran la portadora del canal directo, que es mucho más elevado por su proximidad y potencia, consiguiendo una velocidad de transmisión de $> 1 \text{Mbps}$ con una portadora de 4MHz .

7.2 Líneas de futuro

Del trabajo aquí desarrollado y de los resultados obtenidos se tiene que es posible desarrollar un sistema implantable con estimulación y/o registro y una comunicación bidireccional por inducción, que permita la transmisión de energía y datos para poder ser utilizados en aplicacio-

nes biomédicas. No obstante, éste es el inicio de un trabajo del cual se pueden proponer nuevos retos, con el propósito de mejorar las prestaciones del sistema obtenido.

Una de las líneas a proseguir, que formaría parte del desarrollo final de la aplicación del sistema en humanos y posterior al diseño, caracterización y experimentación aguda en animales, es la realización y experimentación en animales de un implante que pueda ser utilizado para casos crónicos en los que se debe considerar aspectos como el encapsulado, conexiones con los electrodos, etc y que pueda validar el funcionamiento de los diferentes elementos con el paso del tiempo.

También se propone una alternativa en el sistema de telemetría podría ser la transmisión de la energía por un canal y la información por otro, de esta manera el sistema inductivo se podría optimizar al requerir solamente una sola frecuencia, la portadora y la información podría utilizar otra banda. Una de estas opciones es la posibilidad de implementar el canal directo y el de retorno con una portadora de frecuencia de 430MHz , ésta sería interesante por dos razones: 1- Es una frecuencia libre y dedicada a aplicaciones biomédicas, 2- la relación de portadora ancho de banda es bastante más grande que en el caso anterior, de manera que la modulación, demodulación y circuitos que implementan el sistema completo son más fáciles de diseñar.

En el caso del registro, una de las propuestas que se realizarían sería la optimización del consumo del amplificador, que tal y como se ha visto no implica una disminución de la corriente, puesto que el ruido térmico está en función de ésta; en este caso, para reducir el consumo del amplificador de registro se propone estudiar la posibilidad de disminuir la tensión de alimentación, lo que permitiría una reducción del consumo. En cuanto al campo de aplicación del registro, se podría ampliar el rango de funcionamiento y optimizar el amplificador para ser utilizado en el sistema nervioso central, con lo que se relajarían las especificaciones de ruido y ello permitiría incorporar un sistema de múltiples canales e incluso algún preprocesado, para disminuir la información que se requiere transmitir hacia el exterior.

Por último, en la estimulación los pasos a estudiar partirían de las posibilidades que ofrece el estimulador desarrollado junto a la experimentación, con el propósito de poder encontrar los mejores patrones que permitirían obtener los mejores resultados. Por otro lado, al igual que en el caso del registro se propodría utilizar el estimulador en otros campos, como pueden ser para el sistema central, aumentando el número de canales y optimizarlo para el caso concreto de la aplicación final.



Glosario

ADC Conversor Analógico Digital

AENG Amplificador de Señales ENG.

ASIC Circuito Integrado de Aplicación Especifica

AV Ánodo Virtual

bps Bits Por Segundo

CMOS Complementario Metal Oxido Semiconductor (Transistores)

CMRR Relación de Rechazo en Modo Común

DAC Conversor Digital Analógico

DC/DC Reguladores Conmutados.

DRC Design Rules Check (Verificación de las Reglas de Diseño).

E2I Unidad Externa a Implante (Canal)

ENG Señales ElectroNeuroGramas.

ETU Unidad Externa

FES Estimulación Eléctrica Funcional

FPGA Field-Programmable Gate Array.

FSK Frequency Shift Keying (Modulación por desplazamiento de frecuencia)

I2E Implante a Unidad Externa (Canal)

ITU Unidad Implantable

KV Cátodo Virtual

LG/S Nervio Lateral Gastrocnémius/Soleus.

LIFE Electrodo longitudinales Intra Fasciculares

LSK Load Shift Keying (Modulación por carga)

LVS Layout Versus Schematic.

MAE Módulo Analógico del Estimulador

MCD Módulo de Control Digital

MG Nervio Gastrocnémius Medio.

MOS Metal Oxido Semiconductor (Transistor)

NDMOS Metal Oxido Semiconductor (Transistor de potencia tipo N)

NMOS Metal Oxido Semiconductor (Transistor tipo N)

OOK On Off Keying (Modulación On Off)

PAENG Preamplificador y Amplificador de Señales ENG.

PCB Printed Circuit Board (Placas de Circuito Impreso).

PDMOS Metal Oxido Semiconductor (Transistor de potencia tipo P)

PMOS Metal Oxido Semiconductor (Transistor tipo P)

PNS Sistema Nervioso periférico

PSRR Relación de Rechazo de la alimentación

RAM Random Access Memory (Memoria de Acceso Aleatorio).

SC Sistema Central

tfLIFE Electrodo longitudinales Intra Fasciculares (thin film)

USB Universal Serial Bus (Bus Serie Universal).

VHDL VHSIC y HDL, Very High Speed Integrated Circuit, Hardware Description Language.